Allen-Bradley

Set di istruzioni SLC 500™ e MicroLogix™ 1000

(No. di catologo 1747-L511, 1747-L514, 1747-L524, 1747-L532, 1747-L541, 1747-L542, 1747-L543 e controllori Bollettino 1761)

Manuale di riferimento

Informazioni importanti per l'utente

A causa della varietà di utilizzi dei prodotti descritti in questa pubblicazione, coloro responsabili dell'applicazione e dell'utilizzo di queste apparecchiature di controllo devono essere certi che siano state prese tutte le precauzioni necessarie per accertarsi che ogni applicazioni ed utilizzo soddisfino tutti i requisiti di prestazione e di sicurezza, incluse le leggi, i regolamenti, le norme e gli standard di pertinenza.

Le illustrazioni, gli schemi e gli esempi contenuti nel presente manuale vanno intesi al solo scopo illustrativo. A causa delle molte variabili e dei requisiti associati a ciascuna installazione, la Allen-Bradley Company non si assume alcuna responsabilitào obbligo (inclusa la responsabilità derivante dalla proprietà intellettuale) per l'uso effettivo basato sugli esempi e gli schemi riportati in questo manuale.

La pubblicazione SGI-1.1 "Safety Guidelines for the Application, Installation and Maintenance of Solid State Controls" (disponibile presso l'ufficio commerciale Allen-Bradley di zona) descrive alcune importanti differenze tra le apparecchiature a stato solido ed i dispositivi elettromeccanici da tenere presenti nell'impiego dei prodotti come quelli descritti in questa pubblicazione.

È proibita la riproduzione totale o parziale del contenuto di questo manuale senza il permesso scritto della Allen-Bradley Company.

In tutto il manuale facciamo uso di avvertimenti per ricordarvi alcune considerazioni sulla sicurezza.

Identifica le informazioni su azioni o le circostanze che possono causare infortuni o morte a persone, danni alla proprietà o perdite economiche.

La voce Attenzione vi permette di:

- identificare un pericolo
- evitare un pericolo
- riconoscerne le conseguenze

Nota

Identifica le informazioni critiche per ottenere un'applicazione soddisfacente e per la comprensione del prodotto.

SLC 500, SLC 5/01, SLC 5/02, SLC 5/03, SLC 5/04, MicroLogix, PanelView, RediPANEL, Dataliner, DH+, Data Highway Plus sono marchi di fabbrica della Allen-Bradley Company, Inc.
Gateway 2000 è un marchio di fabbrica della Gateway 2000, Inc.
VERSA è un marchio di fabbrica della Nippon Electric Co. Information Systems Inc.

Prefazione

Leggete questa prefazione per prendere dimestichezza con il resto del manuale. Contiene informazioni sui seguenti argomenti:

- a chi è destinato il manuale
- scopo del manuale
- convenzioni utilizzate nel manuale

A chi è destinato il manuale

Utilizzate questo manuale se siete responsabili per il design, l'installazione, la programmazione o l'individuazione dei problemi dei sistemi di controllo che utilizzano piccoli controllori logici Allen-Bradley.

Dovreste avere una conoscenza di base dei prodotti SLC 500™. In caso contrario, contattate il rappresentante Allen-Bradley locale per un adeguato corso di addestramento prima di utilizzare il prodotto.

Scopo di questo manuale

Questo manuale è una guida di riferimento per i processori SLC 500 ed i controllori MicroLogix 1000. Questo manuale:

- illustra il file di stato
- illustra le istruzioni utilizzate nei programmi a logica ladder
- integra la guida in linea disponibile sul terminale

Contenuto di questo manuale

Capitolo	Titolo	Contenuto
	Prefazione	Descrive lo scopo, i presupposti e la portata di questo manuale. Specifica inoltre il tipo di lettore al quale è destinato questo manuale.
1	Istruzioni di base	Descrive come utilizzare le istruzioni di logica ladder per le funzioni di sostituzione dei relè, di conteggio e di temporizzazione.
2	Istruzioni di confronto	Descrive le istruzioni di confronto che consentono di confrontare i valori dei dati.
3	Istruzioni matematiche	Descrive le istruzioni matematiche che consentono di eseguire le operazioni di calcolo e matematiche su parole singole.
4	Istruzioni di gestione dati	Descrive come eseguire le istruzioni di gestione dati, incluse le istruzioni di spostamento e logiche come FIFO e LIFO.
5	Istruzioni di esecuzione di programma	Descrive le istruzioni a logica ladder che incidono sull'esecuzione e sulla scansione dei programmi.
6	Istruzioni specifiche alle applicazioni	Descrive le istruzioni di scorrimento dei bit, del sequenziatore e relative a STI.
7	Utilizzo delle istruzioni di contatore ad alta velocità	Descrive le istruzioni relative alle quattro modalità del contatore ad alta velocità ed i relativi parametri.
8	Istruzioni di comunicazione	Descrive l'istruzione di messaggio e di comunicazione di servizio ed i relativi parametri.
9	Istruzione Proporzionale integrata derivativa	Descrive il concetto di PID, l'equazione, i relativi parametri e la disposizione dei blocchi di controllo per i processori SLC 5/02™, SLC 5/03™ e SLC 5/04™.
10	Istruzioni ASCII	Descrive le istruzioni ASCII ed il relativo utilizzo.
11	Comprensione delle routine di interrupt	Descrive gli interrupt a tempo selezionabile, l'interrupt di ingresso discreto e gli interrupt I/O con i relativi parametri.
12	Comprensione dei protocolli di comunicazione	Spiega i diversi tipi di protocolli di comunicazione utilizzati con i processori SLC 500.
13	Individuazione dei problemi	Spiega come interpretare e correggere i problemi software e dei processori.

Capitolo	Titolo	Contenuto
Appendice A	File di stato del controllore MicroLogix 1000	Descrive errori gravi e minori, informazioni sulla diagnostica, le modalità del processore, i tempi di scansione, le velocità di trasmissione (baud rate) e gli indirizzi dei nodi del sistema per i controllori MicroLogix 1000.
Appendice B	File di stato dell' SLC	Descrive errori gravi e minori, informazioni sulla diagnostica, le modalità del processore, i tempi di scansione, le velocità di trasmissione (baud rate) e gli indirizzi dei nodi del sistema per i processori SLC 500.
Appendice C	Utilizzo della memoria e tempi di esecuzione delle istruzioni	Illustrala capacità della memoria utente ed i tempi di esecuzione delle istruzioni. Descrive inoltre come fare una stima dell'impegno totale di memoria di un sistema.
Appendice D	Stima dei tempi di scansione	Illustra la latenza di interrupt, le informazioni sui tempi di accesso M0/M1 ed i fogli di lavoro per la stima dei tempi di scansione.
Appendice E	Prontuario delle istruzioni di programmazione	Contiene un elenco di istruzioni con i relativi parametri ed i tipi di file validi.
Appendice F	Organizzazione ed indirizzamento dei file di dati	Contiene dettagli sui file di dati, con informazioni sui formati di file e su come creare e cancellare dati.
Appendice G	Sistemi di numerazione	Descrive i sistemi di numerazione esadecimale, binario e decimale, oltre al formato con virgola mobile.
Appendice H	Programmi con esempi applicativi	Contiene esempi applicativi avanzati per le istruzioni di contatore ad alta velocità, di sequenziatore e di scorrimento dei bit.

Documentazione relativa

I seguenti documenti contengono ulteriori informazioni sui prodotti SLC Allen-Bradley. Per ottenerne una copia, contattate il vostro distributore o ufficio Allen-Bradley di zona.

Per	Leggete questo documento
Una panoramica della famiglia dei prodotti SLC 500	SLC 500 System Overview
Un'introduzione all'APS per gli utenti alle prime armi, contenente concetti di base, ma focalizzata su operazioni ed esercizi semplici consente al lettore di cominciare a programmare nel più breve tempo possibile	APS Quick Start for New Users
Un manuale sulle procedure e di riferimento per il personale tecnico che utilizza l'utility APS import/export per convertire file APS in ASCII e viceversa	APS Import/Export User Manual
Un corso di addestramento e guida di consultazione rapida su APS	SLC 500 Software Programmer's Quick Reference Guide, Publication Number ABT-1747-TSJ50— Disponibile su PASSPORT ad un prezzo di listino di $50.00
Una guida delle procedure comuni utilizzate in UPS	SLC 500 Software Common Procedures Guide, Publication Number ABT-1747-TSJ50— Disponibile su PASSPORT ad un prezzo di listino di $50.00
Un manuale sulle procedure per il personale tecnico che utilizza APS per sviluppare applicazioni di controllo	Rockwell Software Advanced Programming Software (APS) User Manual
Una descrizione su come installare ed utilizzare il vostro controllore programmabile SLC 500 *compatto*	Installation and Operation Manual for Fixed Hardware Style Programmable Controllers, N. di catalogo 1747-NM001
Una descrizione su come installare ed utilizzare il vostro controllore programmabile SLC 500 *modulare*	SLC 500 Stile hardware module Manuale di installazione e di funzionamento, N. di pubblicazione 1747-6.2IT
Una descrizione su come installare ed utilizzare i vostri controllori MicroLogix 1000. Questo manuale contiene inoltre le informazioni sui dati dei file di stato e sui set di istruzione per i microcontrollori.	Controllori programmabili MicroLogix 1000 Manuale per l'utente, N. di pubblicazione 1761-6.3IT
Un elenco completo della documentazione corrente Allen-Bradley , incluse le istruzioni per effettuare ordini. Indica inoltre se i documenti sono disponibili su CD-ROM o in lingue straniere.	Allen-Bradley Publication Index, N. di pubblicazione SD499
Un glossario dei termini e delle abbreviazioni di automazione industriale	Glossario Allen-Bradley di automazione industriale, N. di pubblicazione AG-7.1

Tecniche ricorrenti utilizzate in questo manuale

Le seguenti convenzioni vengono utilizzate in tutto il manuale.

- Gli elenchi puntati contengono informazioni e non fasi di procedure.
- Gli elenchi numerati contengono fasi in sequenza o informazioni gerarchiche.
- Il testo in `questo carattere` indica parole o frasi da digitare.
- *Il corsivo* viene utilizzato per enfatizzare qualcosa.
- I nomi dei tasti corrispondono ai nomi riportati ed appaiono in grassetto, in lettere maiuscole tra parentesi quadre (ad esempio, **[INVIO]**). L'icona di un tasto funzionale corrisponde al nome del tasto funzione da premere, come ad esempio **SALVA E ESCI** (F8).

La tabella seguente riepiloga le convenzioni utilizzate per evidenziare le differenze tra le posizioni dei selettori a chiave SLC 5/03 e SLC 5/04, le modalità del processore e la visualizzazione effettiva sulla riga di stato APS.

Facendo riferimento alla posizione dei selettori a chiave	Facendo riferimento alla modalità del processore	Facendo riferimento alla riga di stato
Posizione RUN (ESECUZIONE)	Modalità Esecuzione	RUN
Posizione REMota	Modalità Esecuzione	REM RUN
	Modalità Programmazione	REM PROG
	Prova - Modalità a passo singolo	REM SRG
	Prova - Modalità a scansione singola	REM SSN
	Prova - Modalità a scansione continua	REM CSN
Posizione PROGramma	Modalità Programmazione	PROGR

Indice

1 Istruzioni di base 1–1

Istruzioni a livello di bit 1–1
Istruzioni di timer/contatore 1–2
Informazioni sulle istruzioni di base 1–2
Introduzione alle istruzioni di bit 1–3
File dati di uscite e di ingressi (File O:0 and I:1) 1–3
File di stato (File S2:) 1–4
File dati di bit (B3:) 1–5
File dati di timer e contatore (T4: and C5:) 1–6
File dati di controllo (R6:) 1–6
File dati di numeri interi (N7:) 1–7
Esamina se chiuso (XIC) 1–9
Esamina se aperto (XIO) 1–9
Eccitazione uscita (OTE) 1–10
Aggancio uscita (OTL) e Sgancio uscita (OTU) 1–11
Utilizzo di OTL 1–11
Utilizzo di OTU 1–11
One-shot sul fronte di salita (OSR) 1–12
Immissione dei parametri 1–12
Esempi 1–12
Introduzione alle istruzioni di timer 1–15
Immissione dei parametri 1–15
Valore accumulato (.ACC) 1–15
Valore prestabilito (.PRE) 1–15
Base tempi 1–16
Precisione del timer 1–16
Struttura dell’ indirizzamento 1–16
Esempi di indirizzamento 1–18
Ritardato all’eccitazione (TON) 1–19
Utilizzo dei bit di stato 1–19
Ritardato alla diseccitazione (TOF) 1–21
Utilizzo dei bit di stato 1–21
Timer ritentivo all’eccitazione (RTO) 1–23
Utilizzo dei bit di stato 1–23
Utilizzo di contatori 1–25
Elementi del file dati del contatore 1–25

Immissione dei parametri 1–25
Valore accumulato (.ACC) 1–25
Valore prestabilito (PRE) 1–26
Struttura dell' indirizzamento 1–26
Esempi 1–27
Funzionamento dei contatori 1–28
Conteggio a salire (CTU) 1–28
Utilizzo dei bit di stato 1–29
Conteggio a scendere (CTD) 1–30
Utilizzo dei bit di stato 1–30
Contatore ad alta velocità (HSC) 1–31
Funzionamento del contatore ad alta velocità 1–31
Elementi di dati del contatore ad alta velocità 1–33
Esempio di applicazione 1–34
Esempio di applicazione - File 2 (Sondare il bit DN nel programma principale) . . 1–35
Esempio di applicazione - File 3 (Eseguire logica HSC) 1–35
Reset (RES) 1–36
Istruzioni di base in un esempio di applicazione per una macchina perforatrice per carta . . 1–37
Aggiunta del file 2 1–37
Aggiungere file 6 1–39

2 istruzioni di confronto 2–1
Istruzioni di confronto 2–1
Informazioni sulle istruzioni di confronto 2–2
Panoramica sulle istruzioni di confronto 2–2
Utilizzo dell'indirizzamento di parole indicizzato 2–2
Utilizzo dell'indirizzamento di parole indiretto 2–2
Uguale a (EQU) 2–3
Non uguale a (NEQ) 2–3
Minore di (LES) 2–4
Minore di o uguale a (LEQ) 2–4
Maggiore di (GRT) 2–5
Maggiore di o uguale a (GEQ) 2–5
Confronto con maschera per uguale (MEQ) 2–6
Immissione dei parametri 2–6
Test di limiti (LIM) 2–7
Immissione dei parametri 2–7
Stato vero/falso di un'istruzione 2–7
Istruzioni di confronto nell'esempio applicativo della perforatrice per carta 2–9
Iniziare una subroutine nel file 7 2–9

3 Istruzioni matematiche 3–1
Informazioni sulle istruzioni matematiche 3–3
Panoramica sulle istruzioni matematiche 3–3
Immissione dei parametri 3–3
Uso dell'indirizzamento di parola indicizzato 3–3
Uso dell'indirizzamento di parola indiretto 3–4
Aggiornamenti dei bit di stato aritmetici 3–4
Bit trappola di overflow, S:5/0 3–4
Cambiamenti al registro matematico, S:13 e S:14 3–4
Uso di file dati a virgola mobile (F8:) 3–5
Somma (ADD) 3–6
Aggiornamenti dei bit di stato aritmetici 3–6
Sottrazione (SUB) 3–7
Aggiornamenti dei bit di stato aritmetici 3–7
Addizione e sottrazione a 32 bit 3–8
Bit di selezione di overflow matematico S:2/14 3–8
Esempio di un'addizione a 32 bit 3–9
Moltiplicazione (MUL) 3–11
Aggiornamenti di bit di stato aritmetici 3–11
Variazioni del registro matematico, S:13 e S:14 3–11
Divisione (DIV) 3–12
Aggiornamenti dei bit di stato aritmetici 3–12
Variazioni del registro matematico, S:13 e S:14 3–12
Esempio 3–12
Doppia divisione (DDV) 3–13
Aggiornamenti dei bit di stato aritmetici 3–13
Variazioni del registro matematico, S:13 e S:14 3–13
Cancellazione (CLR) 3–14
Aggiornamenti dei bit di stato aritmetico 3–14
Radice quadrata (SQR) 3–14
Aggiornamenti dei bit di stato aritmetici 3–14
Messa in scala con parametri (SCP) 3–15
Immissione dei parametri 3–15
Aggiornamenti dei bit di stato aritmetici 3–16
Esempi applicativi 3–16
Esempi 1 3–16
Esempio 2 3–17
Scalaggio dati (SCL) 3–18
Esempio 3–18
Immissione dei parametri 3–18
Aggiornamenti dei bit di stato aritmetici 3–19

Esempio applicativo 1 – Conversione del segnale di ingresso analogico da 4mA–20mA in variabile di processo PID 3–19
Calcolo della relazione lineare 3–20
Esempio applicativo 2 – Scalaggio di un ingresso analogico per controllare un'uscita analogica 3–20
Calcolo della relazione lineare 3–21
Calcolo della relazione lineare spostata 3–22
Assoluto (ABS) 3–24
Immissione dei parametri 3–24
Aggiornamenti dei bit di stato aritmetici 3–24
Calcolo (CPT) 3–25
Immissione dei parametri 3–25
Aggiornamenti dei bit di stato aritmetici 3–25
Esempio applicativo 3–26
Scambio (SWP) 3–27
Immissione dei parametri 3–27
Arcoseno (ASN) 3–28
Aggiornamenti dei bit di stato aritmetici 3–28
Arcocoseno (ACS) 3–29
Aggiornamenti dei bit di stato aritmetici 3–29
Arcotangente (ATN) 3–29
Aggiornamenti dei bit di stato aritmetici 3–29
Coseno (COS) 3–30
Aggiornamenti dei bit di stato aritmetici 3–30
Logaritmo naturale (LN) 3–30
Aggiornamenti dei bit di stato aritmetici 3–31
Logaritmo in base 10 (LOG) 3–31
Aggiornamenti dei bit di stato aritmetici 3–31
Seno (SIN) 3–32
Aggiornamenti dei bit di stato aritmetici 3–32
Tangente (TAN) 3–33
Aggiornamenti dei bit di stato aritmetici 3–33
X alla potenza di Y (XPY) 3–34
Aggiornamenti dei bit di stato aritmetici 3–34
Esempio di istruzioni matematiche per l'applicazione della perforatrice per carta 3–34
Aggiunta del file 7 3–35

4 Istruzioni per il trattamento dati 4–1
Informazioni sulle istruzioni per il trattamento di dati 4–2
Conversione in BCD (TOD) 4–3
Aggiornamenti dei bit di stato aritmetici 4–3

Variazioni del registro matematico, S:13 e S:14 4–3
Esempio 2 4–4
Conversione da BCD (FRD) 4–6
Aggiornamenti dei bit di stato aritmetici 4–6
Cambiamenti del registro matematico, S:13 e S:14 4–7
Esempio 1 4–7
Esempio 2 4–8
Radianti in gradi (DEG) 4–10
Immissione dei parametri 4–10
Aggiornamenti dei bit di stato aritmetici 4–10
Gradi in radianti (RAD) 4–11
Immissione dei parametri 4–11
Aggiornamenti dei bit di stato aritmetici 4–11
Decodifica a 4 a 1 su 16 (DCD) 4–12
Immissioni dei parametri 4–12
Aggiornamenti dei bit di stato aritmetici 4–12
Codificazione da 1 su 16 a 4 (ENC) 4–13
Immissione dei parametri 4–13
Aggiornamenti dei bit di stato aritmetici 4–14
Uso di COP 4–15
Uso di FLL 4–17
Panoramica delle istruzioni di trasferimento e di logica 4–19
Immissione dei parametri 4–19
Uso dell’indirizzamento indicizzato di parola 4–19
Aggiornamenti dei bit di stato aritmetici 4–19
Uso dell’indirizzamento di parola indiretto 4–19
Cambiamenti del registro matematico, S:13 e S:14 4–19
Spostamento (MOV) 4–20
Immissione dei parametri 4–20
Aggiornamenti dei bit di stato aritmetici 4–20
Spostamento mascherato (MVM) 4–21
Immissione dei parametri 4–21
Aggiornamenti dei bit aritmetici di stato 4–21
Funzionamento 4–22
And (AND) 4–23
Aggiornamenti dei bit di stato aritmetici 4–23
Or inclusivo (OR) 4–24
Aggiornamenti dei bit di stato aritmetici 4–24
Or esclusivo (XOR) 4–25
Aggiornamenti dei bit di stato aritmetici 4–25
Not (NOT) 4–26

Aggiornamento dei bit aritmetici di stato 4–26
Negazione (NEG) 4–27
Aggiornamenti dei bit di stato aritmetici 4–27
Panoramica delle istruzioni FIFO e LIFO 4–28
Immissione dei parametri 4–28
Effetti sul registro indice S:24 4–29
Caricamento FIFO (FFL) Scaricamento FIFO (FFU) 4–30
Caricamento LIFO (LFL) Scaricamento LIFO (LFU) 4–32
Esempio applicativo delle istruzioni per il trattamento dati nella perforatrice per carta . . . 4–34

5 Istruzioni di flusso del programma 5–1
Istruzioni di controllo di flusso del programma 5–1
Informazioni sulle istruzioni di controllo dell'esecuzione del programma 5–2
Salto a label (JMP) e Label (LBL) 5–3
Immissione dei parametri 5–3
Utilizzo di JMP 5–3
Utilizzo di LBL 5–4
Salto a subroutine (JSR), Subroutine (SBR) e ritorno (RET) 5–5
Annidamento di file di subroutine 5–5
Utilizzo di JSR 5–6
Utilizzo di SBR 5–7
Utilizzo di RET 5–7
Reset di controllo principale (MCR) 5–8
Funzionamento del processore SLC 5–9
Fine temporanea (TND) 5–10
Sospensione (SUS) 5–11
Immissione dei parametri 5–11
Input immediato mascherato (IIM) 5–12
Immissione dei parametri 5–12
Esempio 5–12
Output immediato mascherato (IOM) 5–13
Immissione dei parametri 5–13
Esempio 5–13
Aggiornamento degli I/O (REF) 5–14
Utilizzo di un processore SLC 5/02 5–14
Utilizzo di processori SLC 5/03 e SLC 5/04 5–14
Istruzioni per il controllo dell'esecuzione dei programmi nell'esempio applicativo della perforatrice per carta 5–15
Aggiunta del file 2 5–15

6 Istruzioni orientate alle applicazioni 6–1
Informazioni sulle istruzioni orientate all'applicazione 6–2
Panoramica delle istruzioni di scorrimento di bit 6–3
Immissione dei parametri 6–3
Effetti sul registro indice S:24 6–4
Scorrimento bit a sinistra (BSL) Scorrimento bit a destra (BSR) 6–5
Utilizzo di BSL 6–5
Utilizzo di BSR 6–6
Panoramica delle istruzioni di sequenziatore 6–8
Effetti sul registro indice S:24 6–8
Applicazioni che richiedono più di 16 bit 6–8
Uscita sequenziatore (SQO) Confronto sequenziatore (SQC) 6–9
Immissione dei parametri 6–9
Uso di SQO 6–11
Uso di SQC 6–12
Carico sequenziatore (SQL) 6–14
Parametri di ingresso 6–14
Funzionamento 6–16
Istruzioni orientate all'applicazione nell'esempio applicativo di una perforatrice per carta 6–17

7 Utilizzo delle istruzioni del contatore ad alta velocità 7–1
Informazioni sulle istruzioni del contatore ad alta velocità 7–2
Panoramica delle istruzioni del contatore ad alta velocità 7–3
Elementi del file dati del contatore 7–3
Contatore ad alta velocità (HSC) 7–6
Immissione dei parametri 7–6
Uso del contatore a salire e contatore a salire con ripristino e mantenimento 7–8
Uso del contatore bidirezionale e del contatore bidirezionale con ripristino e mantenimento 7–10
Uso del contatore bidirezionale con ripristino e mantenimento con un encoder in quadratura 7–15
Caricamento contatore ad alta velocità (HSL) 7–19
Immissione dei parametri 7–19
Funzionamento 7–19
Azzeramento del contatore ad alta velocità (RES) 7–22
Funzionamento 7–22
Ripristino accumulatore del contatore ad alta velocità (RAC) 7–23
Immissione dei parametri 7–23
Funzionamento 7–23
Abilitazione (HSE) e disabilitazione (HSD) interrupt contatore ad alta velocità 7–24
Uso di HSE 7–24

Uso della HSD 7–25
Aggiornamento dell'accumulatore immagine del contatore ad alta velocità (OTE) 7–25
Funzionamento 7–25
Cosa succede all'HSC passando alla modalità di Run REM 7–26
Esempio 1 7–27
Esempio 2 7–28
Esempio 3 7–29
Istruzioni per il contatore ad alta velocità nell'esempio applicativo della perforatrice per carta . . 7–30

8 Istruzioni di comunicazione 8–1
Istruzioni di comunicazione 8–1
Informazioni sulle istruzioni di comunicazione 8–2
Panoramica dell'istruzione Messaggio 8–3
Funzionamento 8–3
Bit del file di stato relativi 8–4
Opzioni di configurazione disponibili 8–5
Immissione dei parametri 8–5
Utilizzo dei bit di stato 8–6
Diagramma dei tempi per un'istruzione MSG dell'SLC 5/02 dall'esito positivo 8–7
Disposizione del blocco di controllo 8–10
Esempi applicativi per i processori SLC 5/02 8–11
Esempio 1 8–11
Esempio 2 – File di programma 2 di un processore SLC 5/02 8–12
File di programma 2 di un processore SLC 5/01 al nodo 3 8–14
Esempio 3 8–15
Esempio 4 8–16
Panoramica delle istruzioni di Messaggio 8–18
Funzionamento 8–18
Bit del file di stato correlati 8–19
Opzioni di configurazione disponibili 8–20
Immissione dei parametri 8–21
Utilizzo dei bit di stato 8–22
Disposizioni del blocco di controllo 8–24
Diagramma dei tempi per un'istruzione MSG dell'SLC 5/03 o dell' SLC 5/04 8–26
Codici di errore delle istruzioni MSG 8–30
Esempi di configurazione con l'istruzione di messaggio 8–32
Utilizzo della logica ladder 8–33
Esempio 1 8–33
Esempio 2 8–35
Esempio 3 8–37

Esempio 4 8–39
Utilizzo di messaggi locali 8–41
Esempio 1 – Lettura locale da un 500CPU 8–41
Esempio 2 – Lettura locale da un 485CIF 8–42
Esempio 3 – Lettura locale da un PLC-5 8–43
Utilizzo di messaggi remoti 8–45
Esempio 1 – Comunicazione con processori A–B che usano un 1785-KA5 8–45
Da processore SLC 5/04 (A) a processore SLC 5/03 (C) tramite 1785-KA5 8–45
Commenti 8–45
Dal processore SLC 5/03 (C) al processore SLC 5/04 (A) tramite 1785-KA5 8–46
Commenti 8–46
Esempio 2 – Comunicazione con processori A–B che usano due 1785-KA 8–47
Da processore SLC 5/04 (B) a processore PLC5 (C) tramite due 1785–KA 8–47
Commenti 8–47
Da processore SLC 5/04 (B) a processore SLC 5/04 (A) tramite due 1785–KA . . 8–48
Commenti 8–48
Esempio 3 – Attraversamento per il canale 0 DH-485 del processore SLC 5/04 . . 8–49
Da processore SLC 5/04 (A) a processore SLC 5/03 (D) tramite un processore SLC 5/04 (C) (attraversamento usando il canale 0 DH-485) 8–49
Commenti 8–49
Da processore SLC 5/03 (D) a processore SLC 5/04 (A) tramite un processore SLC 5/04 (C) (attraversamento usando il canale 0 DH–485) 8–50
Commenti 8–50
Processore SLC 5/03 (D) ad un processore PLC-5 (B) tramite un processore SLC 5/04 (passthru usando il canale 0 DH-485) 8–51
Commenti 8–51
Messaggistica remota (da un SLC 5/03 ad un SLC 500, SLC 5/01 o SLC 5/02) . . 8–52
Esempio 4 – Attraversamento per il canale 0 DF1 del processore SLC 5/04 8–53
Da processore SLC 5/04 (A) a processore SLC 5/04 (D) tramite due processori SLC 5/04 (passthru usando il canale 0 DF1) 8–53
Commenti 8–54
Esempio 5 – Attraversamento per canale 0 DH+ del processore SLC 5/04 8–54
Dal processore SLC 5/04 (A) al processore SLC 5/04 (C) attraverso un singolo processore SLC 5/04 (attraversamento usando il canale 0 DF1) 8–54
Commenti 8–55
Da processore SLC 5/04 (C) a processore SLC 5/04 (A) attraverso un singolo processore SLC 5/04 (attraversamento usando il canale 0 DF1) 8–55
Commenti 8–55
Da processore SLC 5/04 (C) a processore SLC 5/04 (B) con attraversamento abilitato 8–56
Commenti 8–56
Esempio 6 – Attraversamento usando Pyramid Integrator per l’instradamento di un’istruzione di messaggio 8–56

Da processore SLC 5/04 (B) a processore SLC 5/04 (A) tramite Pyramid Integrator usando l'instradamento PI 8–57
Commenti 8–57
Esempio 7 – 8–58
Da processore SLC 5/03 ad processore SLC 5/03 (attraversamento usando due 1785–KA5) 8–58
Commenti 8–58
Servizio comunicazioni (SVC) 8–60
Utilizzo di un processore SLC 5/02 8–60
Utilizzo di un processore SLC 5/03 o SLC 5/04 8–60
Servizi ai canali 8–61
Esempio di applicazione 8–61

9 Proporzionale Integrata Derivativa 9–1
Panoramica 9–1
Il concetto PID 9–2
L'equazione PID 9–3
Immissione dei parametri 9–3
Flag dell'istruzione PID 9–9
Struttura del blocco di controllo 9–12
Errori durante l'esecuzione 9–13
Scalaggio di PID e I/O analogici 9–14
Utilizzo dell'istruzione SCL 9–15
Utilizzo dell'istruzione SCP 9–16
Esempio 9–16
Note applicative 9–19
Gamme dei valori di ingresso/uscita 9–19
Conversione in scala in unità ingegneristiche 9–19
Banda morta con attraversamento dello zero DB 9–21
Allarmi di uscita 9–21
Limitazione dell' uscita con funzione antiaccumulo dell' integrale 9–22
Modalità manuale 9–22
Stato del ramo PID 9–23
Compensazione anticipata o bias 9–24
Uscite con proporzionamento del tempo 9–24
Esempio – Uscite con proporzionamento di tempo 9–25
Taratura del PID 9–26
Procedura 9–26
Verifica della conversione in scala del sistema continuo 9–28
Determinazione del tempo iniziale di aggiornamento di anello 9–29

10 Istruzioni ASCII 10–1
Istruzioni ASCII 10–1
Panoramica delle istruzioni ASCII 10–2
Panoramica sui parametri del protocollo 10–3
Utilizzo del tipo di file di dati ASCII 10–4
Utilizzo del tipo di file dati di stringhe (ST) 10–4
Immissione dei parametri 10–6
Prova il buffer per una riga (ABL) 10–7
Immissione dei parametri 10–7
Esempio 10–7
Numero di caratteri nel buffer (ACB) 10–8
Immissione dei parametri 10–8
Esempio 10–9
Da stringa a numero intero (ACI) 10–10
Esempio 10–10
Azzeramento buffer ASCII di ricezione e/o invio (ACL) 10–11
Immissione dei parametri 10–11
Esempio 10–11
Concatenazione stringhe (ACN) 10–12
Immissione dei parametri 10–12
Esempio 10–12
Estrazione stringa (AEX) 10–13
Immissione dei parametri 10–13
Esempio 10–13
Linee di handshake ASCII (AHL) 10–14
Immissione dei parametri 10–14
Esempio 10–15
Da numero intero a stringa (AIC) 10–16
Esempio 10–16
Lettura caratteri ASCII (ARD) 10–17
Immissione dei parametri 10–17
Esempio 10–17
Diagramma dei tempi per istruzioni ARD, ARL, AWA e AWT ad esito positivo . . . 10–19
Lettura di una riga ASCII (ARL) 10–20
Immissione dei parametri 10–20
Esempio 10–20
Ricerca stringa (ASC) 10–22
Immissione dei parametri 10–22
Esempio 10–22
Confronto stringhe ASCII (ASR) 10–23
Immissione dei parametri 10–23

Esempio 10–23
Scrittura ASCII con aggiunta (AWA) 10–24
Immissione dei parametri 10–24
Esempio 10–25
Uso dell'indirizzamento indiretto in linea 10–26
Esempio 10–26
Scrittura ASCII (AWT) 10–27
Immissione dei parametri 10–27
Esempio 10–27
Codici di errore delle istruzioni ASCII 10–29
Tabella di conversione ASCII 10–31

11 Comprensione della routine di gestione errori 11–1
Routine di interrupt 11–1
Panoramica della routine di gestione errori 11–2
Dati dei file di stato salvati 11–2
Creazione di una routine di gestione errori 11–3
Funzionamento del processore SLC 11–3
Funzionamento del processore Micro Logix 11–3
Esempio applicativo della routine di gestione errori 11–4
Routine di gestione errori – File 3 di subroutine 11–4
File di subroutine 4 – Eseguito a causa dell'errore 0020 11–5
File di subroutine 5 – Eseguito a causa dell'errore 0034 11–6
Panoramica degli interrupt temporizzati selezionabili 11–7
Procedura di base per la programmazione della funzione STI 11–7
Funzionamento 11–8
Contenuto della subroutine STI 11–9
Latenza e manifestazioni di un interrupt 11–9
Processori SLC 11–9
Microazionamento 11–10
Priorità degli interrupt 11–11
Dati del file di stato memorizzati 11–11
Parametri dell'STI 11–11
Istruzioni STD e STE 11–17
Istruzioni STD e STE 11–17
Disabilitazione temporizzata selezionabile – STD 11–17
Abilitazione temporizzata selezionabile – STE 11–17
Esempio STD/STE 11–17
Avviamento Temporizzato Selezionabile (STS) 11–19
Panoramica dell'interrupt di ingressi discreti 11–20
Procedura di base per la programmazione della funzione DII 11–20

Esempio 11–21
Funzionamento 11–22
Modalità contatore 11–22
Modalità evento 11–22
Contenuto della subroutine DII 11–23
Latenza e manifestazioni di interrupt 11–23
Priorità degli interrupt 11–24
Dati del file di stato memorizzati 11–24
Possibilità di riconfigurazione 11–25
Esempio 11–25
Parametri DII 11–26
Esempio applicativo di interrupt di ingresso discreto 11–29
Diagramma ladder per l'applicazione dell' imbottigliamento 11–30
Panoramica dell' interrupt di I/O 11–31
Procedura di base per la programmazione della funzione di interrupt di I/O 11–31
Funzionamento 11–32
Contenuto della subroutine di interrupt (ISR) 11–32
Latenza e manifestazioni di interrupt 11–32
Priorità di interrupt 11–33
Dati del file di stato memorizzati 11–35
Parametri di interrupt I/O 11–36
Disabilitazione interrupt I/O (IID) e Abilitazione interrupt I/O (IIE) 11–38
Disabilitazione interrupt I/O – IID Abilitazione interrupt I/O – IIE 11–38
Funzionamento IID 11–39
Funzionamento IIE 11–39
Esempio di zona IID/IIE 11–40
Annullamento degli interrupt di I/O in attesa(RPI) 11–41
Immissione dei parametri 11–41
Subroutine di Interrupt (INT) 11–42

12 Comprensione dei protocolli di comunicazione 12–1
Protocollo di comunicazione DH-485 12–2
Protocollo di rete DH-485 12–2
Rotazione del token DH-485 12–2
Inizializzazione della rete DH-485 12–3
Considerazioni software 12–3
Numero di nodi 12–3
Impostazione degli indirizzi dei nodi 12–4
Impostazione della velocità di trassmissione di un processore 12–4
Impostazione dell'indirizzo di nodo massimo 12–4
Numero massimo di dispositivi di comunicazione 12–4

Parametri di configurazione DH-485 12–5
Protocollo di comunicazione Data Highway Plus 12–7
Esempio 12–7
Esempio 12–8
Parametri di configurazione del canale 1 di DH+ (solo processori SLC 5/04) 12–9
Panoramica della parola di stato globale 12–10
Bit di abilitazione della trasmissione delle parola di stato globali S:34/3 (SLC 5/04 con OS401) 12–11
Bit di abilitazione di ricevimento delle parole di stato globale S:34/4 (SLC 5/04 con OS401) 12–12
Comunicazione tra PLC-5 e SLC 500 tramite comandi MSG di tipo PLC-2 12–14
Come i processori PLC-5 indirizzano i dati 12–15
Utilizzo del file CIF dell’SLC 500 (emulazione PLC-2) 12–15
Programmazione per la gestione dell’indirizzamento di parole/byte 12–16
Invio di un messaggio di tipo PLC-2 ad un processore PLC-5 utilizzando un indirizzamento di “parole” SLC (S:2/8 = 0) 12–16
Invio di un messaggio di tipo PLC-2 ad un processore PLC-5 utilizzando l’indirizzamento di “Byte” SLC (S:2/8 = 1) 12–16
Esempio - Invio di un messaggio di tipo PLC-2 ad un processore PLC-5 utilizzando processori SLC con indirizzamento di “parole” (S:2/8 = 0) 12–17
Esempio - Invio di un messaggio di tipo PLC-2 ad un processore PLC-5 utilizzando i processori SLC con indirizzamento di “byte” (S:2/8 = 1) 12–17
Comunicazione da processori SLC 5/03 e SLC 5/04 a PLC-5 utilizzando i comandi MSG SLC 500 o PLC-5 12–18
Protocollo di comunicazione RS-232 12–19
Protocollo DF1 Full-Duplex 12–19
Parametri di configurazione del canale 0 DF1 Full-Duplex 12–20
Procotollo DF1 Half-Duplex Master/Slave 12–23
Parametri di configurazione del canale 0 DF1 Half-Duplex Slave 12–24
Parametri di configurazione del canale 0 DF1 Half-Duplex Master 12–25
Considerazioni sulla comunicazione come DF1 slave su un collegamento multidrop 12–30
Utilizzo di modem che supportano i protocolli di comunicazione DF1 12–31
Modem per linea telefonica 12–31
Modem manuali 12–31
Modem con risposta automatica 12–31
Modem con aggancio automatico 12–32
Modem con composizione automatica 12–32
Modem con linee affittate 12–32
Modem con composizione DTR 12–32
Modem con driver di linea (short-haul) 12–33
Modem radio 12–34
Modem con collegamento via satellite 12–35

Funzionamento della linea di controllo modem in processori SLC 5/03 e SLC 5/04 12–35
DF1 Full–Duplex 12–35
DF1 Half-Duplex 12–36
Parametri di ritardo di invio RTS e di ritardo di spegnimento RTS 12–37
Protocollo di comunicazione ASCII 12–38
Configurazione dei parametri del canale 0 ASCII 12–38
Utilizzo delle funzioni di passthru 12–39
Passthru da DH+ a DH-485 – (Tutti i processori SLC 5/04) 12–39
Passthru da DF1 a DH+ – (Processori SLC 5/04 OS401 e superiori) 12–39
Passthru I/O remoto (processori SLC 5/03 OS302 e SLC 5/04 OS401) 12–39
Considerazioni con il passthru da DF1 a DH+ abilitato 12–40
Passaggio online con un processore SLC 5/04 utilizzando DF1 Full-Duplex 12–40
Invio di un messaggio utilizzando un DF1 full-duplex a un processore SLC 5/04 con il passthru da DF1 a DH+ abilitato 12–40
Invio di un messaggio utilizzando un DF1 Full-Duplex da an un processore SLC 5/04 con il passthru da DF1 a DH+ abilitato 12–40
Comunicazione da un processore SLC 5/04 utilizzando l’indirizzamento PLC-2R 12–4 0

13 Individuazione degli errori del sistema 13–1
Azzeramento automatico degli errori 13–1
Processori SLC 13–1
Controlori MicroLogix 1000 13–2
Azzeramento manuale degli errori (processori SLC) 13–3
Utilizzo della routine di gestione errori 13–3
Messaggi di errore 13–4
Errori dei controllori MicroLogix 1000 13–5
Errori all’accensione 13–5
Errori entrando in esecuzione 13–6
Errori durante l’esecuzione 13–7
Errori di caricamento 13–9
Errori dei processori SLC 13–10
Errori all’accensione 13–10
Errori al passaggio in esecuzione 13–11
Errori durante l’esecuzione 13–13
Errori di istruzioni del programma utente 13–18
Individuazione degli errori nei processori SLC 5/03 e SLC 5/04 13–24
Visualizzazione di accensione LED 13–24
Visualizzazione LED durante il caricamento del sistema operativo 13–24

A File di stato del Controllore MicroLogix 1000 . . . . . A–1
Panoramica del file di stato A–2

Descrizione del file di stato A–3

B Il file di stato SLC B–1
Panoramica del file di stato B–2
Convenzioni utilizzate nelle visualizzazioni B–5

C Utilizzo di memoria e tempi di esecuzione delle istruzioni C–1
Tempi di esecuzione delle istruzioni e utilizzo della memoria da parte delle istruzioni C–2
Controllori MicroLogix 1000 . . . . . C–2
Latenza interrupt utente C–5
Stima dell'uso di memoria per il vostro sistema di controllo Micrologix 1000 . . . . . C–6
Foglio di lavoro del tempo di esecuzione del Controllore Micrologix C–7
Panoramica dell'utilizzo di memoria per i processori SLC C–8
Tempi di esecuzione delle istruzioni ed utilizzo della memoria C–9
Processori compatti e SLC 5/01 . . . . . C–9
Esempio C–11
Stima dell'utilizzo di memoria totale del sistema utilizzando un processore compatto o SLC 5/01 . . . . . C–12
Processori compatti e SLC 5/01, continua C–13
Processori compatti e SLC 5/01, continua C–14
Processori SLC 5/02 . . . . . C–15
Esempio C–18
Processore SLC 5/02, continua C–19
Stima dell'utilizzo di memoria totale del sistema utilizzando un processore compatto o SLC 5/02 . . . . . C–19
Processore SLC 5/02, continua C–20
Esempio C–20
Processore SLC 5/02, continua C–21
Istruzioni con indirizzi indicizzati C–21
Istruzioni con indirizzi di file di dati M0 o M1 . . . . . C–21
Esempio C–21
Processore SLC 5/03 . . . . . C–22
Esempio C–27
Tempi di esecuzione a virgola mobule dei processori SLC 5/03 . . . . . C–28
Processore SLC 5/03, continua C–30
Stima dell'utilizzo di memoria totale del sistema utilizzando un processore SLC 5/03 . . . . . C–30
Processore SLC 5/03, continua C–31
Esempio C–31
Processore SLC 5/03, continua C–32
Confronto delle parole utente tra i processori SLC 5/03 o SLC 5/04 e SLC 5/02 . . . . C–32
Parole di istruzione C–32

Processore SLC 5/03, continua C–33
Parole di dati – File 0 e 1 . . . . . C–33
Parole di dati – File 2 . . . . . C–33
Parole di dati – File da 3 a 255 . . . . . C–33
Processore SLC 5/03, continua C–34
Istruzioni con indirizzi indicizzati C–34
Istruzioni con indirizzi di file di dati M0 e M1 . . . . . C–34
Esempio C–34
Processore SLC 5/04 . . . . . C–35
Esempio C–40
Tempi di esecuzione a virgola mobile dei processori SLC 5/04 . . . . . C–41
Processore SLC 5/04, continua C–43
Stima dell'utilizzo di memoria totale del sistema utilizzando un processore SLC 5/04 . . . . . C–43
Processore SLC 5/04, continua C–44
Istruzioni con indirizzi indicizzati C–44
Istruzioni con indirizzi di file dati M0 e M1 . . . . . C–44
Esempio C–44
Istruzioni con indirizzi indiretti a livello di parola C–45
Esempi C–46
Istruzioni con indirizzo a livello di bit C–47
Tempi di esecuzione delle istruzioni C–48
Esempio C–48

D Stima del tempo di scansione D–1
Ciclo operativo del processore D–2
Tempi di accesso per i dati M0/M1 . . . . . D–3
Latenza di un interrupt D–4
Calcolo latenza interrupt per SLC 5/03 . . . . . D–5
Interrupt temporizzato selezionabile D–5
Interrupt di ingressi discreti D–5
Interrupt di I/O ad evento D–5
Calcolo latenza interrupt per SLC 5/04 . . . . . D–6
Interrupt temporizzato selezionabile D–6
Interrupt di ingressi discreti D–6
Interrupt di I/O ad evento D–6
Esempio – Interrupt temporizzato selezionabile processore SLC 5/03 . . . . . D–7
Esempio – Interrupt temporizzato selezionabile processore SLC 5/04 . . . . . D–7
Fogli di lavoro del tempo di scansione D–8
Definizione della terminologia del foglio di lavoro D–8
Foglio di lavoro A – Stima del tempo di scansione del controllore compatto D–9

Continua alla pagina seguente D–9
Foglio di lavoro B – Stima del tempo di scansione del processore 1747–L511 o 1747–L514 . . . . . D–11
Foglio di lavoro C – Stima del tempo di scansione del processore 1747–L524 . . . . . D–13
Continua alla pagina seguente D–13
Continua alla pagina seguente D–14
Foglio di lavoro D – Stima del tempo di scansione per il processore 1747-L532 . . . . . D–16
Foglio di lavoro E – Stima del tempo di scansione del processore 1747–L542 . . . . . D–19
Processore SLC 5/03 . . . . . D–22
Processore SLC 5/04 . . . . . D–23
Esempio di calcolo del tempo di scansione D–24
Esempio: foglio di lavoro B – Stima del tempo di scansione di un'applicazione ad un processore 1747–L511 o 1747–L514 . . . . . D–26

E Riferimenti alle istruzioni di programmazione E–1
Modalità di indirizzamento valide e tipi di file E–2
Comprensione delle diverse modalità di indirizzamento E–3
Indirizzamento diretto E–3
Indirizzamento indicizzato E–3
Indirizzamento indiretto E–3
Indirizzamento indiretto indicizzato E–3

FOrganizzazione ed indirizzamento dei file di dati F–1
Organizzazione dei file F–2
Panoramica dei file del processore F–2
Modo in cui si memorizzano e si accede ai file del processore F–4
Caricamento F–5
Funzionamento normale F–6
Spegnimento F–6
Accensione F–7
Indirizzamento dei file di dati F–8
Definizione degli indirizzi logici F–8
Indirizzamento I/O per un controllore I/O compatto F–10
Indirizzamento I/O per un controllore modulare F–12
Definizione degli indirizzi indicizzati F–13
Creazione di dati per gli indirizzi indicizzati F–14
Superamento dei confini del file F–14
Esempio F–15
Monitoraggio degli indirizzi indicizzati F–15
Esempio F–16
Istruzioni di file F–16

Effetti degli interrupt di programma sul registro indice S:24 . . . . . F–16
Definizione degli indirizzi indiretti F–17
Esempi F–17
Creazione di dati per indirizzi indiretti F–18
Superamento dei confini di un file F–18
Monitoraggio degli indirizzi indiretti F–18
Indirizzamento di istruzioni di file – Uso dell'indicatore di file (#) F–19
Istruzioni di Spostamento bit F–19
Istruzioni del sequenziatore F–20
Istruzioni Copia file e Riempimento file F–21
Costanti numeriche F–22
File di dati M0 e M1 – Moduli I/O speciali F–23
Indirizzamento dei file M0-M1 . . . . . F–23
Limitazioni all'utilizzo degli indirizzi dei file di dati M0-M1 . . . . . F–23
Monitoraggio di indirizzi di bit F–24
Processori SLC 5/02, SLC 5/03 e SLC 5/04 con il monitoraggio di M0 e M1 disabilitato F–24
Processore SLC 5/03 e SLC 5/04 con il monitoraggio di M0 e M1 abilitato F–24
Trasferimento dati tra i file del processore ed i file M0 o M1 . . . . . F–25
Tempo di accesso F–26
Minimizzazione del tempo di scansione F–26
Cattura dei dati dei file M0-M1 . . . . . F–27
Moduli di I/O speciali con memoria ritentiva F–28
File di dati G – Moduli I/O speciali F–29
Modifica dei dati del file G F–30

G Sistemi numerici G–1
Numeri binari G–2
Valori decimali positivi G–2
Valori decimali negativi G–3
Numeri esadecimali G–5
Maschera esadecimale G–7
Aritmetica binaria a virgola mobile G–8

H Esempi di programmi applicativi H–1
Esempio di perforatrice per carta H–2
Sommario delle operazioni della perforatrice per carta H–3
Meccanismo di foratura H–3
Funzionamento del nastro H–3
Calcolo dei fori e messaggi di avviso H–4
Programma ladder per perforatrice per carta H–5

Esempio di applicazione con sequenziatore a tempo H–20
Programma ladder con sequenziatore a tempo H–21
Esempio di applicazione con sequenziatore ad eventi H–23
Programma ladder con sequenziatore ad eventi H–24
Esempio di applicazione con circuito di accensione/spegnimento H–26
Programma ladder del circuito di accensione/spegnimento H–27

1 Istruzioni di base

Questo capitolo contiene informazioni di carattere generale sulle istruzioni di base e spiega come esse funzionino in un programma applicativo. Ciascuna di queste istruzioni comprende informazioni su:

- la rappresentazione grafica dell'istruzione
- l'utilizzo dell'istruzione

In aggiunta, l'ultima sezione contiene un esempio applicativo per una macchina perforatrice per carta che spiega le istruzioni di base usata.

Istruzioni a livello di bit

Istruzione		Scopo	Pagina
Mnemonico	**Nome**		
XIC	Esamina se chiuso	Esamina un bit per una condizione attiva	**1–9**
XIO	Esamina se aperto	Esamina un bit per una condizione disattiva	**1–9**
OTE	Eccitazione uscita	Attiva o disattiva un bit	**1–10**
OTL e OTU	Aggancio uscita e Sgancio uscita	L'istruzione OTL attiva un bit all'esecuzione del ramo e questo bit mantiene il proprio stato anche quando il ramo non viene eseguito o si toglie e quindi si rinvia corrente. OTU disattiva un bit all'esecuzione del ramo e questo bit mantiene il proprio stato quando il ramo non viene eseguito o quando si toglie e si rinvia corrente.	**1–11**
OSR	Fronte di salita one-shot	Provoca un evento isolato.	**1–12**

continua alla pagina seguente

Istruzioni di timer/contatore

Istruzione		Scopo	Pagina
Mnemonico	**Nome**		
TON	Ritardato all'eccitazione	Conta gli intervalli di tempo base quando l'istruzione è vera.	**1–19**
TOF	Ritardato alla diseccitazione	Conta gli intervalli di tempo base quando l'istruzione è falsa.	**1–21**
RTO	Timer ritentivo	Conta gli intervalli di base tempo quando l'istruzione è vera e mantiene il valore accumulato quando l'istruzione diventa falsa o se si toglie e rinvia corrente.	**1–23**
CTU	Conteggio a incremento	Incrementa il valore accumulato a ciascuna transizione da falso a vero e mantiene il valore accumulato quando l'istruzione diventa falsa o se si toglie e rinvia corrente.	**1–28**
CTD	Conteggio a decremento	Decrementa il valore accumulato a ciascuna transizione da falso a vero e mantiene il valore accumulato quando l'istruzione diventa falsa o se si toglie e rinvia corrente.	**1–30**
HSC	Contatore ad alta velocità	Conta gli impulsi ad alta velocità da un ingresso ad alta velocità di un controllore compatto.	**1–31**
RES	Azzeramento	Azzera il valore accumulato ed i bit di stato del timer o del contatore. Non utilizzare con timer TOF.	**1–36**

Informazioni sulle istruzioni di base

Queste istruzioni, se utilizzate nei programmi ladder, rappresentano i circuiti a logica cablata utilizzati per il controllo di una macchina o apparecchiatura.

Le istruzioni di base sono divise in tre gruppi: bit, timer e contatore. Prima di proseguire con le istruzioni di ciascun gruppo, consigliamo di leggere l'introduzione che precede il gruppo.

- Introduzione alle istruzioni di bit
- Introduzione alle istruzioni di timer
- Introduzione alle istruzioni di contatore

Introduzione alle istruzioni di bit

Queste istruzioni funzionano con un singolo bit di dati. Durante il funzionamento, il processore può impostare o azzerare il bit, in base alla continuità logica dei rami. E' possibile indirizzare un bit tante volte quante richieste dal programma.

Nota *Non si consiglia l'utilizzo dello stesso indirizzo con istruzioni di uscita multipla.*

I seguenti file di dati utilizzano le istruzioni di bit.

File dati di uscite e di ingressi (File O:0 and I:1)

Questi rappresentano le uscite e gli ingressi esterni. I bit nel file 1 vengono utilizzati per rappresentare gli ingressi esterni. Nella maggior parte dei casi, una parola singola di 16 bit in questi file corrisponde allo slot nel vostro controllore, con i numeri dei bit corrispondenti ai numeri dei morsetti di ingresso e di uscita. I bit non utilizzati della parola non sono disponibili per l'uso.

La tabella che segue spiega il formato di indirizzamento per le uscite e gli ingressi. Notare che il formato specifica `e` come numero dello slot e `s` come numero della parola. Nel caso di istruzioni di file, fate riferimento all'elemento come `e.s` (slot e parola) presi insieme.

Formato	Spiegazione		
O:e.s/b I:e.s/b	**O**	Uscita	
	I	Ingresso	
	:	Delimitatore elemento	
	e	Numero slot (decimale)	Lo slot 0, adiacente all'alimentatore nel primo chassis, è riservato al modulo processore (CPU). Gli slot successivi sono gli slot I/O, numerati da 1 fino ad un massimo di 30.
	.	Delimitatore parola. RIchiesto solo se è richiesto un numero di parola, come affermato in precedenza.	
	s	Numero parola	Richiesto se il numero di ingresso o uscite è superiore a 16 per lo slot. Gamma: 0- 255 (adatta a "schede speciali" a parole multiple)
	/	Delimitatore bit	
	b	Numero morsetto	Ingressi: 0- 15 Uscite: 0- 15

Esempi (applicabili al controllore e mostrato a pagina F–12):

O:3/15	Uscita 15, slot 3
O:5/0	Uscita 0, slot 5
O:10/11	Uscita 11, slot 10
I:7/8	Ingresso 8, slot 7
I:2.1/3	Ingresso 3, slot 2, parola 1

Indirizzi di parole:

O:5	Parola di uscita 0, slot 5
O:5.1	Parola di uscita 1, slot 5
I:8	Parola di uscita 0, slot 8

Valori di default: il vostro dispositivo di programmazione visualizza un indirizzo in modo più formale. Ad esempio, se assegnate l'indirizzo **O:5/0**, il dispositivo di programmazione lo mostra come **O:5.0/0** (file di uscita, slot 5, parola 0, morsetto 0).

File di stato (File S2:)

Non potete aggiungere o cancellare nulla da questo file di stato. Il file di stato del controllore MicroLogix 1000 viene spiegato nell'appendice A, mentre il file di stato del processore SLC 500 viene spiegato nell'appendice B. Potete indirizzare diversi bit e diverse parole come segue:

Formato	Spiegazione		
S:e/b	**S**	File di stato	
	:	Delimitatore elemento	
	e	Numero elemento	Gamme 0- 15 in un controllore SLC 5/01 o compatto, 0 - 32 in un SLC 5/02, 0 - 83 in un processore SLC 5/03 OS300 e 0- 96 in un SLC 5/03 OS301 e 5/04 OS400, e 0-164 in un processore SLC 5/04 OS401 processore SLC 5/04. Questi sono elementi di 1 parola, 16 bit per elemento.
	/	Delimitatore bit	
	b	Numero del bit	Posizione bit nell'elemento. Gamme da 0- 15.

Esempi:

S:1/15 Elemento 1, bit 15. Questo è il bit di "prima scansione", che potete utilizzare per inizializzare le istruzioni nel programma.

S:3 Elemento 3. Il byte inferiore di questo elemento è il tempo di scansione corrente. Il byte superiore è il watchdog del tempo di scansione.

File dati di bit (B3:)

Il file 3 è il file di bit, utilizzato principalmente per le istruzioni di bit (logica a relè), per i registri a scorrimento ed i sequenziatori. La dimensione massima del file è di 256 elementi di 1 parola, per un totale di 4096 bit. Potete indirizzare i bit specificando il numero di elemento (da 0 a 255) ed il numero di bit (da 0 a 15) all'interno dell'elemento. Inoltre, potete indirizzare i bit numerandoli in sequenza, da 0 a 4095.

Formato	Spiegazione			Esempi
Bf:e/b	**B**	File di bit		**B3:3/14** Bit 14, elemento 3
	f	Numero del file. Il numero 3 è il file di default. Un numero di file tra 10 e 255 può essere utilizzato se viene richiesto ulteriore spazio in memoria.		
	:	Delimitatore elemento		
	e	Numero di elemento	Gamme di 0- 255. Sono elementi di 1 parola. 16 bit per elemento.	**B3:252/00** Bit 0, elemento 252
	/	Delimitatore bit		

Formato	Spiegazione			Esempi
	b	Numero del bit	Posizione del bit nell'elemento. Gamme di 0- 15.	**B3:9** Bits 0- 15, elemento 9
Bf/b	**B** **f** **/**	Come sopra. Come sopra. Come sopra.		**B3/62** Bit 62
	b	Numero del bit	Posizione numerica del bit nel file. Gamme di 0- 4095.	**B3/4032** Bit 4032

File dati di timer e contatore (T4: and C5:)

Per i formati di indirizzamento corrispondenti, fate riferimento a pagina 1–16 e 1–26.

File dati di controllo (R6:)

Queste istruzioni usano diversi bit di controllo. Si tratta di elementi a 3 parole, utilizzati con le istruzioni di Scorrimento bit, FIFO, LIFO, Sequenziatore ed ASCII ABL, ACB, AHL, ARD, ARL, AWA e AWT. La parola 0 è quella di stato, la parola 1 indica la lunghezza dei dati memorizzati e la parola 2 indica la posizione. Tutto questo è illustrato di seguito.

Nell'elemento di controllo ci sono otto bit di stato ed un byte di codice di errore. L'elemento di controllo di un processore compatto e di un SLC 5/01 ha sei bit. I bit EU e EM non vengono utilizzati dal processore.

Elemento di controllo

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	**Parola**
EN	EU	DN	EM	ER	UL	IN	FD	Codice di errore								**0**
Lunghezza dell'insieme di bit o del file (LEN)																**1**
Puntatore del bit o posizione (POS)																**2**

Bit indirizzabili

EN = Abilitazione
EU = Abilitazione scarico
DN = Completamento
EM = Stack vuoto
ER = Errore
UL = Scarico (solo scorrimento bit)
IN = Inibizione (questo è il bit di esecuzione [RN bit 9] per istruz. ASCII
FD = Trovato (solo SQC)

Parole indirizzabili

LEN = Lunghezza
POS = Posizione

Il valore del codice di errore viene visualizzato in HEX e non è indirizzabile.

Assegnate gli indirizzi di controllo come segue:

Formato	Spiegazione		
Rf:e	R	File di controllo	
	f	Numero del file. Il numero 6 è il file di default. Un numero di file tra 10 e 255 può essere utilizzato se viene richiesto ulteriore spazio in memoria.	
	:	Delimitatore elemento	
	e	Numero elemento	Gamme di 0- 255. Sono elementi di 3 parole. Si veda figura precedente.

Esempio: **R6:2** Elemento 2, file di controllo 6.

Indirizzate i bit e le parole utilizzando il formato **Rf:e.s/b**
dove **Rf:e** è spiegato sopra e:

. è il delimitatore parola
s indica il sotto-elemento
/ è il delimitatore bit
b sta per bit

R6:2/15	o	**R6:2/EN**	Bit di abilitazione
R6:2/14	o	**R6:2/EU**	Bit di abilitazione scarico
R6:2/13	o	**R6:2/DN**	Bit di completamento
R6:2/12	o	**R6:2/EM**	Bit di stack vuoto
R6:2/11	o	**R6:2/ER**	Bit di errore
R6:2/10	o	**R6:2/UL**	Bit di scarico
R6:2/9	o	**R6:2/IN**	Bit di inibizione
R6:2/8	o	**R6:2/FD**	Bit trovato
R6:2.1	o	**R6:2.LEN**	Valore della lunghezza
R6:2.2	o	**R6:2.POS**	Valore di posizione

R6:2.1/0 Bit 0 del valore della lunghezza.
R6:2.2/0 Bit 0 del valore di posizione.

File dati di numeri interi (N7:)

Usate questi indirizzi (a livello di bit) come richiesto dal programma. Questi sono elementi di 1 parola, indirizzabili a livello di parola e di bit.

Assegnate gli indirizzi di numeri interi come segue:

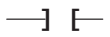
Formato	Spiegazione		
Nf:e/b	**N**	File di numeri interi	
	f	Numero di file. Il numero 7 è il file di default. Un numero di file tra 10 e 255 può essere utilizzato se viene richiesto ulteriore spazio in memoria.	
	:	Delimitatore elemento	
	e	Numero elemento	Gamme di 0- 255. Sono elementi di 1 parola. 16 bit per elemento.
	/	Delimitatore bit	
	b	Numero del bit	Posizione del bit nell'elemento. Gamme di 0- 15.

Esempi:

N7:2	Elemento 2, file di numeri interi 7
N7:2/8	Bit 8 nell'elemento 2, file di numeri interi 7
N10:36	Elemento 36, file di numeri interi 10 (file 10 definito come un file di numeri interi dall'utente)

Esamina se chiuso (XIC)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓



Istruzione di ingresso

Usate l'istruzione XIC nel vostro programma ladder per determinare se un bit è attivato. Quando l'istruzione è eseguita, se il bit indirizzato è attivo (1), l'istruzione è valutata vera. Quando l'istruzione è eseguita, se il bit indirizzato è disattivato (0), l'istruzione è valutata falsa.

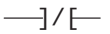
Stato indirizzo bit	Istruzione XIC
0	Falsa
1	Vera

Esempi di dispositivi che si attivano e disattivano:

- un pulsante collegato ad un ingresso (indirizzato come I1:0/4)
- un'uscita collegata ad una lampada spia (indirizzata come O0:0/2)
- un timer che controlla una lampada (indirizzato come T4:3/DN)

Esamina se aperto (XIO)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓



Istruzione di ingresso

Usate un'istruzione XIO nel vostro programma ladder per determinare se un bit è disattivato. Quando l'istruzione è eseguita, se il bit indirizzato è spento (0), l'istruzione è valutata come vera. Quando l'istruzione è eseguita, se il bit indirizzato è attivato (1), l'istruzione è valutata come falsa.

Stato indirizzo bit	Istruzione XIO
0	Vera
1	Falsa

Esempi di dispositivi che si attivano e disattivano:

- termico del motore normalmente chiuso (N.C.) collegato ad un ingresso (I1:0/10)
- un'uscita collegata ad una lampada spia(indirizzata come O0:0/4)
- un timer che controlla una lampada (indirizzato come T4:3/DN)

Eccitazione uscita (OTE)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

—( )—

Istruzione di uscita

Usate un'istruzione OTE nel vostro programma ladder per attivare un bit quando le condizioni di ramo sono valutate come vere.

Un esempio di un dispositivo che si attiva e disattiva è un'uscita collegata ad una lampada spia (indirizzata come O0:0/4).

Le istruzioni OTE sono azzerate quando:

- si passa o si ritorna alla modalità REM Run o REM Test o si ripristina l'alimentazione.
- l'OTE è programmata in una zona di azzeramento di controllo principale (MCR) falso o non attiva.

Nota *Un bit attivato entro una subroutine usando un'istruzione OTE rimane attivo finché la subroutine non viene sottoposta di nuovo a scansione.*

Aggancio uscita (OTL)e Sgancio uscita (OTU)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

—(L)—

—(U)—

Istruzioni di uscita

OTL e OTU sono istruzioni di uscita ritentive. OTL può solo attivare un bit mentre OTU può solo disattivare un bit. Queste istruzioni sono usate generalmente in coppia, con entrambe le istruzioni che si indirizzano allo stesso bit.

Il vostro programma può esaminare un bit controllato da istruzioni OTL e OTU tutte le volte che è necessario.

In condizioni di errore grave, le uscite fisiche sono disattivate. Una volta eliminate le condizioni di errore, il processore riprende il funzionamento usando il valore della tabella dati dell'operando.

Utilizzo di OTL

Quando assegnate un indirizzo all'istruzione OTL corrispondente all'indirizzo di un morsetto di uscita, il dispositivo di uscita collegato a questo viene attivato quando il bit è impostato (acceso o abilitato).

Quando le condizioni di ramo diventano false (dopo essere state vere), il bit rimane impostato ed il dispositivo di uscita corrispondente rimane attivato.

Quando è abilitata, l'istruzione di aggancio indica al controllore di accendere il bit indirizzato. Successivamente il bit rimane acceso, indipendentemente dalla condizione del ramo, finché il bit non viene spento (generalmente da un'istruzione OTU in un altro ramo).

Utilizzo di OTU

Quando assegnate un indirizzo all'istruzione OTU corrispondente all'indirizzo di un morsetto di uscita, il dispositivo di uscita collegato a questo morsetto viene disattivato quando il bit viene azzerato (spento o disattivato).

L'istruzione di sgancio dice al processore di spegnere il bit indirizzato. Successivamente il bit rimane spento indipendentemente dalla condizione del ramo finché non viene attivato (generalmente da un'istruzione OTL in un altro ramo).

One-shot sul fronte di salita (OSR)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

[OSR]

Istruzione di uscita

L'istruzione OSR è un'istruzione di ingresso ritentiva che fa verificare un evento una sola volta. Usate l'istruzione OSR quando un evento deve iniziare a seconda del cambiamento di stato del ramo da falso a vero.

Quando le condizioni del ramo che precedono l'istruzione OSR passano da falso a vero, l'istruzione OSR diventa vera per una scansione. Dopo che la scansione è completa, l'istruzione OSR diventa falsa, anche se le condizioni dei rami che la precedono rimangono vere. L'istruzione OSR ridiventa vera solo se le condizioni dei rami che la precedono passano da false a vere. Il controllore consente di usare una sola istruzione OSR per ciascuna uscita di un ramo.

L'azionamento consente di utilizzare una sola istruzione OSR per uscita in un ramo.

Immissione dei parametri

L'indirizzo assegnato all'istruzione OSR *non* è l'indirizzo one shot a cui fa riferimento il vostro programma e non indica lo stato dell'istruzione OSR. Questo indirizzo permette all'istruzione OSR di *ricordare* il suo stato di ramo precedente.

Usate un indirizzo di bit dal file dati di bit o dal file dati di interi. Il bit indirizzato è impostato (1) per una scansione quando le condizioni del ramo precedente all'istruzione OSR sono vere (anche se l'istruzione OSR diventa falsa); il bit viene azzerato (0) quando le condizioni che precedono l'OSR sono false.

Nota

L'indirizzo di bit che usate per questa istruzione deve essere univoco. Non *usatelo altrove nel programma.*

Non *usate un indirizzo di ingresso o di uscita per programmare il parametro dell'indirizzo dell'istruzione OSR.*

Esempi

I seguenti rami illustrano l'utilizzo di un'istruzione OSR. I primi quattro rami vengono applicati ai processori SLC 500 e SLC 5/01. Il quinto ramo comporta la diramazione delle uscite e viene applicato ai processori SLC 5/02, SLC 5/03 e SLC 5/04 e ai controllori MicroLogix 1000.

Processori SLC 500 e SLC 50/1

```
 I:1.0   B3                          O:3.0
──] [────[OSR]──────────────────────( )──
    0       0                         0
```

Quando l'istruzione di ingresso passa da falsa a vera, l'istruzione OSR condiziona il ramo in modo che l'uscita diventi vera per una scansione di programma. L'uscita diventa falsa e rimane tale per le scansioni successive fin quando l'ingresso non effettua un'altra transizione da falso a vero.

```
 I:1.0   B3          ┌─ BCD ──────────────┐
──] [────[OSR]──────┤ A BCD                │──────
    0       0       │ Sorgente Tf:0.ACC    │
                    │                      │
                    │ Destin        O:3    │
                    └──────────────────────┘
```

In questo caso, il valore accumulato di un timer viene convertito in BCD e spostato ad una parola di uscita dove è collegato il display LED . Con il timer in funzione, il valore accumulato cambia rapidamente. Questo valore può essere congelato e visualizzato per ciascuna transizione da falso a vero della condizione di ingresso del ramo.

Utilizzo di un'istruzione OSR in un ramo (processori SLC 500 e SLC 5/01)

```
 I:1.0                B3          O:3.0
──] [──────────────────[OSR]──────( )──┐
    0                    0          0  │
                                       │
                                 O:3.0 │
                                 ──( )─┘
                                    1
```

Nel ramo di cui sopra l'istruzione OSR non è permessa all'interno di un ramo.

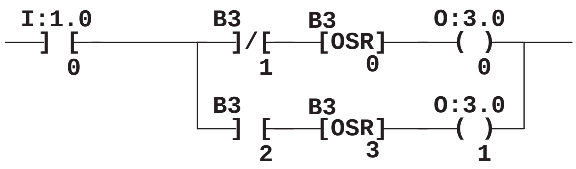
```
 I:1.0   B3          O:3.0
──] [────[OSR]──────( )──────┐
    0       0          0     │
                             │
                       O:3.0 │
                       ──( )─┘
                          1
```

In questo caso l'istruzione OSR non si trova nel ramo e pertanto il ramo è lecito.

I processori SLC 500 e SLC 5/01 consentono l'utilizzo di un'istruzione OSR per ramo.

Facendo uso di un processore SLC 500 o SLC 5/01, non porre le condizioni di ingresso in un ramo dopo l’istruzione OSR , onde evitare il funzionamento imprevisto del processore.

Processori SLC 50/2, SLC 50/3 e SLC 50/4 e controllori MicroLogix 1000



I processori SLC 5/02, SLC 5/03 e SLC 5/04 e i controllori MicroLogix 1000 consentono l’utilizzo di un’istruzione OSR per uscita in un ramo.

Introduzione alle istruzioni di timer

Ciascun indirizzo di timer è composto da un elemento di 3 parole. La parola 0 è quella di controllo, la parola 1 memorizza il valore prestabilito e la parola 2 memorizza il valore accumulato.

	15 14 13	
Parola 0	EN TT DN	Uso interno
Parola 1	Valore prestabilito	
Parola 2	Valore accumulato	

Bit indirizzabili	Parole indirizzabili
EN = Bit 15 di abilitazione	PRE = Valore prestabilito
TT = Bit 14 di temporizzazione timer	ACC = Valore accumulato
DN = Bit 13 di completamento	

I bit etichettati come “Uso interno” non sono indirizzabili.

Immissione dei parametri

Valore accumulato (.ACC)

Si tratta del tempo trascorso da quando il timer è stato azzerato l’ultima volta. Se abilitato, il timer aggiorna questo valore continuamente.

Valore prestabilito (.PRE)

Specifica il valore che il timer deve raggiungere prima cheil controllore imposti il bit di completamento. Quando il valore accumulato diventa uguale a o maggiore del valore prestabilito, viene impostato il bit di completamento, che potete utilizzare per controllare un dispositivo di uscita.

I valori prestabilito ed accumulato per i timer vanno da 0 a +32.767. Se uno di questi valori è negativo, si verifica un errore di esecuzione.

Base tempi

La base tempi determina la durata di ciascun intervallo di base tempi. Per i processori compatti e SLC 5/01, la base tempi è definita pari a 0,01 secondi. Per i processori SLC 5/02, SLC 5/03, SLC 5/04 e i controllori MicroLogix 1000 la base tempi è selezionabile come 0,01 (10 ms) secondi o 1 secondo.

Precisione del timer

L'accuratezza del timer fa riferimento all'intervallo di tempo tra il momento in cui l'istruzione di timer viene abilitata ed il momento in cui l'intervallo temporizzato è completo. L'inaccuratezza causata dalla scansione del programma può essere maggiore della base tempi del timer; considerate inoltre il tempo richiesto per eccitare il dispositivo di uscita.

L'accuratezza di temporizzazione va da 0,01 a +0 secondi, con una scansione di programma di 2,5 secondi massimo. Il timer di 1 secondo mantiene l'accuratezza con una scansione di programma di 1,5 secondi massimo; se il vostro programma può superare 1,5 o 2,5 secondi, ripetete il ramo di istruzione del timer in modo che il ramo venga sottoposto a scansione entro questi limiti..

Note

La temporizzazione può risultare inaccurata se le istruzioni Salto (JMP), Label (LBL), Salto a subroutine (JSR) o Subroutine (SBR) saltano il ramo contenente l'istruzione del timer mentre quest'ultimo è in fase di temporizzazione. Se la durata del salto è inferiore a 2,5 secondi, non viene perso tempo; se invece eccede i 2,5 secondi, si verifica un errore di temporizzazione non rilevabile. Facendo uso di subroutine, un timer deve essere eseguito almeno ogni 2,5 secondi onde evitare un errore di temporizzazione.

Struttura dell' indirizzamento

I bit e le parole di indirizzo utilizzano il formato **Tf:e.s/b**

Spiegazione		
T	File di timer	
f	Numero file. Per i processori SLC 500 il valore predefinito è 4. Un numero di file compreso tra 10 e 255 può essere utilizzato per ulteriore memorizzazione. L'unico numero di file valido per i controllori MicroLogix 1000 è 4 .	
:	Delimitatore elemento	
e	Numero elemento	Questi sono elementi di 3 parole. Per i processori SLC 500 la gamma va da 0 a 255. Per i controllori MicroLogix 1000 la gamma va da 0 a 39.
.	elemento di parola	
s	sottoelemento	
/	delimitatore di bit	
b	bit	

Esempi di indirizzamento

- **T4:0/15** o **T4:0/EN** Bit di abilitazione
- **T4:0/14** o **T4:0/TT** Bit di temporizzazione del timer
- **T4:0/13** o **T4:0/DN** Bit di completamento
- **T4:0.1** o **T4:0.PRE** Valore prestabilito del timer
- **T4:0.2** o **T4:0.ACC** Valore accumulato del timer
- **T4:0.1/0** o **T4:0.PRE/0** Bit 0 del valore prestabilito
- **T4:0.2/0** o **T4:0.ACC/0** Bit 0 del valore accumulato

Ritardato all’eccitazione (TON)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
 TON
 RITARDATO ALL'E-
 CCITAZIONE
 Timer        T4:0
 Base tempi   0.01
 Preset        120
 Accum           0
```

Istruzione di uscita

Utilizzate l’istruzione TON per accendere o spegnere un’uscita dopo che il timer è rimasto acceso per un intervallo di tempo prestabilito. L’istruzione TON comincia a contare gli intervalli di base tempo quando le condizioni del ramo diventano vere. Fin quando queste rimangono vere, il timer modifica il proprio valore accumulato (ACC) ad ogni scansione fin quando non raggiunge il valore prestabilito (PRE). Il valore accumulato viene ripristinato quando le condizioni del ramo diventano false, senza tenere conto del completamento del timer.

Utilizzo dei bit di stato

Questo bit	Viene impostato se	E rimane impostato fin quando non si verifica uno dei seguenti eventi
Bit di completamento timer DN (bit 13)	il valore accumulato è uguale a o è maggiore del valore prestabilito	le condizioni del ramo diventano false
Bit di temporizzazione timer TT (bit 14)	le condizioni del ramo sono vere ed il valore accumulato è minore del valore prestabilito	le condizioni del ramo diventano false o quando il bit di completamento è impostato
Bit di abilitazione timer EN (bit 15)	le condizioni del ramo sono vere	le condizioni del ramo diventano false

Quando il processore passa dalla modalità REM Run o REM Test alla modalità Programma REM oppure viene a mancare l’alimentazione dell’utente mentre l’istruzione è in fase di temporizzazione ma non ha raggiunto il valore prestabilito, si verifica quanto segue.

- Il bit di abilitazione timer (EN) rimane impostato.
- Il bit di temporizzazione timer (TT) rimane impostato.
- Il valore accumulato (ACC) rimane lo stesso.

Ritornando alla modalità REM Run o REM Test, si può verificare quanto segue.

Condizione	Risultato
Se il ramo è vero:	Il bit EN rimane impostato Il bit TT rimane impostato Il valore ACC viene azzerato.
Se il ramo è falso:	Il bit EN viene azzerato Il bit TT viene azzerato Il valore ACC viene azzerato.

Ritardato alla diseccitazione (TOF)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
 TOF
 RITARDATO ALLA
 DISECCITAZIONE
 Timer        T4:1
 Base tempi   0.01
 Preset        120
 Accum           0
```

Istruzione di uscita

Utilizzare l'istruzione TOF per spegnere o accendere un'uscita dopo che il relativo ramo è rimasto spento per un intervallo di tempo prestabilito. L'istruzione TOF comincia a contare gli intervalli di base tempo quando il ramo effettua una transizione da vero a falso. Fin quando la condizione del ramo rimane falsa, il timer aumenta il proprio valore accumulato (ACC) a ciascuna scansione fin quando non raggiunge il valore prestabilito (PRE). Il valore accumulato viene ripristinato quando le condizioni del ramo diventano vere senza tenere conto del completamento del timer.

Utilizzo dei bit di stato

Questo bit	Viene impostato se	E rimane impostato fin quando non si verifica uno dei seguenti eventi
Bit di completamento timer DN (bit 13)	le condizioni del ramo sono vere	le condizioni del ramo diventano false ed il valore accumulato è maggiore di o è uguale al valore prestabilito
Bit di temporizzazione timer TT (bit 14)	le condizioni del ramo sono vere ed il valore accumulato è minore del valore prestabilito	le condizioni del ramo diventano vere o quando il bit di completamento è impostato
Bit di abilitazione timer EN (bit 15)	le condizioni del ramo sono vere	le condizioni del ramo diventano false

Quando il processore passa dalla modalità REM Run o REM Test alla modalità Programmazione REM oppure viene a mancare l'alimentazione dell'utente mentre l'istruzione è in fase di temporizzazione ma non ha raggiunto il valore prestabilito, si verifica quanto segue.

- Il bit di abilitazione timer (EN) rimane impostato.
- Il bit di temporizzazione timer (TT) rimane impostato.
- Il bit di completamento (DN) rimane impostato.
- Il valore accumulato (ACC) rimane lo stesso.

Ritornando alla modalità REM Run o REM Test, potrebbe verificarsi quanto segue:

Condizione	Risultato
Se il ramo è vero:	Il bit TT è azzerato. Il bit DN rimane impostato. Il bit EN è impostato. Il valore ACC è ripristinato.
Se il ramo è falso:	Il bit TT è azzerato. Il bit DN è azzerato. Il bit EN è azzerato. Il valore ACC viene impostato come uguale al valore prestabilito.

L'istruzione di ripristino (RES) non può essere utilizzata con l'istruzione TOF poiché RES azzera sempre i bit di stato, oltre che il valore accumulato (vedi pagina 1–36).

Nota

L'istruzione TOF temporizza all'interno di una coppia MCR inattiva.

Timer ritentivo all'eccitazione (RTO)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
 RTO
TIMER RITENTIVO
ALL'ECCITAZIONE
Timer          T4:2
Base tempi     0.01
Preset          120
Accum             0
```

Istruzione di uscita

Utilizzare l'istruzione RTO per accendere o spegnere un'uscita dopo che il relativo timer è rimasto acceso per un intervallo di tempo prestabilito. L'istruzione RTO è un'istruzione ritentiva che comincia a contare gli intervalli di base tempo quando le condizioni del ramo diventano vere.

L'istruzione RTO mantiene il proprio valore accumulato quando si verifica una delle seguenti condizioni.

- Le condizioni del ramo diventano false.
- Il funzionamento del processore passa dal modo REM Run o REM Test al modo Programmazione REM.
- Il processore perde corrente (dando per scontato che sia in funzione il backup delle batterie).
- Si verifica un malfunzionamento.

Quando il processore torna al modo REM Run o REM Test e/o quando le condizioni del ramo diventano vere, la temporizzazione continua dal valore accumulato mantenuto. Mantenendo il proprio valore accumulato, i timer retentivi misurano il tempo cumulativo durante il quale le condizioni del ramo si rivelano vere.

Utilizzo dei bit di stato

Questo bit	Viene impostato se	E rimane impostato fin quando non si verifica uno dei seguenti eventi
Bit di completamento timer DN (bit 13)	Il valore accumulato è uguale a o maggiore del valore prestabilito	viene abilitata l'istruzione RES adeguata
Bit di temporizzazione timer TT (bit 14)	le condizioni del ramo sono vere ed il valore accumulato è minore del valore prestabilito	le condizioni del ramo diventano vere o quando il bit di completamento è impostato
Bit di abilitazione timer EN (bit 15)	le condizioni del ramo sono vere	le condizioni del ramo diventano false

Nota *Per ripristinare il valore accumulato del timer ritentivo ed i bit di stato dopo che il ramo RTO diventa falso, dovete programmare un'istruzione di ripristino (RES) con lo stesso indirizzo in un altro ramo.*

Quando il processore passa dalla modalità REM Run o REM Test alla modalità Programmazione REM o REM Fault, oppure l'utente perde corrente mentre l'istruzione è in fase di temporizzazione ma non ha raggiunto il valore prestabilito, si verifica quanto segue.

- Il bit di abilitazione timer (EN) rimane impostato.
- Il bit di temporizzazione timer (TT) rimane impostato.
- Il valore accumulato (ACC) rimane lo stesso.

Ritornando alla modalità REM Run o REM Test, potrebbe verificarsi quanto segue:

Condizione	Risultato
Se il ramo è vero:	Il bit TT è azzerato. Il bit EN rimane impostato. Il valore ACC è azzerato.
Se il ramo è falso:	Il bit TT è azzerato. Il bit DN è azzerato. Il bit EN è azzerato. Il valore ACC viene impostato come uguale al valore prestabilito.

Utilizzo di contatori

Elementi del file dati del contatore

Le istruzioni del contatore posseggono elementi di file dati di 3 parole. 0 corrisponde alla parola di controllo, contenente i bit di stato dell'istruzione; 1 corrisponde al valore prestabilito; 2 corrisponde al valore accumulato.

La parola di controllo per le istruzioni del contatore include sei bit di stato, come indicato di seguito.

	15 14 13 12 11 10 09 08 07 06 05 04 03 02 01 00
Parola 0	CU CD DN OV UN UA | Uso interno
Parola 1	Valore prestabilito
Parola 2	Valore accumulato

Bit indirizzabili **Parole indirizzabili**

CU = Abilitazione conteggio a salire PRE = Prestabilito
CD = Abilitaz. conteggio a scendere ACC = Accumulato
DN = Bit di completamento
OV = Bit di overflow
UN = Bit di overflow
UA = Aggiornamento valore accumulato
(HSC solo nei controllori compatti)

I bit etichettati come "Uso interno" non sono indirizzabili.

Per informazioni sull'istruzione del contatore ad alta velocità del controllore MicroLogix 1000, fate riferimento al capitolo 7.

Immissione dei parametri

Valore accumulato (.ACC)

Corrisponde al numero di transizioni da falso a vero che si sono verificate dall'ultimo azzeramento del contatore.

Valore prestabilito (PRE)

Definisce il valore che il contatore deve raggiungere prima che il controllore imposti il bit di completamento. Quando il valore dell'accumulatore diventa uguale a o maggiore del valore prestabilito, viene impostato il bit di completamento, che potete utilizzare per controllare un dispositivo di uscita.

I valori prestabilito ed accumulato per i contatori vanno da -32.768 a +32.767 e vengono memorizzati come numeri interi con segno. I valori negativi vengono memorizzati come complemento di due.

Struttura dell' indirizzamento

Assegnate l' indirizzo dei contatori utilizzando il formato **Cf:e.s/b**

Spiegazione		
C	Contatore	
f	Numero file. Per i processori SLC 500 il valore predefinito è 5. Un numero di file compreso tra 10 e 255 può essere usato per ulteriore memorizzazione. L'unico numero di file valido per i controllori MicroLogix 1000 è 5.	
:	Delimitatore elemento	
e	Numero elemento	Questi sono elementi di 3 parole. Per i processori SLC 500 la gamma va da 0 a 255. Per i controllori MicroLogix 1000 la gamma va da 0 a 39.
.	Elemento di parola	
s	Sottoelemento	
/	Delimitatore bit	
b	Bit	

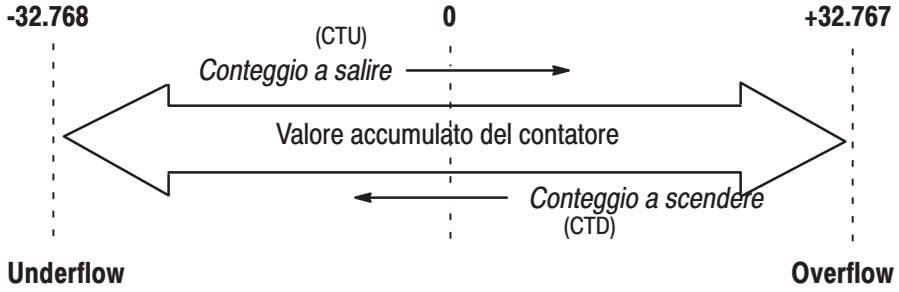
Esempi

- **C5:0/15** o **C5:0/CU** Bit di abilitazione conteggio incrementale
- **C5:0/14** o **C5:0/CD** Bit di abilitazione conteggio a decremento
- **C5:0/13** o **C5:0/DN** Bit di completamento
- **C5:0/12** o **C5:0/OV** Bit di overflow
- **C5:0/11** o **C5:0/UN** Bit di underflow
- **C5:0/10** o **C5:0/UA** Aggiornamento bit accumulatore (HSC solo in controllori compatti)
- **C5:0.1** o **C5:0PRE** Valore prestabilito del contatore
- **C5:0.2** o **C5:0.ACC** Valore accumulato del contatore
- **C5:0.1/0** o **C5:0.PRE/0** Bit del valore prestabilito
- **C5:0.2/0** o **C5:0.ACC/0** Bit 0 del valore accumulato

Funzionamento dei contatori

La figura che segue riporta il funzionamento di un contatore. Il valore del contaggio deve rimanere nella gamma compresa tra 32768 e +32767; se supera +32767 o scende al di sotto di 32768, viene impostato un bit di overflow (OV) o di underflow (UN) di stato del contatore.

Un contatore deve essere riportato a zero utilizzando l'istruzione di azzeramento (RES).



Conteggio a salire (CTU)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
 CTU
 CONT. A SALIRE
 Contatore  C5:0
 Preset      120
 Accum         0
```

Istruzione di uscita

CTU è un'istruzione di uscita ritentiva che conta le transizioni del ramo da falso a vero; tali transizioni possono essere causate da eventi che si verificano nel programma (derivanti dalla logica interna o a causa di eventi estesi sul campo) come ad esempio pezzi che passano davanti ad un rilevatore oppure che attivano un finecorsa.

Quando le condizioni del ramo per un'istruzione CTU passano da false a vere, il valore accumulato viene aumentato di un conteggio, ammesso che il ramo contenente l'istruzione CTU venga esaminato tra queste transizioni. La capacità del contatore di rilevare transizioni da falso a vero dipendono dalla velocità (frequenza) del segnale in entrata.

Nota

La durata fra attivazione e disattivazione di un segnale in ingresso non devono essere più veloci del tempo di scansione 2x (presumendo un ciclo di lavoro del 50%).

Quando le condizioni del ramo ridiventano false, il valore accumulato viene mantenuto. Il conteggio accumulato viene mantenuto fin quando non viene azzerato da un'istruzione di azzeramento (RES) avente lo stesso indirizzo del contatore.

Utilizzo dei bit di stato

Questo bit	Viene impostato se	E rimane impostato fin quando non si verifica uno dei seguenti eventi
Bit di overflow OV conteggio a salire (bit 12)	il valore accumulato passa a -32.768 (da +32.767) e continua il conteggio a salire da questo punto	viene eseguita un'istruzione RES avente lo stesso indirizzo dell'istruzione CTU OPPURE il conteggio viene diminuito di un valore minore di o uguale a +32.767 con un'istruzione CTD
Bit di completamento DN (bit 13)	il valore accumulato è uguale a o è maggiore del valore prestabilito	il valore accumulato diventa minore di quello prestabilito
Bit di abilitazione CU conteggio a salire (bit 15)	le condizioni del ramo sono vere	le condizioni del ramo diventano false OPPURE viene abilitata un'istruzione RES avente lo stesso indirizzo dell'istruzione CTU

Il valore accumulato viene mantenuto dopo che l'istruzione CTU diventa falsa, oppure quando viene tolta corrente e quindi ridata al controllore. Inoltre, lo stato di accensione e di spegnimento dei bit di completamento contatore, overflow ed underflow è ritentivo. Il valore accumulato ed i bit di controllo vengono azzerati quando viene abilitata l'istruzione RES adeguata. I bit CU vengono sempre impostati prima di passare alle modalità REM Run o REM test.

Conteggio a scendere (CTD)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
 CTD
CONT. A SCEN-
DERE
Contatore  C5:1
Preset      120
Accum         0
```

Istruzione di uscita

CTD è un'istruzione che conta le transizioni da falso a vero. Tali transizioni possono essere causate da eventi che si verificano nel programma come pure, ad esempio, da pezzi che passano davanti ad un rilevatore oppure che attivano un fine corsa.

Quando le condizioni del ramo per un'istruzione CTD passano da false a vere, il valore accumulato viene diminuito di un conteggio, ammesso che il ramo contenente l'istruzione CTD venga valutato tra queste transizioni.

Quando le condizioni del ramo ridiventano false, il valore accumulato viene mantenuto. Il conteggio accumulato viene mantenuto fin quando non viene azzerato da un'istruzione di ripristino (RES) avente lo stesso indirizzo del ripristino del contatore.

Utilizzo dei bit di stato

Questo bit	Viene impostato se	E rimane impostato fin quando non si verifica uno dei seguenti eventi
Bit di underflow UN conteggio a scendere (bit 11)	il valore accumulato passa a +32.768 (da - 32.767) e continua il conteggio a scendere da questo punto	viene eseguita un'istruzione RES avente lo stesso indirizzo dell'istruzione CTD OPPURE il conteggio viene diminuito di un valore minore di o uguale a +32.767 con un'istruzione CTU
Bit di completamento DN (bit 13)	il valore accumulato equivale a o è maggiore del valore prestabilito	il valore accumulato diventa minore di quello prestabilito
Bit di abilitazione CD conteggio a scendere (bit 14)	le condizioni del ramo sono vere	le condizioni del ramo diventano false OPPURE viene abilitata un'istruzione RES avente lo stesso indirizzo dell'istruzione CTD

Il valore accumulato viene mantenuto dopo che l'istruzione CTD diventa falsa, oppure quando viene tolta e quindi ridata corrente al controllore. Inoltre, lo stato di attivazione e di disattivazione dei bit di completamento del contatore, overflow ed underflow è ritentivo. Il valore accumulato ed i bit di controllo vengono azzerati quando viene abilitata l'istruzione RES adeguata. I bit CD vengono sempre impostati prima di passare alle modalità REM Run o REM Test.

Contatore ad alta velocità (HSC)

ML1000	Fixed	5/01	5/02	5/03	5/04
	✓	✓			

```
 HSC
CONTATORE ALTA VEL  (CU)
Contatore      C5:0
Preset          120  (DN)
Accum             0
```

Istruzione di uscita

Il contatore ad alta velocità è una variante del contatore CTU. L'istruzione HSC viene abilitata quando la logica del ramo è vera e disabilitata quando la logica del ramo è falsa.

Per informazioni sull'istruzione del contatore ad alta velocità del controllore MicroLogix 1000, fate riferimento al capitolo 7.

Nota *L'istruzione HSC conta le transizioni che si verificano sul morsetto di ingresso I:0/0 e* non *le transizioni del ramo. L'utente abilita o disabilita il ramo HSC per permettere o no il conteggio di transizioni che si verificano sul morsetto di ingresso I:0/0. Consigliamo di porre l'istruzione in un ramo non condizionato. Non porre un'istruzione XIC con indirizzo I:0/0 in serie con l'istruzione HSC, poichè potrebbero venire persi dei conteggi.*

HSC è un contatore CTU speciale da utilizzarsi con processori SLC 5/01 e SLC 24V CC compatti. I bit di stato di HSC ed i valori accumulati sono non retentivi.

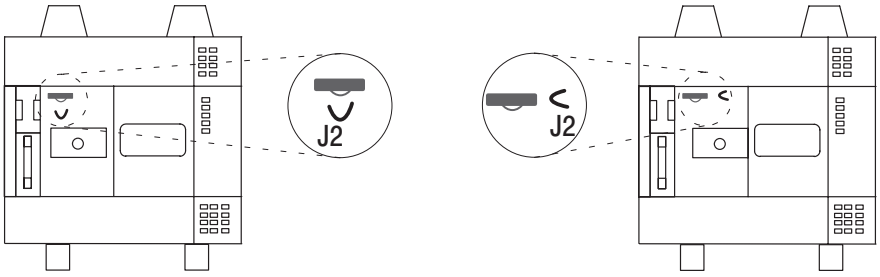
Nota *Questa istruzione permette il conteggio ad alta velocità ai* controllori con I/O compatti ed ingressi a 24 V c.c. È consentita un'istruzione HSC per controllore. *Per utilizzare questa istruzione, dovete tagliare il ponticello come riportato di sotto; per ridurre il disturbo sull'ingresso, si consiglia un cavo schermato.*

Funzionamento del contatore ad alta velocità

Per il funzionamento del contatore ad alta velocità:

1. togliete corrente al controllore compatto
2. togliete il coperchio dell'SLC 500
3. individuate e tagliate il filo del ponticello J2; non rimuoverlo completamente, ma accertatevi che le estremità del filo tagliato non si tocchino .

Il ponticello del contatore ad alta velocità si trova sotto il connettore della batteria OPPURE a destra del connettore della batteria.



4. Rimontare il coperchio.

Nota

L'ingresso I:0/0 opera quindi nella modalità ad alta velocità. L'indirizzo del bit di abilitazione del contatore ad alta velocità è C5:0/CU. Quando le condizioni del ramo sono vere, C5:0/CU è impostato e vengono contate le transizioni che si verificano all'ingresso I:0/0.

Per cominciare il conteggio ad alta velocità, caricate un valore prestabilito in C5:0.PRE ed abilitate il ramo del contatore. Per caricare un valore prestabilito:

- passate alla modalità REM Run o REM Test da un'altra modalità
- accendete il processore nella modalità REM Run
- ripristinate l'HSC utilizzando l'istruzione RES.

Il ricaricamento automatico si verifica quando l'istruzione HSC stessa imposta il bit DN su interrupt.

Ciascuna transizione di ingresso che si verifica all'ingresso I:0/0 causa l'incremento del valore HSC accumulato. Quando il valore accumulato equivale a quello prestabilito, viene impostato il bit di completamento (C5:0/DN), viene azzerato il valore accumulato e viene caricato il valore prestabilito (C5:0.PRE) nell'HSC in preparazione della transizione successiva ad alta velocità all'ingresso I:0/0.

Il programma ladder dovrebbe interrogare il bit di completamento (C5:0/DN) per determinare lo stato dell'HSC. Una volta rilevato il bit di completamento come impostato, il programma ladder deve azzerare il bit C5:0/DN (utilizzando l'istruzione di sgancio OTU) prima che il valore accumulato dell'HSC raggiunga quello prestabilito, oppure prima che il bit di overflow (C5:0/OV) venga impostato.

Il contatore HSC differisce dai contatori CTU e CTD, che sono contatori software. L'HSC è un contatore hardware e funziona in modo asincrono alla scansione dei programmi ladder. Il valore accumulato dell'HSC (C5:0.ACC) viene solitamente aggiornato ogni volta che il ramo HSC viene esaminato nel programma ladder. Questo significa che il valore dell'accumulatore hardware HSC viene trasferito all'accumulatore software HSC. Per trasferire questo valore, usate solo l'istruzione OTE. L'istruzione HSC azzera immediatamente il bit C5:0/UA facendo seguire l'aggiornamento del valore accumulato.

Molti conteggi HSC possono verificarsi tra una valutazione HSC e l'altra, che potrebbero rendere C5:0.ACC inaccurato quando utilizzato attraverso un programma ladder. Per consentire un valore accumulato HSC accurato, il bit di aggiornamento dell'accumulatore (C5:0/UA) causa l'aggiornamento immediato di C5:0.ACC allo stato dell'accumulatore hardware se impostato.

Usate l'istruzione RES per ripristinare il contatore ad alta velocità all'indirizzo C5:0. L'istruzione HSC azzera i bit di stato, l'accumulatore e carica il valore prestabilito durante:

- l'accensione
- il passaggio alla modalità REM Run
- il ripristino

Elementi di dati del contatore ad alta velocità

L'indirizzo C5:0 corrisponde all'elemento di 3 parole del contatore HSC.

	15 14 13 12 11 10 09 08	07 06 05 04 03 02 01 00
Parola 0	CU CD DN OV UN UA	Non usato
Parola 1	Valore prestabilito	
Parola 2	Valore accumulato	

CU = Bit di abilitazione conteggio a salire
CD = Bit di abilitazione conteggio a scendere
DN = Bit di completamento
OV = Bit di overflow
UN = Bit di underflow
UA = Aggiornamento accumulatore (solo HSC)

- La parola 0 contiene i seguenti bit di stato dell'istruzione HSC:
  - Il bit 10 (UA) quando vero aggiorna la parola dell'accumulatore di HSC per riflettere lo stato immediato di HSC .
  - Il bit 12 (OV) indica se si è verificato un overflow di HSC.

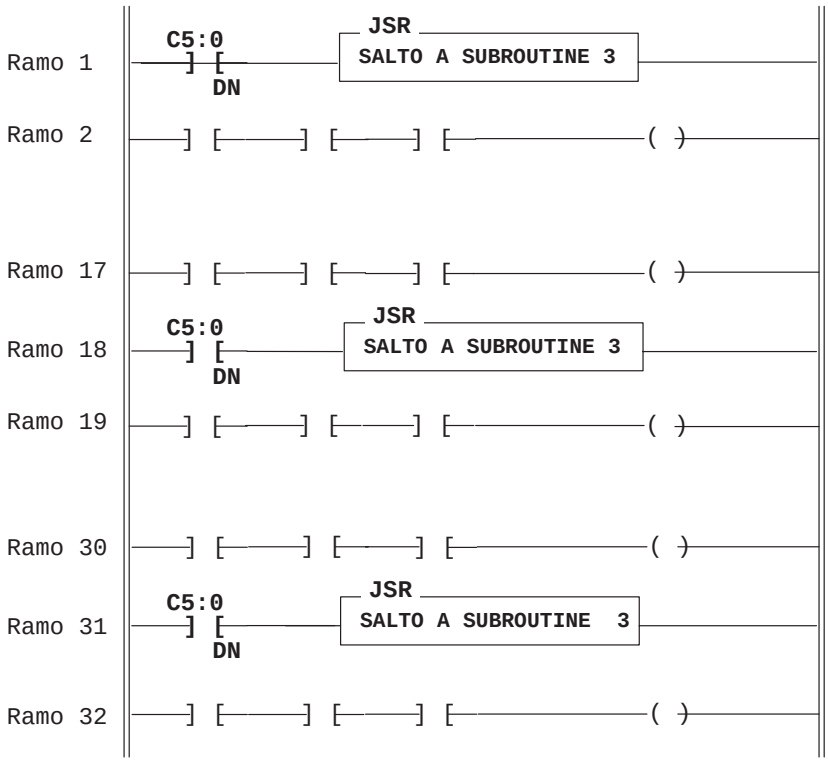
  - Il bit 13 (DN) indica se è stato raggiunto il valore prestabilito di HSC.
  - Il bit 15 (CU) mostra lo stato di abilitazione/disabilitazione dell'istruzione HSC.

- La parola 1 contiene il valore prestabilito che viene caricato su HSC quando viene eseguita l'istruzione RES, oppure quando viene impostato il bit di completamento, oppure ancora quando si verifica l'accensione. La gamma valida va da +1 a +32767.
- La parola 2 contiene il valore dell'accumulatore HSC. Questa parola viene aggiornata ogni volta che viene esaminata l'istruzione HSC e quando viene impostato il bit dell'accumulatore di aggiornamento utilizzando un'istruzione OTE. Questo accumulatore è di sola lettura. Qualsiasi valore scritto nell'accumulatore viene riscritto dal contatore ad alta velocità effettivo al momento dell'esame dell'istruzione, ripristino o entrata nel modo REM Run .

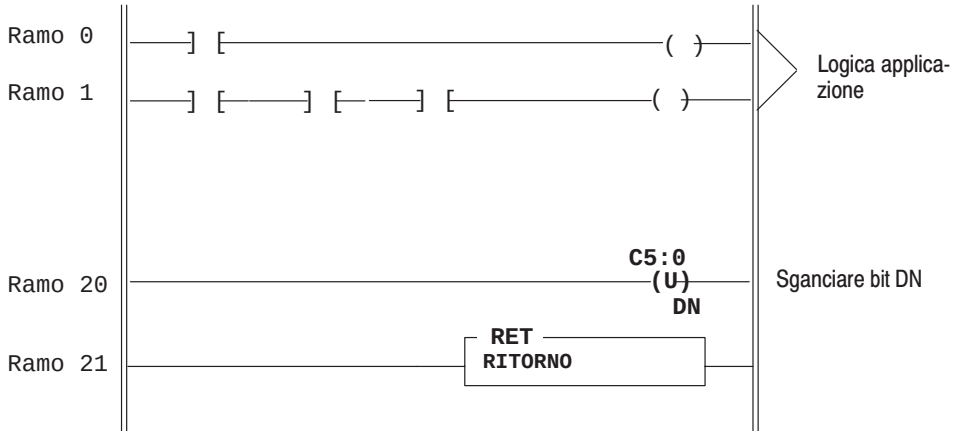
Esempio di applicazione

Nelle figure che seguono, i rami 1, 18 e 31 del file del programma principale consistono ciascuno in un'istruzione XIC indirizzata al bit di completamento HSC e in un'istruzione JSR. Tali rami sondano lo stato del bit di completamento HSC. Quando quest'ultimo viene trovato impostato durante uno qualsiasi dei sondaggi, l'esecuzione del programma si sposta al file 3 della subroutine, eseguendo la logica del HSC. Dopo l'esecuzione della logica di HSC, il bit di completamento viene azzerato da un'istruzione di sgancio e l'esecuzione del programma torna al file del programma principale.

Esempio di applicazione - File 2 (Sondare il bit DN nel programma principale)



Esempio di applicazione - File 3 (Eseguire logica HSC)



7-22Reset (RES)

MicroLogix 1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

—(RES)—
Istruzione di uscita

Utilizzare un'istruzione RES per ripristinare un timer o un contatore. Quando viene abilitata l'istruzione RES, questa ripristina il timer ritardato all'eccitazione ritentivo e l'istruzione di contatore in su o in giù con lo stesso indirizzo dell'istruzione RES.

Utilizzo di un'istruzione RES per un:	Il processore ripristina il:
Timer (non utilizzare un'istruzione RES con una TOF)	Il valore ACC su 0 Il bit DN Il bit TT Il bit EN
Contatore	Il valore ACC a 0 Il bit OV Il bit UN Il bit DN Il bit CU Il bit CD
Controllo	Il valore POS a 0 Il bit EN Il bit EU Il bit DN Il bit EM Il bit ER Il bit UL IN e FD passano all'ultimo stato

Nota

Se utilizzate questa istruzione per ripristinare l'accumulatore HSC del controllore MicroLogix 1000, fate riferimento a pagina NO TAG.

Se viene abilitato il ramo del contatore, il bit CU o CD viene azzerato fin quando è abilitata l'istruzione RES.

Se il valore prestabilito del contatore è negativo, l'istruzione RES imposta il valore dell'accumulatore su zero, causando l'impostazione del bit di completamento da parte di un'istruzione di conteggio in su o in giù.

Poichè l'istruzione RES ripristina il valore dell'accumulatore, oltre ai bit di completamento, di temporizzazione ed abilitazione, *non* utilizzare l'istruzione RES per ripristinare un'istruzione TOF. Potrebbe verificarsi un funzionamento inaspettato della macchina causando danni a persone.

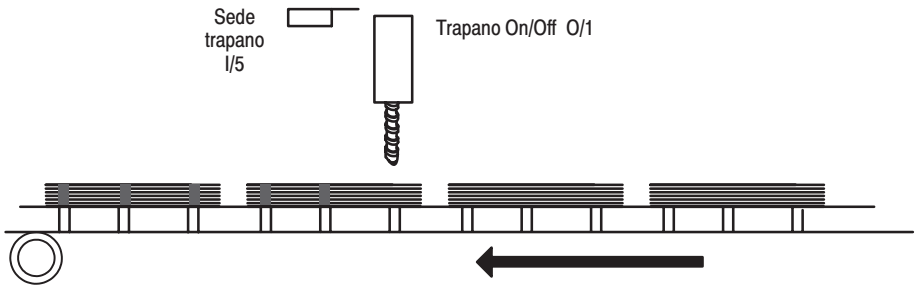
Istruzioni di base in un esempio di applicazione per una macchina perforatrice per carta

Questa sezione contiene dei rami ladder per dimostrare l'utilizzo delle istruzioni di base. I rami fanno parte dell'esempio di applicazione per macchina perforatrice per carta descritto nell'appendice H. Aggiungerete il programma principale nel file 2 ed una subroutine al file 6.

Aggiunta del file 2

I rami indicati alla pagina seguente sono indicati come la logica di "avvio" del programma. Determinano le condizioni necessarie per avviare la macchina monitorando i pulsanti di avvio e di arresto. Quando si preme il pulsante di avvio, questo abilita il nastro a spostarsi e comincia a far girare la punta del trapano. Quando si preme il pulsante di arresto questo disabilita il movimento del nastro e spegne il motore del trapano.

La logica di avvio controlla anche per accertarsi che il trapano sia completamente ritratto (in posizione home) prima di permettere al nastro di spostarsi.



Ramo 2:0
Questi rami avviano il nastro quando si preme il pulsante di avvio. Tuttavia, si deve soddisfare anche un’altra condizione prima di avviare il nastro: il trapano deve essere in posizione completamente ritratta(sede)e la punta del trapano non deve essere andata oltre la sua vita utile massima.Questi rami fermano anche il nastro quando si preme il pulsante di arresto oppure quando la durata della punta del trapano è stata superata.

```
|   Pulsante  |Sede trapano Pulsante                                Aggancio   |
|   AVVIO     |LS           ARRESTO                                 macchina   |
|                                                                   IN MARCIA  |
|     I:1.0      I:1.0        I:1.0                                    B3:0   |
|-+----] [--------] [-----+----]/[-------------------------------------( )-----|
| |       6          5    |       7                                       0    |
| | Aggancio              |                                                    |
| | macchina              |                                                    |
| | IN MARCIA             |                                                    |
| |     B3:0              |                                                    |
| +----] [----------------+                                                    |
|         0                                                                    |
```

Ramo 2:1

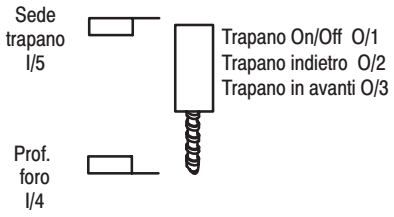
```
| Aggancio                                                     Motore       |
| macchina                                                     trapano ON   |
| IN MARCIA                                                                 |
|     B3:0                                                       O:3.0      |
|----] [-----------------------------------------------+------------( )-----+-|
|       0                                              |              1    | |
|                                                      |   Avvio/arresto   | |
|                                                      |   nastro          | |
|                                                      |                   | |
|                                                      |  B3:0     O:3.0   | |
|                                                      +--[OSR]-----(L)-----+ |
|                                                             1        0      |
```

Ramo 2:2
Arrestare il nastro se esistono delle condizioni che sganciano il bit “gancio macchina IN MARCIA”.

```
| Aggancio  |                                                Avvio/arresto   |
| macchina  |                                                nastro          |
| IN MARCIA |                                                                |
|     B3:0                                                         O:3.0    |
|----]/[-------------------------------------------------------------(U)-----|
|       0                                                            0    |
```

Aggiungere file 6

Questa subroutine controlla il movimento verso l'alto e verso il basso del trapano della perforatrice per carta.



Ramo 6:0
Questa sezione della logica ladder controlla il movimento verso l'alto/basso del trapano per la perforatrice di libri. Quando il nastro posiziona il libro sotto al trapano, si imposta il bit di AVVIO SEQUENZA TRAPANO. Questo ramo usa quel bit per iniziare la perforazione. Poiché il bit è impostato per tutta la durata della perforazione, è necessaria un'OSR per potere spegnere il segnale di avanzamento in modo che il trapano possa ritrarsi.

```
| Avvio     |Subr trapano|                                Trapano   |
| sequenza  |   OSR      |                                avanti    |
| trapano   |                                                         |
|   B3         B3                                          O:0       |
[---] [--------[OSR]-----------------------------------------(L)------|
|       32         48                                          3     |
```

Ramo 6:1
Quando il trapano ha perforato il libro, il corpo del trapano attiva lil finecorsa di PROFONDITÀ TRAPANO. Quando si verifica ciò, il segnale di TRAPANO AVANTI si spegne ed il segnale di TRAPANO INDIETRO si accende. Il trapano si ritrae anche automaticamente all'accensione se non viene attivato il finecorsa di SEDE TRAPANO.

```
|   Profondità                                              Trapano   |
|   foro LS                                                 avanti    |
|      I:0                                                  O:0       |
|-+----] [----------------+----------------------------+----(U)-----+-|
| |       4               |                            |       3    | |
| | Prima    |Sede        |                            | Trapano    | |
| | scan     |trapano LS  |                            | indietro   | |
| |    S:1        I:0     |                            |    O:0     | |
| +----] [--------]/[-----+                            +----(L)-----+ |
|        15          5                                         2      |
```

Ramo 6:2
Quando il trapano si ritrae (dopo aver praticato un foro), il corpo del trapano attiva il finecorsa di SEDE TRAPANO. Quando avviene ciò il segnale TRAPANO INDIETRO si spegne, il bit AVVIO SEQUENZA TRAPANO si spegne per indicare che la perforazione è completa ed il nastro si riavvia.

```
| Sede
|trapano   |Trapano                                         Trapano   |
| LS       |ritratto                                         indietro  |
|    I:0        O:0                                         O:0       |
|----] [--------] [-----------------------------------+----(U)-----+-|
|       5          2                                 |       2    | |
|                                                    | Avvio      | |
|                                                    | Sequenza   | |
|                                                    | trapano    | |
|                                                    |    B3      | |
|                                                    +----(U)-----+ |
|                                                    |      32    | |
|                                                    | Avvio/stop | |
|                                                    |   nastro   | |
|                                                    |            | |
|                                                    |    O:0     | |
|                                                    +----(L)-----+ |
|                                                            0      |
```

2 istruzioni di confronto

Questo capitolo contiene informazioni di carattere generale sulle istruzioni di confronto e spiega come esse funzionano in un programma applicativo. Ciascuna di queste istruzioni di confronto include informazioni su:

- rappresentazione grafica delle istruzioni
- come utilizzare l'istruzione

In aggiunta, l'ultima sezione contiene un esempio applicativo per una macchina perforatrice per carta che spiega le istruzioni di confronto usate.

Istruzioni di confronto

Istruzione		Scopo	Pagina
Mnemonico	**Nome**		
EQU	Uguale a	Verifica se due valori sono uguali.	**2–3**
NEQ	Non uguale a	Verifica se un valore è uguale ad un secondo valore.	**2–3**
LES	Minore di	Verifica se un valore è minore di un secondo valore.	**2–4**
LEQ	Minore di o uguale a	Verifica se un valore è minore o uguale ad un secondo valore.	**2–4**
GRT	Maggiore di	Verifica se un valore è maggiore di un altro valore.	**2–5**
GEQ	Maggiore di o uguale a	Verifica se un valore è maggiore di o uguale ad un secondo valore.	**2–5**
MEQ	Confronto con maschera	Verifica parti di due valori per vedere se sono uguali. Confronta dati a 16 bit di un indirizzo sorgente con i dati a 16 bit ad un indirizzo di riferimento tramite maschera.	**2–6**
LIM	Test di limiti	Verifica se un valore rientra nell'intervallo limitato da due altri valori.	**2–7**

Informazioni sulle istruzioni di confronto

Le istruzioni di confronto vengono utilizzate per confrontare coppie di valori al fine di condizionare la continuità logica di un ramo. Supponiamo, ad esempio, che un'istruzione LES venga presentata con due valori; se il primo valore è minore del secondo, l'istruzione di confronto è vera.

Per ulteriori informazioni sulle istruzioni di confronto, fate riferimento alla sezione che segue Panoramira sulle istruzioni di comparazione.

Panoramica sulle istruzioni di confronto

Per le istruzioni di confronto valgono le seguenti informazioni generali .

Utilizzo dell'indirizzamento di parole indicizzato

Facendo uso di istruzioni di confronto, avete l'opzione di utilizzare l'indirizzamento di parole indicizzato per i parametri delle istruzioni specificando gli indirizzi delle parole. L'indirizzamento indicizzato viene discusso nell'appendice F di questo manuale.

Utilizzo dell'indirizzamento di parole indiretto

Facendo uso di un processore SLC 5/03 OS302 e SLC 5/04 OS401, avete l'opzione di utilizzare l'indirizzamento indiretto a livello di parole e di bit per istruzioni specificando gli indirizzi delle parole. Per ulteriori informazioni, fate riferimento all'appendice F.

Uguale a (EQU)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
EQU
UGUALE A
Sorgente A

Sorgente B
```

Istruzione di ingresso

Utilizzare l’istruzione EQU per verificare se due valori sono uguali. Se le sorgenti A e B sono uguali, l’istruzione è logicamente vera. Se tali valori non sono uguali, l’istruzione è logicamente falsa

La sorgente A deve essere un indirizzo. La sorgente B può essere una costante o un indirizzo. Gli interi negativi sono memorizzati nella forma di complemento di due.

Non uguale a (NEQ)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
NEQ
NON UGUALE A
Sorgente A

Sorgente B
```

Istruzione di ingresso

Usate l’istruzione NEQ per verificare se due valori non sono uguali. Se la sorgente A e la sorgente B non sono uguali, l’istruzione è logicamente vera. Se i due valori sono uguali, l’istruzione è logicamente falsa.

La sorgente A deve essere un indirizzo. La sorgente B può essere una costante o un indirizzo. Gli interi negativi sono memorizzati nella forma di complemento di due.

Minore di (LES)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
LES
MINORE DI
Sorgente A

Sorgente B
```

Istruzione di ingresso

Usate l'istruzione LES per verificare se un valore (sorgente A) è minore di un altro (sorgente B). Se il valore alla sorgente A è minore del valore della sorgente B, l'istruzione è logicamente vera. Se il valore alla sorgente A è maggiore o uguale al valore della sorgente B, l'istruzione è logicamente falsa.

La sorgente A deve essere un indirizzo. La sorgente B può essere una costante o un indirizzo. Gli interi negativi sono memorizzati sotto forma di complemento di due.

Minore di o uguale a (LEQ)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
LEQ
MINORE DI O UGUALE A
Sorgente A

Sorgente B
```

Istruzione di ingresso

Usate l'istruzione LEQ per verificare se un valore (sorgente A) è inferiore o uguale ad un altro (sorgente B). Se il valore alla sorgente A è minore o uguale al valore della sorgente B, l'istruzione è logicamente vera. Se il valore alla sorgente A è maggiore del valore della sorgente B, l'istruzione è logicamente falsa.

La sorgente A deve essere un indirizzo. La sorgente B può essere una costante o un indirizzo. Gli interi negativi sono memorizzati nella forma di complemento di due.

Maggiore di (GRT)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
GRT
MAGGIORE DI
Sorgente A

Sorgente B
```

Istruzione di ingresso

Usate l'istruzione GRT per verificare se un valore (sorgente A) è maggiore di un altro (sorgente B). Se il valore alla sorgente A è maggiore del valore della sorgente B, l'istruzione è logicamente vera. Se il valore alla sorgente A è maggiore o uguale al valore della sorgente B, l'istruzione è logicamente falsa.

La sorgente A deve essere un indirizzo. La sorgente B può essere una costante o un indirizzo. Gli interi negativi sono memorizzati in forma di complemento di due.

Maggiore di o uguale a (GEQ)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
GEQ
MAGGIORE DI O UGUALE
A
Sorgente A

Sorgente B
```

Istruzione di ingresso

Usate l'istruzione GEQ per verificare se un valore (sorgente A) è maggiore di un altro (sorgente B). Se il valore alla sorgente A è maggiore di o uguale al valore della sorgente B, l'istruzione è logicamente vera. Se il valore alla sorgente A è maggiore o uguale al valore della sorgente B, l'istruzione è logicamente falsa.

La sorgente A deve essere un indirizzo. La sorgente B può essere una costante o un indirizzo. Gli interi negativi sono memorizzati in forma di complemento di due.

Confronto con maschera per uguale (MEQ)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
MEQ
CONFRONTO CON
MASCHERA
Sorgente

Maschera

Confronto
```

Istruzione di ingresso

Usate l'istruzione MEQ per confrontare i dati di un indirizzo sorgente con i dati di un indirizzo di confronto . L'uso di questa istruzione permette di mascherare parti dei dati tramite una parola separata.

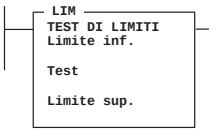
Immissione dei parametri

- **Sorgente** è l'indirizzo del valore che volete confrontare.
- **Maschera** è l'indirizzo della maschera attraverso la quale l'istruzione muove i dati. La maschera può essere un valore esadecimale (costante).
- **Confronto** è un valore intero o l'indirizzo del riferimento.

Se i 16 bit dei dati all'indirizzo sorgente sono uguali ai 16 bit di dati all'indirizzo di confronto (meno i bit mascherati), l'istruzione è vera. L'istruzione diventa falsa non appena rileva una discrepanza. I bit nella parola maschera mascherano dati quando sono a zero; fanno passare dati quando sono a 1.

Test di limiti (LIM)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓



Input Instruction

Usate l'istruzione LIM per confrontare valori all'interno o fuori di un intervallo specificato, a seconda di come stabilite i limiti.

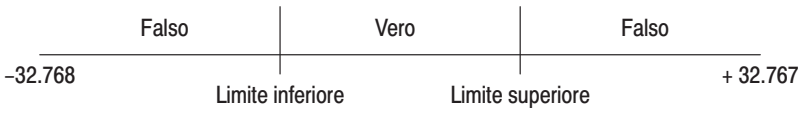
Immissione dei parametri

I valori del limite inferiore, di test e del limite superiore, possono essere indirizzi di parole o costanti, con le seguenti limitazioni:

- Se il parametro Test è una costante, sia il parametro del limite inferiore che quello del limite superiore devono essere indirizzi di parole.
- Se il parametro Test è un indirizzo di parola, i parametri del limite inferiore e del limite superiore possono essere una costante o un indirizzo di parola.

Stato vero/falso di un'istruzione

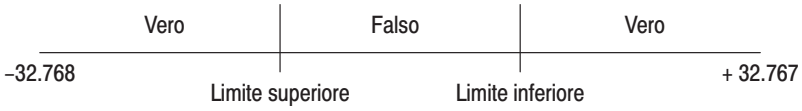
Se il limite inferiore ha un valore uguale o minore del limite superiore, l'istruzione è vera quando il valore Test si trova tra i limiti o è uguale a uno dei limiti. Se il valore di Test è al di fuori dei limiti, l'istruzione è falsa come indicato sotto.



Esempio, limite inferiore minore del limite superiore:

Limite infer.	Limite super.	L'istruzione è vera se il valore di test è	L'istruzione è falsa se il valore di test è
5	8	da 5 a 8	da -32.768 a 4 e da 9 a 32.767

Se il limite inferiore ha un valore maggiore del limite superiore, l'istruzione è falsa quando il valore di test è compreso tra i limiti. Se il valore di test è uguale ai limiti o al di fuori dei limiti, l'istruzione è vera come indicato sotto.



Esempio, limite inferiore maggiore del limite superiore:

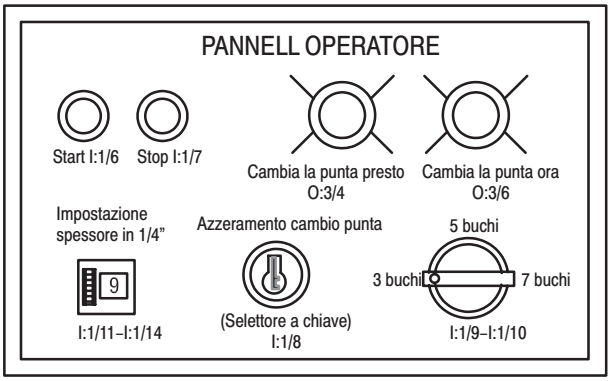
Limite inf.	Limite sup.	L'istruzione è vera se il valore di test è	L'istruzione è falsa se il valore di test è
8	5	da -32.768 a 5 e da 8 a 32.767	6 e 7

Istruzioni di confronto nell'esempio applicativo della perforatrice per carta

Questa sezione contiene dei rami ladder per dimostrare l'uso delle istruzioni per il confronto. I rami sono parte dell'esempio dell'applicazione della perforatrice per carta descritto nell'appendice H.

Iniziare una subroutine nel file 7

Questa sezione del ladder tiene conto della quantità di carta perforata dalla punta del trapano. Quando la punta si consuma, sul pannello dell'operatore, sotto, si accende una spia per avvisarlo di cambiare la punta.



Ramo 7:0
Esamina il numero di migliaia di quarti di pollice accumulati dalla punta attuale del trapano. Se la punta ha perforato tra 100.000–101.999 unità di 1/4 di pollice di carta, la spia ”cambiare punta” si illumina fissa. Quando il valore è tra 102.000–103.999, la spia ”cambiare punta” lampeggia ogni 1,28 secondi. Quando il valore raggiunge 105.000, la spia ”cambiare punta” lampeggia e si illumina la spia ”cambiare punta ora”.

```
|          Migliaia                                 si sono verificati |
|          1/4 poll.                                100.000            |
|                                                   unità da        |
|                                                   1/4 poll.          |
|                                                                      |
|     +GEQ---------------+                                B3:1       |
|---+-+MAGGIORE O UGUALE+---------------------------------( )-----+-  |
|   | |Sorgente A   N7:11|                                  0      | |
|   | |                 0|                                         | |
|   | |Sorgente B     100|                                         | |
|   | |                  |                                         | |
|   | +------------------+                                         | |
|   |      Migliaia.                                  avvenuti     | |
|   |      1/4 poll.                                  102.000      | |
|   |                                                 unità| |
|   |                                                 1/4 poll.    | |
|   |                                                              | |
|   | +GEQ---------------+                                B3:1     | |
|   +-+MAGGIORE O UGUALE+---------------------------------( )-----+  |
|   | |Sorgente A   N7:11|                                  17     | |
|   | |                 0|                                         | |
|   | |Sorgente B     102|                                         | |
|   | |                  |                                         | |
|   | +------------------+                                         | |
|   |      Migliaia.                                cambiare       | |
|   |      1/4 poll.                                punta trapano  | |
|   |                                               ORA            | |
|   | +GEQ---------------+                                O:3.0    | |
| ② +-+MAGGIORE O UGUALE+---------------------------------( )-----+  |
|   | |Sorgente A   N7:11|                                   6     | |
|   | |                 0|                                         | |
|   | |Sorgente B     105|                                         | |
|   | |                  |                                         | |
|   | +------------------+                                         | |
|   |                Avvenuti       |avvenuti             cambiare | |
|   |                 100.000       |102.000.             punta    | |
|   |                 unità|       unità |                        |
trapano
|   |              1/4 pollice      |1/4 poll             presto   | |
|   |                               |                              | |
|   |                     B3:1       B3:1                 O:3.0    | |
|   +-+--------------------] [--------]/[----------------+--( )-----+ |
|     |                      16         17              |     4      |
|     |                avvenuti   |avvenuti   |bit clock |            |
|     |                100.000    |102.000.   |frequenza |            |
|     |                unità|     unità |   libera    |            |
|     |                1/4 poll   |1/4 poll   |da 1,28   |            |
|     |                           |           |secondi   |            |
|     |                     B3:1       B3:1       S:4     |            |
|     +--------------------] [--------] [--------] [-----+            |
|                             0          1          7                  |
```

3 Istruzioni matematiche

Questo capitolo contiene informazioni a carattere generale sulle istruzioni matematiche e spiega come esse funzionano in un programma di logica. Ciascuna di queste istruzioni matematiche comprende delle informazioni su:

- rappresentazione grafica dell'istruzione
- come usare l'istruzione

Inoltre, l'ultima sezione contiene un esempio applicativo per una perforatrice per carta che spiega le istruzioni matematiche usate.

Istruzioni matematiche

Instruzione		Scopo	Pagina
Mnemonico	**Nome**		
ADD	Somma	Somma la sorgente A alla sorgente B e ne memorizza il risultato nella destinazione.	**3–6**
SUB	Sottrazione	Sottrae la sorgente B dalla sorgente A e ne memorizza il risultato nella destinazione.	**3–7**
MUL	Moltiplicazione	Moltiplica la sorgente A per la sorgente B e ne memorizza il risultato nella destinazione.	**3–11**
DIV	Divisione	Divide la sorgente A per la sorgente B e ne memorizza il risultato nella destinazione e nel registro matematico.	**3–12**
DDV	Doppia divisione	Divide il contenuto del registro matematico per la sorgente e ne memorizza il risultato nella destinazione e nel registro matematico.	**3–13**
CLR	Cancellazione	Imposta tutti i bit di una parola su zero.	**3–14**
SQR	Radice quadrata	Calcola la radice quadrata della sorgente e pone il risultato intero nella destinazione.	**3–14**
SCP	Messa in scal con parametri	Produce in uscita un valore in scala avente un rapporto lineare tra i valori di ingresso e i valori in scala.	**3–15**

continua alla pagina seguente

Istruzione		Scopo	Pagina
Mnemonico	**Nome**		
SCL	Scalaggio dati	Moltiplica la sorgente per un fattore specificato, aggiunge ad un valore di offset e memorizza il risultato nella destinazione.	**3–18**
ABS	Assoluto	Calcola il valore assoluto della sorgente e pone il risultato nella destinazione.	**3–24**
CPT	Calcolo	Calcola un'espressione e pone il risultato nella destinazione.	**3–25**
SWP	Scambio	Scambia i byte basso ed alto di un dato numero di parole in un file di bit, di numeri interi, ASCII o di stringa.	**3–27**
ASN	Arco seno	Calcola l'arco seno di un numero e ne memorizza il risultato (in radianti) nella destinazione.	**3–28**
ACS	Arco coseno	Calcola l'arco coseno di un numero e ne memorizza il risultato (in radianti) nella destinazione.	**3–29**
ATN	Arco tangente	Calcola l'arco tangente di un numero e ne memorizza il risultato (in radianti) nella destinazione.	**3–29**
COS	Coseno	Calcola il coseno di un numero e ne memorizza il risultato nella destinazione.	**3–30**
LN	Logaritmo naturale	Calcola il logaritmo naturale del valore nella sorgente e lo memorizza nella destinazione.	**3–30**
LOG	Logaritmo base 10	Calcola il logaritmo a base 10 del valore nella sorgente e ne memorizza il risultato nella destinazione.	**3–31**
SIN	Seno	Calcola il seno di un numero e ne memorizza il risultato nella destinazione.	**3–32**
TAN	Tangente	Calcola la tangente di un numero e ne memorizza il risultato nella destinazione.	**3–33**
XPY	X alla potenza di Y	Eleva un valore ad una potenza e ne memorizza il risultato nella destinazione.	**3–34**

Informazioni sulle istruzioni matematiche

La maggioranza delle istruzioni prende due valori di ingresso, esegue l'operazione aritmetica specificata e pone il risultato in un punto assegnato della memoria.

Ad esempio, entrambe le istruzioni ADD e SUB prendono una coppia di valori di ingresso, li sommano o sottraggono e pongono il risultato nella destinazione specificata. Se il risultato dell'operazione supera il valore consentito, viene impostato un bit di overflow o underflow.

Per ulteriori informazioni sulle istruzioni matematiche, consigliamo di leggere il sommario che segue.

Panoramica sulle istruzioni matematiche

Per le istruzioni matematiche valgono le seguenti informazioni generali .

Immissione dei parametri

- **Sorgente** è l'indirizzo del valore sul quale viene eseguita l'operazione matematica, logica o di spostamento. Questi possono essere indirizzi di parola o costanti di programma. Un'istruzione con due operandi sorgente non accetta costanti di programma in entrambi gli operandi.
- **Destinazione** è l'indirizzo del risultato dell'operazione. I valori interi con segno vengono memorizzati nel formato a complemento di due e vengono applicati ad entrambi i parametri di sorgente e di destinazione.

  Se si usa un processore SLC 5/03 OS301, OS302 o SLC 5/04 OS400, OS401, vengono supportati i valori a virgola mobile e stringa (specificati a livello di parola). Fate riferimento all'appendice E per ulteriori tipi di indirizzamento valido.

Uso dell'indirizzamento di parola indicizzato

Avete l'opzione di utilizzare indirizzi di parola indicizzati per i parametri delle istruzioni specificando gli indirizzi di parola (ad eccezione dei processori compatti e SLC 5/01). Gli indirizzi indicizzati vengono trattati nell'appendice F.

Uso dell' indirizzamento di parola indiretto

Se usate i processori SLC 5/03 OS302 e SLC 5/04 OS401, avete l'opzione di usare indirizzi indiretti a livello di parola e di bit per le istruzioni specificando gli indirizzi di parola. Per ulteriori informazioni fate riferimento all'appendice C.

Aggiornamenti dei bit di stato aritmetici

I bit di stato aritmetici si trovano nella Parola 0, bit 0-3 nel file di stato del controllore. Dopo l'esecuzione di un'istruzione, i bit di stato aritmetici nel file di stato vengono aggiornati.

Con questo bit:		Il controllore:
S:0/0	Riporto (C)	si imposta se viene generato un riporto; altrimenti viene azzerato
S:0/1	Overflow (V)	indica che il risultato attuale di un'istruzione matematica non entra nella destinazione designata
S:0/2	Zero (Z)	indica un valore 0 dopo un'istruzione matematica, di spostamento o logica
S:0/3	Segno (S)	indica un valore negativo (meno di 0) dopo un'istruzione matematica, di spostamento o logica

Bit trappola di overflow, S:5/0

Il bit di errore minore (S:5/0) viene impostato al rilevamento di un overflow matematico o di una divisione per zero. Se questo bit viene impostato all'esecuzione di un'istruzione END o di un'istruzione di fine temporanea (TND), o di un aggiornamento I/O (REF), viene dichiarato un codice di errore grave 0020 rimediabile.

In applicazioni in cui si verifica un overflow matematico o una divisione per zero, potete evitare un guasto CPU usando un'istruzione di sgancio (OTU) con l'indirizzo S:5/0 nel vostro programma. Il ramo deve essere tra il punto di overflow e l'istruzione END, TND o REF.

Cambiamenti al registro matematico, S:13 e S:14

La parola di stato S:13 contiene la parola *meno* significativa dei valori a 32 bit delle istruzioni MUL e DDV. Contiene il resto delle istruzioni DIV e DDV. Contiene inoltre le prime quattro cifre BCD delle istruzioni Conversione da BCD (FRD) e Conversione a BCD (TOD).

La parola di stato S:14 contiene la parola *più* significativa dei valori a 32 bit delle istruzioni MUL e DDV. Contiene il quoziente non arrotondato delle istruzioni DIV e DDV. Contiene inoltre la cifra più significativa (cifra 5) delle istruzioni TOD e FRD.

Uso di file dati a virgola mobile (F8:)

Questo tipo di file è valido per i processori SLC 5/03 OS301, OS302 e SLC 5/04 OS400, OS401. Questi sono elementi di 2 parole e sono indirizzabili solo a livello di elemento.

Assegnate gli indirizzi a virgola mobile come segue:

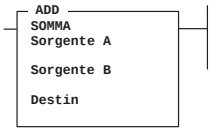
Formato	Spiegazione		
Ff:e	**F**	File a virgola mobile	
	f	Numero di file. Il numero 8 è quello predefinito. Un numero di file tra 9 e 255 può essere usato se si rende necessaria una ulteriore memorizzazione.	
	:	Delimitatore elemento	
	e	Numero elemento	Va da 0 a 255. Questi sono elementi di 2 parole. Numeri a 32 bit non estesi

Esempi:

F8:2	Elemento 2, file 8 a virgola mobile
F10:36	Elemento 36, file 10 a virgola mobile (il file 10 è definito come file a virgola mobile dall'utente)

Somma (ADD)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓



Istruzione di uscita

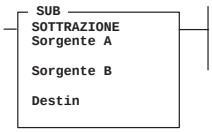
Si usa l'istruzione ADD per aggiungere un valore (sorgente A) ad un altro valore (sorgente B) e porre il risultato in destinazione.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	impostato se si ottiene riporto; altrimenti azzerato.
Overflow (V)	impostato se si rileva overflow a destinazione; altrimenti azzerato. All'overflow si genera anche il flag di errore minore. Per la virgola mobile, viene posto nella destinazione il valore di overflow. Per un numero intero, viene posto nella destinazione il valore –32.768 o 32.767. Eccezione: se si usa un processore SLC 5/02, SLC 5/03 o SLC 5/04 o un controllore MicroLogix 1000 e risulta S:2/14 (bit di selezione di overflow matematico) impostato, rimane nella destinazione l'overflow troncato e senza segno.
Zero (Z)	impostato se il risultato è zero; altrimenti azzerato.
Segno (S)	impostato se il risultato è negativo; altrimenti azzerato.

Sottrazione (SUB)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓



Istruzione di uscita

Si usa l'istruzione SUB per sottrarre un valore (sorgente B) da un altro (sorgente A) e porre il risultato in destinazione.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	impostato se si ottiene riporto; altrimenti azzerato.
Overflow (V)	impostato se underflow; altrimenti azzerato. In underflow, si imposta anche il flag di errore minore. Per la virgola mobile, viene posto nella destinazione il valore di overflow. Per un numero intero, viene posto nella destinazione il valore –32.768 o 32.767. Eccezione: se si usa un processore SLC 5/02, SLC 5/03 o SLC 5/04 o un controllore MicroLogix 1000 e risulta S:2/14 (bit di selezione di overflow matematico)impostato, rimane nella destinazione l'overflow troncato e senza segno.
Zero (Z)	impostato se il risultato è zero; altrimenti azzerato.
Segno (S)	impostato se il risultato è negativo; altrimenti azzerato.

Addizione e sottrazione a 32 bit

ML1000	Fixed	5/01	5/02	5/03	5/04
✓			✓	✓	✓

Avete la possibilità di effettuare somme e sottrazioni di interi con segno a 16 o 32 bit. Questo viene facilitato dal bit S:2/14 del file di stato (bit di selezione di overflow matematico).

Bit di selezione di overflow matematico S:2/14

Impostate questo bit quando intendete usare un'addizione e una sottrazione di 32 bit. Quando viene impostato S:2/14 ed il risultato di un'istruzione ADD, SUB, MUL, DIV o NEG non può essere rappresentato nell'indirizzo di destinazione (a causa di un underflow o di overflow):

- Viene impostato il bit overflow S:0/1.
- Viene impostato il bit trappola di overflow S:5/0.
- L'indirizzo di destinazione contiene i 16 bit meno significativi troncati senza segno del risultato.

Nota *Per le istruzioni MUL, DIV, con numero intero ed a virgola mobile con una destinazione di numero intero, quando S:2/14 è impostato, il cambiamento di stato diventa effettivo immediatamente.*

Quando S:2/14 viene azzerato (condizione di default), il risultato di un'istruzione ADD, SUB, MUL, DIV o NEG non può essere rappresentato nell'indirizzo di destinazione (a causa di un underflow o overflow matematico):

- viene impostato il bit di overflow S:0/1
- viene impostato il bit di trappola di overflow S:5/0
- l'indirizzo di destinazione contiene 32767 se il risultato è positivo o –32768 se il risultato è negativo.

Nota *Inoltre, solo i processori SLC 5/03 e SLC 5/04 riportano lo stato del bit S:2/14 alla fine della scansione delle istruzioni ADD, SUB e NEG.*

Notate che lo stato del bit S:2/14 non ha nessun effetto sull'istruzione DDV. Non ha inoltre nessun effetto sul contenuto del registro matematico usando le istruzioni MUL e DIV.

Nota *Solo i processori SLC 5/03 e SLC 5/04 interrogano questo bit passando alla modalità Run ed alla fine scansione. Usate la funzione Monitoraggio dati per fare questa selezione prima di passare alla modalità Run.*

Esempio di un’addizione a 32 bit

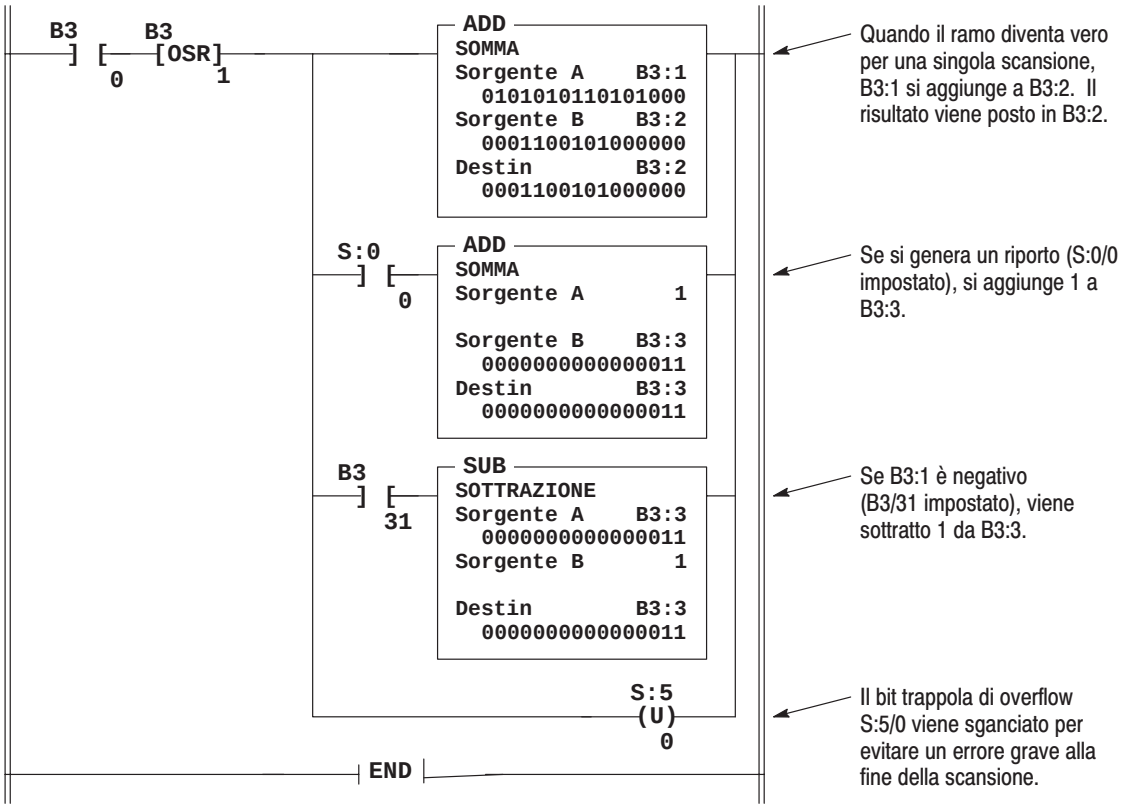
Il seguente esempio mostra il modo in cui un intero con segno a 16 bit viene aggiunto ad un intero con segno a 32 bit. Ricordate che per un’addizione a 32 bit S:2/14 deve essere impostato.

Notate che il valore dei 16 bit (B3:3) più significativi del numero a 32 bit aumenta di 1 se il bit di riporto S:0/0 viene impostato e diminuisce di 1 se il numero che si aggiunge (B3:1) è negativo.

Per evitare un errore grave alla fine della scansione, sganciate il bit trappola di overflow S:5/0 come indicato.

Aggiungere il valore B3:1 a 16 bit al valore B3:2 B3:3 a 32 bit				
Operazione di somma		**Binario**	**Hex**	**Decimale** ①
Addendo	B3:3 B3:2	0000 0000 0000 0011 0001 1001 0100 0000	0003 1940	203.072
Addendo	B3:1	0101 0101 1010 1000	55A8	21.928
Somma	B3:3 B3:2	0000 0000 0000 0011 0110 1110 1110 1000	0003 6EE8	225.000

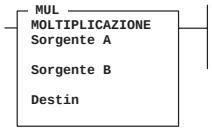
① Il dispositivo di programmazione visualizza solamente valori decimali a 16 bit. Il valore decimale di un intero a 32 bit deriva dal valore binario o esadecimale visualizzato. Ad esempio, 0003 1940 hex è 16^4x3 + 16^3x1 + 16^2x9 + 16^1x4 + 16^0x0 = 203.072.



Nota applicativa: potete usare il ramo di cui sopra con un'istruzione DDV ed un contatore per trovare il valore medio di B3:1.

Moltiplicazione (MUL)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓



Istruzione di uscita

Usate l'istruzione MUL per moltiplicare un valore (sorgente A) per un altro (sorgente B) e ponete il risultato nella destinazione.

Aggiornamenti di bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato se viene rilevato a destinazione; altrimenti azzerato. All'overflow, si imposta anche il flag di errore minore. Viene posto nella destinazione il valore–32.768 o 32.767. Eccezione: se state usando un processore SLC 5/02, SLC 5/03 o SLC 5/04 o un processore MicroLogix 1000 e se S:2/14 (bit di selezione di overflow matematico) è impostato, rimane nella destinazione l'overflow troncato e senza segno. Per le destinazioni a virogole mobile il risultato dell'overflow rimane nella destinazione.
Zero (Z)	impostato se il risultato è zero; altrimenti azzerato.
Segno (S)	impostato se il risultato è negativo; altrimenti azzerato.

Variazioni del registro matematico, S:13 e S:14

Registro matematico – Contiene il risultato intero con segno a 32 bit dell'operazione di moltiplicazione. Questo risultato è valido all'overflow.

Virgola mobile – Il registro matematico non cambia.

Divisione (DIV)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
DIV
DIVISIONE
Sorgente A

Sorgente B

Destin
```

Istruzione di uscita

Usate l'istruzione DIV per dividere un valore (sorgente A) per un altro (sorgente B) e ponete il quoziente arrotondato in destinazione. Se il resto è 0,5 o maggiore, la destinazione è arrotondata per eccesso. Il quoziente non arrotondato viene memorizzato nella parola più significativa del registro matematico; il resto viene posto nella parola meno significativa del registro matematico.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato se si rileva una divisione per zero o overflow; altrimenti azzerato. All'overflow, si imposta anche il flag di errore minore. In destinazione viene posto il valore 32.767. Eccezione: se si usa un processore SLC 5/02, SLC 5/03 o SLC 5/04 o un processore MicroLogix 1000 e se viene impostato S:2/14 (bit di selezione overflow matematico) rimane in destinazione l'overflow senza segno e troncato. Per le destinazioni a virogole mobile il risultato dell'overflow rimane nella destinazione.
Zero (Z)	impostato se il risultato è zero; altrimenti azzerato; indefinito se è impostato l'overflow .
Segno (S)	impostato se il risultato, è negativo; altrimenti azzerato; indefinito se è impostato l'overflow.

Variazioni del registro matematico, S:13 e S:14

Numero intero – Il quoziente non arrotondato viene posto nella parola più significativa, il resto nella parola meno significativa.

Virgola mobile – Il registro matematico non cambia.

Esempio

Il resto di 11/2 è 0,5, pertanto il quoziente viene arrotondato fino a 6 e viene memorizzato nella destinazione. Il quoziente non arrotondato, ossia 5, viene memorizzato in S:14 ed il resto, ossia 1, viene memorizzato in S:13.

```
DIV
DIVISIONE
Sorgente A    N7:0
                 11
Sorgente B    N7:1
                  2
Destin        N7:2
                  6
```

dove: N7:0 = 11
N7:1 = 2
N7:2 = 6

risultato: S:14 = 5
S:13 = 1

Doppia divisione (DDV)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
DDV
DOPPIA DIVISIONE
Sorgente

Destin
```

Istruzione di uscita

Il contenuto a 32 bit del registro matematico è diviso per il valore di sorgente a 16 bit ed il quoziente arrotondato viene posto in destinazione. Se il resto è 0,5 o maggiore, la destinazione viene arrotondata per eccesso.

Questa istruzione segue generalmente un'istruzione MUL che crea un risultato a 32 bit

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato in caso di divisione per zero o se il risultato è maggiore di 32.767o inferiore a –32.768; altrimenti azzerato. All'overflow, si imposta anche il flag di errore minore. Il valore 32.767 viene posto in destinazione.
Zero (Z)	impostato se il risultato è zero; altrimenti azzerato.
Segno (S)	impostato se il risultato è negativo; indefinito se si imposta overlow.

Variazioni del registro matematico, S:13 e S:14

Inizialmente contiene il dividendo dell'operazione DDV. All'esecuzione dell'istruzione il quoziente non arrotondato viene posto nella parola più significativa del registro matematico. Il resto viene posto nella parola meno significativa del registro matematico.

Cancellazione (CLR)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

Istruzione di uscita

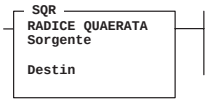
Usate l'istruzione CLR per impostare il valore della destinazione di una parola pari a zero.

Aggiornamenti dei bit di stato aritmetico

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	sempre azzerato.
Zero (Z)	sempre impostato.
Segno (S)	sempre azzerato.

Radice quadrata (SQR)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓			✓	✓	✓



Istruzione di uscita

Quando questa istruzione viene valutata come vera, viene calcolata la radice quadrata del valore assoluto della sorgente e viene posto nella destinazione il risultato intero arrotondato.

L'istruzione calcola la radice quadrata di un numero negativo senza overflow o errori. In applicazioni in cui il valore di sorgente può essere negativo, usate un'istruzione di confronto per valutare il valore di sorgente e determinare se la destinazione può essere non valida.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	è riservato (intero); con virgola flottante è sempre a zero.
Overflow (V)	sempre azzerato.
Zero (Z)	impostato quando il valore di destinazione è zero.
Segno (S)	sempre azzerato.

Messa in scala con parametri (SCP)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
SCP
SCAL. CON PARAM.

Ingresso
Ingresso min.
Ingresso max.
Fondo scala inf.
Fondo scala sup..
Uscita scalata
```

Istruzione di uscita

Usate l'istruzione SCP per ottenere un valore di uscita in scala. La relazione tra i valori di ingresso e quelli in scala è di natura lineare. Questa istruzione supporta i valori interi ed a virgola mobile. Usate questa istruzione con i processori SLC 5/03 OS302 e SLC 5/04 OS401.

Usate la seguente formula per convertire i dati di ingresso analogici in unità tecniche:

$$y = mx + b$$

Dove:

y = uscita in scala
m = pendenza (fondo scala sup. – fondo scala inf.) / (ingr. max. – ingr. min.)
x = valore di ingresso
b = offset (intersezione con la y) = fondo scala inf. – (ingr. min. × curva)

Nota

I valori di ingresso minimo, ingresso massimo, fondo scala inferiore e fondo scala superiore vengono usati per determinare la pendenza della curva e l' offset. Il valore di ingresso può andare oltre i limiti di ingresso specificati senza bisogno di ordinare. Ad esempio, il valore di uscita in scala non verrà necessariamente troncato tra i valori di fondo scala inferirore e fondo scala superiore.

Immissione dei parametri

Durante la programmazione di questa istruzione immettete i parametri di cui sotto.

- **Il Valore di ingresso,** può essere un indirizzo di parola o di elementi di dati a virgola mobile.
- **I valori di Ingresso minimo** e **Ingresso massimo** determinano la gamma di dati che appare nel parametro Valore di ingresso. Il valore può essere un indirizzo di parola, una costante a numero intero, un elemento di dati a virgola mobile oppure una costante a virgola mobile.
- **I valori Fondo scala inferiore** e **Fondo scala superiore** determinano la gamma di dati che appare nel parametro Uscita scalata. Il valore può essere un indirizzo di parola, una costante a numero intero, un elemento di dati a virgola mobile oppure una costante a virgola mobile.
- **Il valore Uscita in scala** può essere un indirizzo di parola o di elementi di dati a virgola mobile.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Carry (C)	sempre azzerato
Overflow (V)	impostato se viene generato un overflow oppure se viene rilevato un ingresso non supportato; altrimenti azzerato
Zero (Z)	impostato quando il valore di destinazione è zero; altrimenti azzerato
Sign (S)	impostato se il valore di destinazione è negativo; altrimenti azzerato.

Esempi applicativi

Esempi 1

Nel primo esempio, un modulo a combinazione I/O analogico (1746–NIO4I) è nello slot 1 dello chassis. Un trasduttore di pressione viene connesso all'ingresso 0 e vogliamo leggere il valore in unità ingegneristiche. Il trasduttore di pressione misura le pressioni da 0 a 1000 psi e fornisce un segnale da 0 a 10 V al modulo analogico. Ad un segnale da 0 a 10 V il modulo analogico mette a disposizione un intervallo compreso tra 0 e 32.767. Il ramo di programma che segue pone un numero tra 0 e 1000 in N7:20 in base al segnale di ingresso proveniente dal trasduttore a pressione nel modulo analogico.

```
Ramo 2:0
|                                                     +SCP--------------------+ |
|-----------------------------------------------------+SCALAGGIO CON PARAMETRI|
|                                                     |Ingresso          I:1.0| |
|                                                     |                      0| |
|                                                     |Ingresso min.         0| |
|                                                     |                       | |
|                                                     |Ingresso max.     32767| |
|                                                     |                       | |
|                                                     |Fondo scal inf.       0| |
|                                                     |                       | |
|                                                     |Fondo scala sup.   1000| |
|                                                     |                       | |
|                                                     |Uscita in scala   N7:20| |
|                                                     |                      0| |
|                                                     +-----------------------+ |
```

Esempio 2

Nel secondo esempio, un modulo a combinazione I/O analogico (1746–NIO4I) è nello slot 1 dello chassis Vogliamo controllare la valvola proporzionale collegata all'uscita 0, che utilizza un segnale da 4-20 mA per controllare il grado di apertura (da 0 al 100%). (Si presume che nel programma sia presente una logica addizionale che calcola il grado di apertura della valvola in percentuale e pone un numero compreso tra 0 e 100 in N7:21). Il modulo analogico fornisce un segnale di uscita da 4-20 mA corrispondente all'intervallo compreso tra 6242 e 31.208. Il seguente ramo di programma guida un'uscita analogica in modo da generare un segnale da 4–20mA verso la valvola proporzionale (N7:21), in base ad un numero compreso tra 0 e 100.

```
Ramo 2:1
|                                                    +SCP--------------------+ |
|----------------------------------------------------+SCALAGGIO CON PARAMETRI|
|                                                    |Ingresso         N7:21 | |
|                                                    |                     0| |
|                                                    |Ingresso min.         0| |
|                                                    |                       | |
|                                                    |Ingresso max.       100| |
|                                                    |                       | |
|                                                    |Fondo scala inf.   6242| |
|                                                    |                       | |
|                                                    |Fondo scala sup.  31208| |
|                                                    |                       | |
|                                                    |Uscita in scala   O:1:0| |
|                                                    |                     0| |
|                                                    +-----------------------+ |
```

Scalaggio dati (SCL)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓			✓	✓	✓

```
SCL
SCALAGGIO
Sorgente

Fatt. di conv.
[/10000]

Offset

Destin
```

istruzione di uscita

Quando questa istruzione è vera, il valore all'indirizzo di sorgente viene moltiplicato per il fattore di conversione. Il risultato arrotondato viene aggiunto al valore di offset e posto nella destinazione.

Esempio

```
SCL
SCALAGGIO
Sorgente          N7:0
                   100
Fatt.di
conv.[/10000]    25000

Offset             127

Destin            N7:1
                   377
```

La sorgente 100 viene moltiplicata per 25000 e divisa per 10000 ed aggiunta a 127. Il risultato 377 viene posto nella destinazione.

Nota

Ogni volta che si verifica un underflow o overflow nel file di destinazione, il bit di errore minore S:5/0 deve essere azzerato dal programma prima della fine della scansione corrente onde evitare la generazione di un codice 0020 di errore grave. Questa istruzione può causare un overflow prima che venga aggiunto l'offset.

Notare che il termine *fattore di conversione* a volte sta per *pendenza.* La funzione del fattore di conversione è limitata alla gamma che va da –3.2768 a 3.2767; ad esempio, da –32768/10000 a +32767/10000.

Immissione dei parametri

Il valore per i seguenti parametri è compreso tra –32.768 e 32.767.

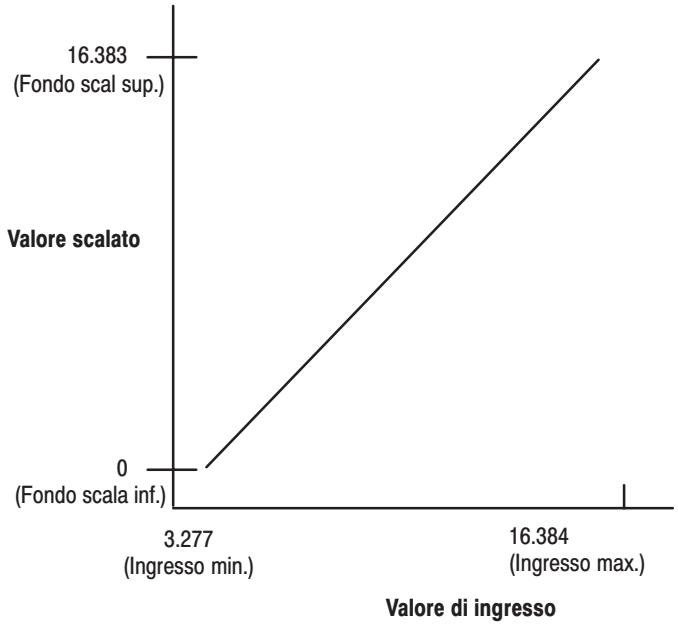
- **Sorgente** è l'indirizzo di una parola.
- F**attore di conversione** (o pendenza) è il valore positivo o negativo immesso diviso per 10.000 e può essere una costante di programma o l'indirizzo di una parola.
- **Offset** può essere una costante di programma o l'indirizzo di una parola.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	è riservato.
Overflow (V)	impostato se viene rilevato un overflow, altrimenti azzerato. In presenza un overflow, viene inoltre impostato il bit di errore minore S:5/0 e viene posto in destinazione il valore –32.768 o 32.768. La presenza di un overflow viene controllata prima e dopo l'applicazione del valore.①
Zero (Z)	impostato se il risultato è zero.
Segno (S)	impostato se il valore di destinazione è negativo; altrimento azzerato.

① Se il risultato della sorgente moltiplicata per il fattore di conversione diviso per 10000 è maggiore di 32767, l'istruzione SCL va in overflow, causando l'errore 0020 (bit di errore minore) e pone in destinazione 32767. Questo si verifica indipendentemente dall'offset corrente.

Esempio applicativo 1 – Conversione del segnale di ingresso analogico da 4mA–20mA in variabile di processo PID



Calcolo della relazione lineare

Usate le seguenti equazioni per esprimere la relazione lineare tra il valore di ingresso ed il valore in scala che ne risulta:

Valore in scala = (valore di ingresso x fatt. di conversione) + offset

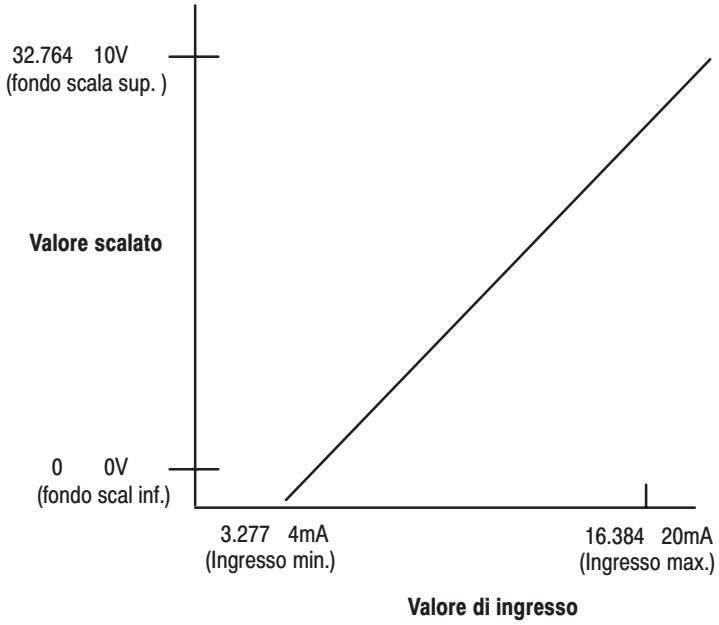
Fattore di conversione = (fondo scala sup. – fondo scal inf.) / (ingresso max. – ingresso min.)

(16.383 – 0) / (16.384 – 3277) = 1,249 (o 12.490/10000)

Offset = fondo scal inf. – (ingresso min. x fatt. di conversione)

0 – (3277 × 1,249) = –4093

Esempio applicativo 2 – Scalaggio di un ingresso analogico per controllare un'uscita analogica



Calcolo della relazione lineare

Usate le seguenti equazioni per calcolare le unità in scala:

Valore in scala = (valore di ingresso x fatt. di conversione) + offset

Fattore di conversione = (fondo scala sup. – fondo scala inf.) / (ingresso max. – ingresso min.)

(32.764 – 0) / (16.384 – 3277) = 2,4997 (o 24.997/10000)

Offset = fondo scala inf. – (ingresso min. x fatt. di conversione)

0 – (3277 × 2,4997) = – 8192

I valori di offset e del fattore di conversione di cui sopra sono corretti per l'istruzione SCL; tuttavia, se l'ingresso eccede 13.107, l'istruzione va in overflow. Ad esempio:

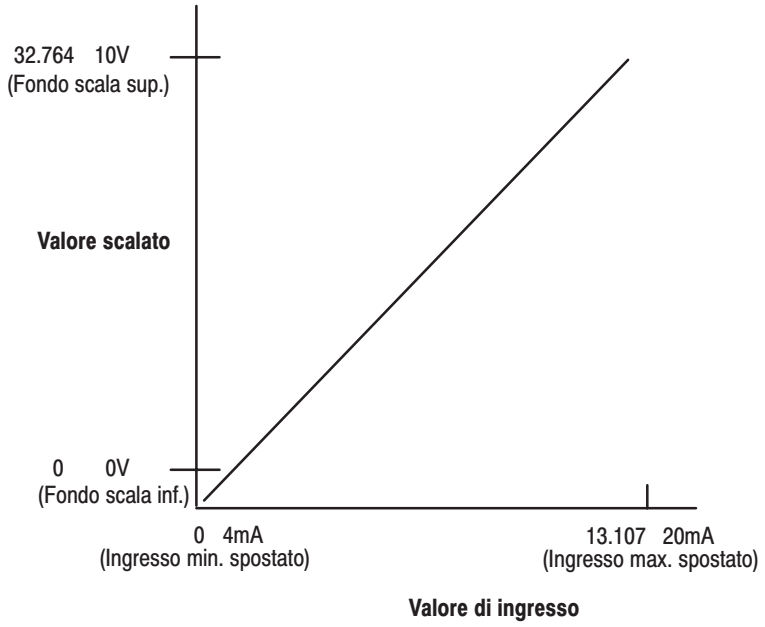
17mA = 13.926 × 2,4997 = 34.810 (overflow reale)

34.810 – 8192 = 26.618

Notate che l'overflow si è verificato anche se il valore finale era corretto. Questo avviene poiché la condizione di overflow si è verificata durante il calcolo del tasso.

Per evitare un overflow, consigliamo di fare scorrere la relazione lineare parallelamente all'asse del valore di ingresso e di ridurre i valori.

Il seguente grafico riporta la relazione lineare spostata. Il valore di ingresso minimo di 3.277 viene sottratto dal valore di ingresso massimo di 16.384 che risulta in tal modo pari a 13.107.



Calcolo della relazione lineare spostata

Usate le seguenti equazioni per calcolare le unità in scala:

Valore in scala = (valore di ingresso x fatt. di conversione) + offset

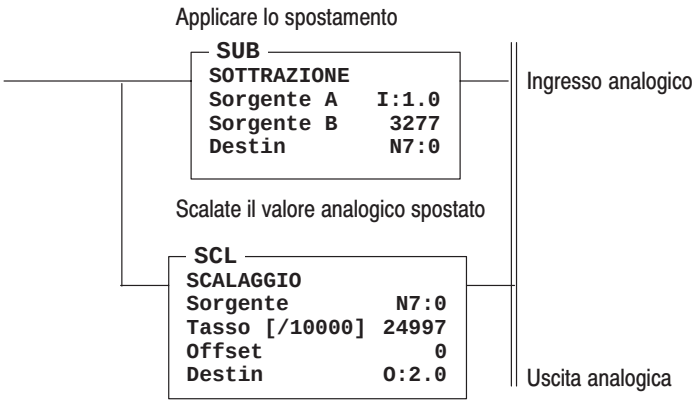
Fattore di conversione= (fondo scala sup. – fondo scala inf.) / (ingresso max. – ingresso min.)

(32.764 – 0) / (13.107 – 0) = 2,4997 (o 24.997/10000)

Offset = fondo scala inf. – (ingresso min. x fattore di conversione)

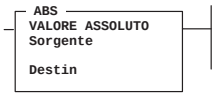
0 – (0 × 2,4997) = 0

In questo esempio l'istruzione SCL è inserita nel programma a logica ladder come segue:



Assoluto (ABS)

MicroLogix 1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓



Istruzione di uscita

Usate l'istruzione ABS per calcolare il valore assoluto della sorgente e ponete il risultato nella destinazione. Questa istruzione supporta i valori interi ed a virgola mobile. Usare questa istruzione con i processori SLC 5/03 OS302 e SLC 5/04 OS401.

Immissione dei parametri

Durante la programmazione di questa istruzione immettete i seguenti parametri:

- **Sorgente** può essere un indirizzo di parola, una costante di numero intero, un elemento di dati a virgola mobile o una costante a virgola mobile.
- **Destinazione** può essere solo un indirizzo di parola o un elemento di dati a virgola mobile.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	è sempre azzerato.
Overflow (V)	sempre azzerato con un valore a virgola mobile; impostato se l'ingresso è –32.768 (valore intero).
Zero (Z)	impostato se il risultato è zero; altrimenti azzerato.
Segno (S)	sempre azzerato.

Calcolo (CPT)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
CPT
CALCOLO
Destin

Espressione
```

Istruzione di uscita

L'istruzione CPT esegue operazioni di copia, di aritmetica, di logica e di conversione. Definite l'operazione in Espressione ed il risultato viene scritto in destinazione. L'istruzione CPT utilizza funzioni per operare su uno o più valori nell'espressione per eseguire operazioni come:

- conversione da un formato di numero ad un altro
- manipolazione di numeri
- esecuzione delle funzioni trigonometriche

Usate questa istruzione con i processori SLC 5/03 OS302 e SLC 5/04 OS401.

Le istruzioni che possono essere usate nell'espressione comprendono:
+, –, *, | (DIV), SQR, – (NEG), NOT, XOR, OR, AND, TOD, FRD, LN, TAN, ABS, DEG, RAD, SIN, COS, ATN, ASN, ACS, LOG e ** (XPY).

Nota

Il tempo di esecuzione dell'istruzione CPT è più lungo di un'operazione aritmetica singola ed utilizza più parole di istruzione.

Immissione dei parametri

Durante la programmazione di questa istruzione, immettete i seguenti parametri:

- **Destinazione** può essere un indirizzo di parola o di elemento di dati a virgola mobile
- **Espressione** è zero o più righe, con un massimo di 28 caratteri per riga, per un massimo di 255 caratteri.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	impostato in base al risultato dell'ultima istruzione nell'espressione.
Overflow (V)	impostato ogni volta che si verifica un overflow durante la valutazione nell'espressione.
Zero (Z)	impostato in base al risultato sull'ultima istruzione nell'espressione.
Segno (S)	impostato in base al risultato dell'ultima istruzione nell'espressione.

I bit di cui sopra vengono azzerati all'inizio dell'istruzione CPT. Vedete S:34/2 per la gestione speciale dei bit di stato matematici quando si usa la virgola mobile.

Esempio applicativo

Questo esempio applicativo usa il teorema di Pitagora per trovare la lunghezza dell'ipotenusa di un triangolo rettangolo, conoscendo i cateti. Usate la seguente equazione:

$$c^2 = a^2 + b^2$$

$$\text{dove } c = \sqrt{(a^2 + b^2)}$$

$$N10:0 = \sqrt{(N7:1)^2 + (N7:2)^2}$$

Il ramo 2:0 usa le istruzioni matematiche standard per applicare il teorema di Pitagora. Il ramo 2:1 usa l'istruzione CPT per svolgere lo stesso calcolo.

```
Ramo 2:0
|                                                      +XPY---------------+   |
|-----------------------------------------------------+-+X ALLA POT. DI Y  +-+-|
|                                                     | |Sorgente A    N7:1| | |
|                                                     | |                 3| | |
|                                                     | |Sorgente B       2| | |
|                                                     | |                  | | |
|                                                     | |Destin        N7:3| | |
|                                                     | |                 0| | |
|                                                     | +------------------+ | |
|                                                     | +XPY---------------+ | |
|                                                     +-+X ALLA POT. DI Y  +-+ |
|                                                     | |Sorgente A    N7:2| | |
|                                                     | |                 4| | |
|                                                     | |Sorgente B       2| | |
|                                                     | |                  | | |
|                                                     | |Destin        N7:4| | |
|                                                     | |                 0| | |
|                                                     | +------------------+ | |
|                                                     | +ADD---------------+ | |
|                                                     +-+SOMMA             +-+ |
|                                                     | |Sorgente A    N7:3| | |
|                                                     | |                 0| | |
|                                                     | |Sorgente B    N7:4| | |
|                                                     | |                 0| | |
|                                                     | |Destin        N7:5| | |
|                                                     | |                 0| | |
|                                                     | +------------------+ | |
|                                                     | +SQR---------------+ | |
|                                                     +-+RADICE QUADRATA   +-+ |
|                                                       |Sorgente      N7:5|   |
|                                                       |                 0|   |
|                                                       |Destin        N7:0|   |
|                                                       |                 0|   |
|                                                       +------------------+   |
Ramo 2:1
|                                                 +CPT------------------------+ |
|-------------------------------------------------+CALCOLO                    +-|
|                                                 |Destin                N10:0| |
|                                                 |                          0| |
|                                                 |Espressione                | |
|                                                 |SQR ((N7:1 ** 2) + (N7:2 **| |
|                                                 |2))                        | |
|                                                 +---------------------------+ |
Ramo 2:2
|                                                                                |
|-------------------------------------+END+-------------------------------------|
|                                                                                |
```

Scambio (SWP)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
SWP
SCAMBIO
Sorgente
Lunghezza
```

Istruzione di uscita

Usate questa istruzione per scambiare i byte basso ed alto di un dato numero di parole in un file di bit, di intero, ASCII o file di stringa. Usate questa istruzione con i processori SLC 5/03 OS302 e SLC 5/04 OS401.

Immissione dei parametri

Per programmare questa istruzione, immettete i seguenti parametri:

- **Sorgente** può essere solo un indirizzo di parola indicizzato.
- **Lunghezza** fa riferimento al numero di parole da scambiare, indipendentemente al tipo di file. L'indirizzo è limitato a costanti intere. Per i tipi di file di bit, interi e ASCII la gamma di lunghezza va da 1 a 128. Per il tipo di file di stringa la gamma va da 1 a 41. Notate che questa istruzione è limitata ad un singolo elemento di stringa e non può superare il limite dello stesso.

Il seguente esempio indica come funziona l'istruzione SWP.

```
SWP
SCAMBIO

Sorgente        #ST10:1.1
Lunghezza             13
```

Prima:
ST10:1 = abcdefghijklmnopqrstuvwxyz

Dopo:
ST10:1 = badcfehgjilknmporqtsvuxwzy

Arcoseno (ASN)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
ASN
ARCOSENO
Sorgente

Destin
```

Istruzione di uscita

Usate l'istruzione ASN per calcolare l'arcoseno di un numero (sorgente in radianti) e memorizzate il risultato (in radianti) nella destinazione. La sorgente deve essere maggiore di o uguale a –1 e minore di o uguale a 1. Il valore che ne risulta nella destinazione è sempre maggiore di o uguale a –Pi/2 e minore di o uguale a Pi/2, dove Pi = 3,141592. Usate questa istruzione con i processori SLC 5/03 OS302 e SLC 5/04 OS401.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato ogni volta che viene generato un overflow o viene rilevato un ingresso non supportato; altrimenti è azzerato.
Zero (Z)	impostato se il risultato è zero; altrimenti è azzerato.
Segno (S)	impostato se il risultato è negativo; altrimenti è azzerato.

Arcocoseno (ACS)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
ACS
ARCOCOSENO
Sorgente

Destin
```

Istruzione di uscita

Usate l'istruzione ACS per calcolare l'arcocoseno di un numero (sorgente in radianti) e memorizzate il risultato (in radianti) nella destinazione. La sorgente deve essere maggiore di o uguale a –1 e minore di o uguale a 1. Il valore che ne risulta nella destinazione è sempre maggiore di o uguale a 0 e minore di o uguale Pi, dove Pi = 3,141592. Usate questa istruzione con processori SLC 5/03 OS302 e SLC 5/04 OS40.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato ogni volta che viene generato un overflow o viene rilevato un ingresso non supportato; altrimenti è impostato.
Zero (Z)	impostato se il risultato è zero; altrimenti è azzerato.
Segno (S)	sempre impostato.

Arcotangente (ATN)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
ATN
ARCOTANGENTE
Sorgente

Destin
```

Istruzione di uscita

Usate l'istruzione ATN per calcolare l'arcotangente di un numero (sorgente) e memorizzate il risultato (in radianti) nella destinazione. Il valore che ne risulta nella destinazione è sempre maggiore di o uguale a –Pi/2 e minore di o uguale a Pi/2, dove Pi = 3,141592. Usate questa istruzione con i processori SLC 5/03 OS302 e SLC 5/04 OS401.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato ogni volta che viene generato un overflow o viene rilevato un ingresso non supportato; altrimenti è azzerato.
Zero (Z)	impostato se il risultato è zero; altrimenti è azzerato.
Segno (S)	impostato se il risultato è negativo; altrimento è azzerato.

Coseno (COS)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
COS
COSENO
Sorgente

Destin
```

Istruzione di uscita

Usate l'istruzione COS per calcolare il coseno di un numero (sorgente in radianti) e memorizzate il risultato nella destinazione. La sorgente deve essere maggiore di o uguale a –205887,4 e minore di o uguale a 205887,4. La massima precisione si ottiene quando la sorgente è maggiore di –2 Pi e minore di 2 Pi, dove Pi = 3,141592. Il valore che ne risulta nella destinazione è sempre maggiore di o uguale a –1 e minore di o uguale a 1. Usate questa istruzione con processori SLC 5/03 OS302 e SLC 5/04 OS401.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato ogni volta che viene generato un overflow o viene rilevato un ingresso non supportato; altrimenti è azzerato.
Zero (Z)	impostato se il risultato è zero; altrimenti è azzerato.
Segno (S)	sempre impostato.

Logaritmo naturale (LN)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
LN
LOGARITMO NATU-
RALE
Sorgente

Destin
```

Istruzione di uscita

Usate l'istruzione LN per calcolare il logaritmo naturale del valore nella sorgente e memorizzate il risultato nella destinazione. La sorgente deve essere maggiore di zero. Il valore che ne risulta nella destinazione è sempre maggiore di o uguale a –87,33654 e minore di o uguale a 88,72284. Usate questa istruzione con processori SLC 5/03 OS302 e SLC 5/04 OS401.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato ogni volta che viene generato un overflow o viene rilevato un ingresso non supportato; altrimenti è azzerato.
Zero (Z)	impostato se il risultato è zero; altrimenti è azzerato.
Segno (S)	impostato se il risultato è negativo; altrimenti è azzerato.

Logaritmo in base 10 (LOG)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
LOG
LOG. IN BASE 10
Sorgente

Destin
```

Istruzione di uscita

Usate l'istruzione LOG per calcolare il logaritmo in base 10 del valore nella sorgente e memorizzate il risultato nella destinazione. La sorgente deve essere maggiore di zero. Il valore che ne risulta nella destinazione è sempre maggiore di o uguale a –37,92978 e minore di o uguale a 38,53184. Usate questa istruzione con i processori SLC 5/03 OS302 e SLC 5/04 OS401.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato ogni volta che viene generato un overflow o viene rilevato un ingresso non supportato; altrimenti è azzerato.
Zero (Z)	impostato se il risultato è zero; altrimenti è azzerato.
Segno (S)	impostato se il risultato è negativo; altrimenti è azzerato.

Seno (SIN)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
SIN
SENO
Sorgente

Destin
```

Istruzione di uscita

Usate l'istruzione SIN per calcolare il seno di un numero (sorgente in radianti) e memorizzate il risultato nella destinazione. La sorgente deve essere maggiore di o uguale a –205887,4 e minore di o uguale a 205887,4. La massima precisione si ottiene quando la sorgente è maggiore di –2 Pi e minore di 2 Pi, dove Pi = 3,141592. Il valore che ne risulta nella destinazione è sempre maggiore di o uguale a –1 e minore di o uguale a 1. Usate questa istruzione con i processori SLC 5/03 OS302 e SLC 5/04 OS401.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato ogni volta che viene generato un overflow o viene rilevato un ingresso non supportato; altrimenti è azzerato.
Zero (Z)	impostato se il risultato è zero; altrimenti è azzerato.
Segno (S)	impostato se il risultato è negativo; altrimenti è azzerato.

Tangente (TAN)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
TAN
TANGENTE
Sorgente

Destin
```

Istruzione di uscita

Usate l'istruzione TAN per calcolare la tangente di un numero (sorgente in radianti) e memorizzate il risultato nella destinazione. Il valore nella sorgente deve essere maggiore di o uguale a –102943,7 e minore di o uguale 102943,7. La massima precisione si ottiene quando la sorgente è maggiore di –2 Pi e minore di 2 Pi, dove Pi = 3,141592. Il valore che risulta nella destinazione è un numero reale o infinito. Usate questa istruzione con processori SLC 5/03 OS302 e SLC 5/04 OS401.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato ogni volta che viene generato un overflow o viene rilevato un ingresso non supportato; altrimenti è azzerato.
Zero (Z)	impostato se il risultato è zero; altrimenti è azzerato.
Segno (S)	impostato se il risultato è negativo; altrimenti è azzerato.

X alla potenza di Y (XPY)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
XPY
X ALLA POT. DI Y
Sorgente A

Sorgente B

Destin
```

Istruzione di uscita

Usate l'istruzione XPY per elevare un valore (sorgente A) ad una potenza (sorgente B) e memorizzate il risultato nella destinazione. Se il valore nella sorgente A è negativo, l'esponente (sorgente B) deve essere un numero intero. Se non è un numero intero, viene impostato il bit di overflow e nel calcolo viene usato il valore assoluto della base. Usate questa istruzione con i processori SLC 5/03 OS302 e SLC 5/04 OS401.

L'istruzione XPY usa il seguente algoritmo:

$$XPY = 2 ** (Y * \log_2 (X))$$

Se una delle operazioni intermedie in questo algoritmo produce un overflow, viene impostato il bit di overflow aritmetico (S:0/1).

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato ogni volta che viene generato un overflow o viene rilevato un ingresso non supportato; altrimenti è azzerato.
Zero (Z)	impostato se il risultato è zero; altrimenti è azzerato.
Segno (S)	impostato se il risultato è negativo; altrimenti è azzerato.

Esempio di istruzioni matematiche per l'applicazione della perforatrice per carta

Questa sezione comprende rami ladder per dimostrare l'uso di istruzioni matematiche. I rami sono parte dell'esempio applicativo della perforatrice per carta descritta nell'appendice H. Farete le aggiunte alla subroutine nel file 7 iniziato nel capitolo 2.

Aggiunta del file 7

Ramo 7:1
Azzera il numero di unità da 1/4 di pollice e le migliaia di 1/4 pollice quando l'interruttore "azzeramento cambio punta" è attivato. Questo deve verificarsi dopo ogni cambio punta della perforatrice.

```
| interruttore azzeramento                  Migliaia.           |
| cambio punta                                    1/4 poll          |
|    I:0                                      +CLR---------------+   |
|----] [-------------------------------------+-+CANCELLARE        +-+-|
|       8                                     | |Destin       N7:11| | |
|                                             | |                 0| | |
|                                             | +------------------+ | |
|                                             |      incrementi.     | |
|                                             |      1/4 poll.       | |
|                                             |                      | |
|                                             | +CLR---------------+ | |
|                                             +-+CANCELLARE        +-+ |
|                                               |Destin       N7:10|   |
|                                               |                 0|   |
|                                               +------------------+   |
```

Ramo 7:6
Mantiene un totale corrente di quanti pollici di carta sono stati perforati con la punta del trapano attuale. Ogni volta che si pratica un foro, lo spessore (ad unità da 1/4) viene aggiunto al totale corrente (tenuto in unità di 1/4). OSR è necessario perché ADD viene eseguita ogni volta che il ramo è vero ed il trapano attiverebbe il finecorsa di PROFONDITÀ FORO per più di una scansione di programma. L'intero N7:12 è il valore convertito in intero dell'interruttore rotativo sugli ingressi I:3/11 – I:3/14.

```
| Profondità       |Consumo trapano                      unità.  |
| foro LS          |  OSR 1                              1/4 poll     |
|                                                                     |
|    I:1.0      B3                                +ADD---------------+ |
|----] [-------[OSR]-----------------------------+SOMMA             +-|
|       4          8                              |Sorgente A   N7:12| |
|                                                 |                 0| |
|                                                 |Sorgente B   N7:10| |
|                                                 |                 0| |
|                                                 |Destin       N7:10| |
|                                                 |                 0| |
|                                                 +------------------+ |
```

Ramo 7:7
Quando il numero di unità di 1/4 di pollice supera 1000, trova quante sono le unità oltre 1000 e le memorizza in N7:20. Aggiunge 1 al totale di unità da 1/4 pollice e rinizializza l'accumulatore delle unità da 1/4 di pollice a quanti erano gli incrementi oltre 1000.

```
|      incrementi                                                  |
|      1/4 pollice                                                 |
|                                                                  |
| +GEQ---------------+                        +SUB---------------+ |
|-+MAGGIORE O UGUALE +-----------------------+-+SOTTRAZIONE       +-+-|
| |Sorgente A  N7:10|                       | |Sorgente A   N7:10| | |
| |                 0|                       | |                 0| | |
| |Sorgente B    1000|                       | |Sorgente B    1000| | |
| |                 |                        | |                 | | |
| +------------------+                       | |Destin       N7:20| | |
|                                            | |                 0| | |
|                                            | +------------------+ | |
|                                            |      Migliaia.       | |
|                                            |      1/4 poll.       | |
|                                            | +ADD---------------+ | |
|                                            +-+SOMMA             +-+ |
|                                            | |Sorgente A       1| | |
|                                            | |                 | | |
|                                            | |Sorgente B   N7:11| | |
|                                            | |                 0| | |
|                                            | |Destin       N7:11| | |
|                                            | |                 0| | |
|                                            | +------------------+ | |
|                                            |      incrementi      | |
|                                            |      1/4 poll        | |
|                                            |                      | |
|                                            | +MOV---------------+ | |
|                                            +-+SPOSTAMENTO       +-+ |
|                                              |Sorgente     N7:20|   |
|                                              |                 0|   |
|                                              |Destin       N7:10|   |
|                                              |                 0|   |
|                                              +------------------+   |
|                                                                     |
|-------------------------------------+end+---------------------------|
|                                                                     |
```

4 Istruzioni per il trattamento dati

Questo capitolo contiene informazioni di carattere generale sulle istruzioni per il trattamento dei dati e spiega come esse funzionano in un programma applicativo. Ciascuna di queste istruzioni comprende informazioni su:

- rappresentazione grafica dell'istruzione
- come usare l'istruzione

Inoltre l'ultima sezione contiene un esempio applicativo per una perforatrice per carta che spiega le istruzioni per il trattamento dei dati usate.

Istruzioni per il trattamento di dati

Istruzione		Scopo	Pagina
Mnemonico	**Nome**		
TOD	Conversione a BCD	Converte il valore di sorgente di interi in formato BCD e lo memorizza in destinazione.	**4–3**
FRD	Conversione da BCD	Converte il valore di sorgente BCD in un intero e lo memorizza in destinazione.	**4–6**
DEG	Converte da radianti in gradi	Converte radianti (sorgente) in gradi e memorizza il risultato nella destinazione.	**4–10**
RAD	Converte da gradi in radianti	Converte i gradi (sorgente) in radianti e memorizza il risultato nella destinazione.	**4–11**
DCD	Decodifica da 4 a 1 di 16	Decodifica un valore di bit 4 (da 0 a 15), attivando il bit corrispondente nella destinazione da 16 bit.	**4–12**
ENC	Codifica 1 di 16 in 4	Codifica una sorgente a 16 bit in un valore a 4 bit. Analizza la sorgente dal bit più basso al più alto e cerca il primo bit impostato. La posizione del bit corrispondente è scritta nella destinazione come intero.	**4–13**
COP e FLL	Copia file e riempimento file	L'istruzione COP copia i dati dal file di sorgente al file di destinazione. L'istruzione FLL carica un valore di sorgente in ciascuna posizione del file di destinazione.	**4–15**

continua alla pagina seguente

Istruzione		Scopo	Pagina
Mnemonico	**Nome**		
MOV	Spostamento	Sposta il valore di sorgente in destinazione.	**4–20**
MVM	Spost. mascherato	Sposta i dati da una posizione di sorgente in una parte selezionata della destinazione.	**4–21**
AND	And	Effettua un'operazione AND bit per bit.	**4–23**
OR	Or	Effettua un'operazione OR esclusivo bit per bit.	**4–24**
XOR	Or esclusivo	Effettua un'operazione OR esclusivo bit per bit.	**4–25**
NOT	Not	Effettua un'operazione NOT.	**4–26**
NEG	Negazione	Cambia il segno della sorgente e la memorizza in destinazione.	**4–27**
FFL e FFU	Caricamento FIFO e scaricamento FIFO	L'istruzione FFL carica una parola in una catasta FIFO ad ogni transizione da falso a vero. FFU scarica una parola dalla catasta ad ogni transizione da falso a vero. La prima parola caricata è la prima ad essere scaricata.	**4–30**
LFL e LFU	Caricamento LIFO e scaricamento LIFO	L'istruzione LFL carica una parola in un gruppo LIFO ad ogni transizione da falso a vero. LFU scarica una parola dalla catasta ad ogni transizione da falso a vero. L'ultima parola caricata è la prima ad essere scaricata.	**4–32**

Informazioni sulle istruzioni per il trattamento di dati

Usate queste istruzioni per convertire informazioni, manipolare dati nel controllore ed effettuare operazioni logiche.

In questo capitolo troverete una panoramica generale che precede i gruppi di istruzioni. Prima di studiare le istruzioni di ciascuno di questi gruppi, consigliamo di leggere la panoramica. Questo capitolo contiene le seguenti panoramiche:

- Panoramica delle istruzioni di spostamento e di logica
- Panoramica delle istruzioni FIFO e LIFO

Conversione in BCD (TOD)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
TOD
A BCD
Sorgente

Destin      S:13
         00000000
```

Istruzione di uscita
Processori compatti e SLC 5/01

```
TOD
TO BCD
Sorgente

Destin
```

Istruzione di uscita
Processori SLC 5/02, SLC 5/03, e SLC 5/04 e controllori MicroLogix 1000

Usate questa istruzione per convertire interi da 16 bit in valori BCD.

Con processori compatti e SLC 5/01, la destinazione può soltanto essere il registro matematico. Con i processori SLC 5/02, SLC 5/03 e SLC 5/04 e i controllori MicroLogix 1000, il parametro di destinazione può essere un indirizzo di parola in qualsiasi file di dati oppure può essere un registro matematico, S:13 e S:14.

Se il valore del numero intero immesso è negativo, per la conversione viene usato il valore assoluto del numero.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato se il risultato BCD è superiore a 9999. All'overflow si imposta anche il flag di errore minore.
Zero (Z)	impostato se il valore di destinazione è zero.
Segno (S)	impostato se la parola di sorgente è negativa; altrimenti azzerato.

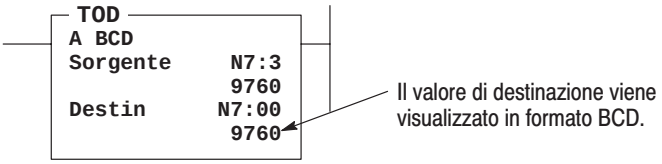
Variazioni del registro matematico, S:13 e S:14

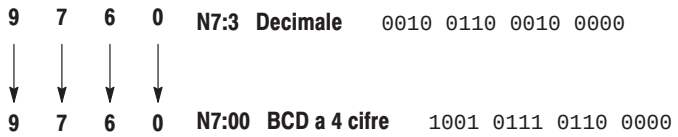
Contiene il risultato a 5 cifre della conversione. Questo risultato è valido all'overflow.

Esempio

ML1000	Fixed	5/01	5/02	5/03	5/04
			✓	✓	✓

Il valore intero 9760 memorizzato in N7:3 viene convertito in BCD e l'equivalente BCD è memorizzato in N10:0. Il valore massimo BCD è 9999.



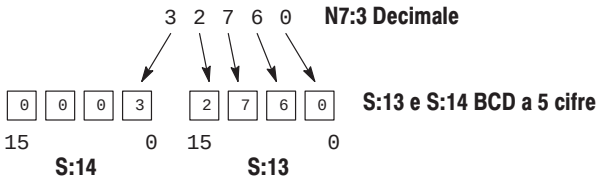


Esempio 2

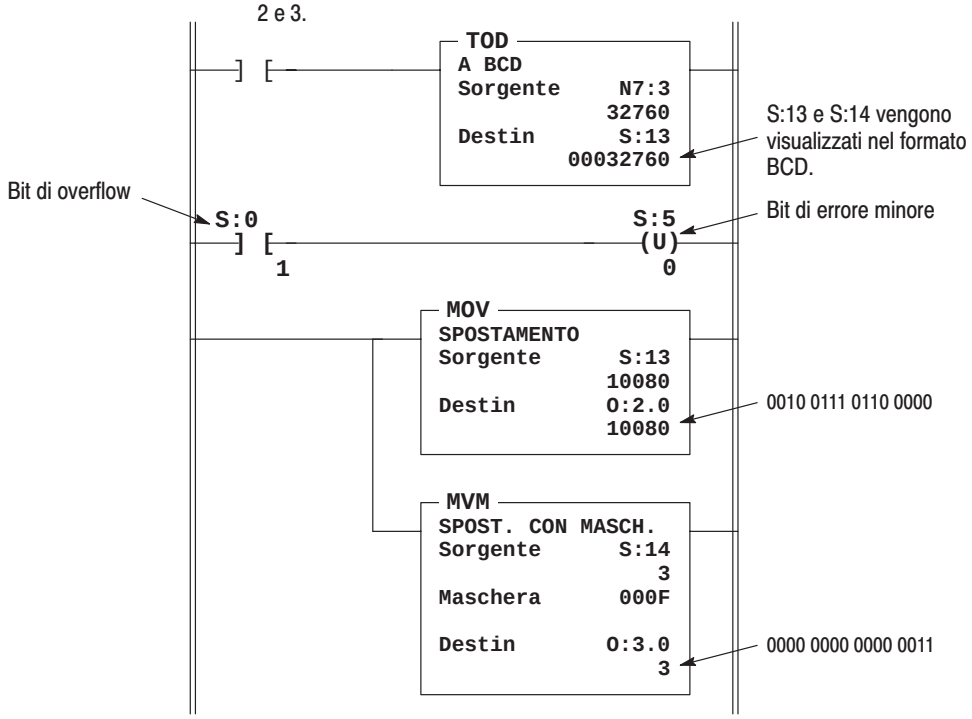
ML1000	Fixed	5/01	5/02	5/03	5/04
			✓	✓	✓

Il valore del numero intero 32760 memorizzato su N7:3 viene convertito in BCD. Il valore BCD a cinque cifre viene memorizzato nel registro matematico; le quattro cifre inferiore del valore BCD viene spostato nella parola di uscita O:2 e la restante cifra viene spostata attraverso una maschera nella parola di uscita O:3.

Se si usa il registro matematico come parametro di destinazione nell'istruzione TOD, il valore BCD massimo possibile è 32767; tuttavia, per i valori BCD oltre 9999, viene impostato il bit di overflow, risultandone anche impostato il bit di errore minore S:5/0. Il vostro programma ladder può sganciare, come in questo esempio, l'S:5/0 prima della fine della scansione per evitare il bit di errore grave 0020.



Questo esempio invia in uscita il valore assoluto (0–32767) contenuto in N7:3 sotto forma di 5 cifre BCD negli slot digitali 2 e 3.



Conversione da BCD (FRD)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
FRD
DA BCD
Sorgente   S:13
        00000000
Destin
```

Istruzione di uscita
Processori compatti e
SLC 5/01

Usate questa istruzione per convertire i valori BCD in valori interi. Con i processori compatti e SLC 5/01, la sorgente può essere solo il registro matematico. Con i processori SLC 5/02, SLC 5/03 e SLC 5/04 e i controllori MicroLogix 1000, il parametro di sorgente può essere un indirizzo di parola in qualsiasi file di dati oppure può essere il registro matematico, S:13.

```
FRD
DA BCD
Sorgente

Destin
```

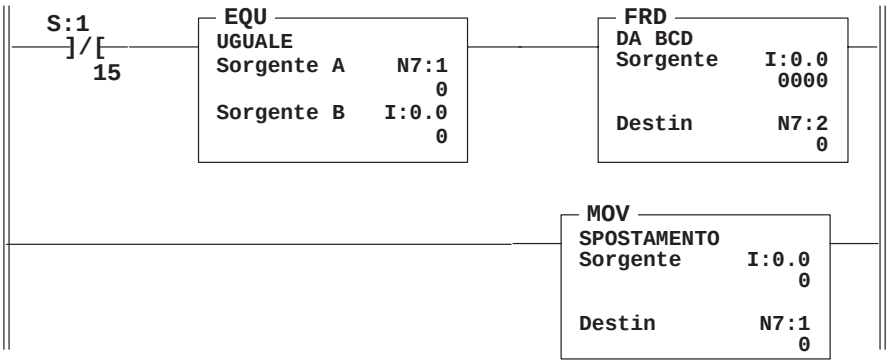
Istruzione di uscita
Processori SLC 5/02, SLC 5/03 e
SLC 5/04 e i controllori
MicroLogix 1000

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato se nella sorgente è contenuto un valore non BCD o se il valore da convertire è maggiore di 32.767; altrimenti azzerato. All'overflow, si imposta anche il flag di errore minore.
Zero (Z)	impostato se il valore di destinazione è zero.
Segno (S)	sempre azzerato.

Nota

Effettuate sempre un filtraggio dei dispositivi di ingresso BCDcon la logica ladder prima di eseguire l'istruzione FRD. La minima differenza nel ritardo del filtro di ingresso punto-punto può causare l'overflow dell'istruzione FRD a causa della conversione di una cifra non BCD.



Nell'esempio precedente i due rami fanno sì che il processore verifichi che il valore I:0 rimanga tale per due scansioni consecutive prima di eseguire FRD. Questo evita che FRD converta un valore non BCD durante una variazione del valore di ingresso.

Nota *Per convertire numeri maggiori di 9999 BCD, la sorgente deve essere il registro matematico (S:13). Per evitare un errore dovete azzerare il bit di errore minore (S:5.0).*

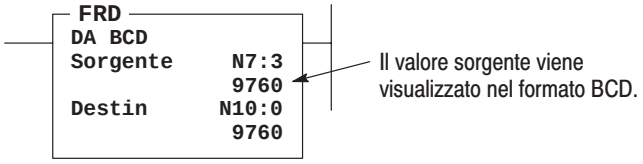
Cambiamenti del registro matematico, S:13 e S:14

Usato come sorgente per la conversione dell'intera gamma di numeri di un registro.

Esempio 1

ML1000	Fixed	5/01	5/02	5/03	5/04
			✓	✓	✓

Il valore BCD 9760 alla sorgente N7:3 è convertito e memorizzato in N10:0. Il valore di sorgente massimo è 9999, BCD.



9 7 6 0 **N7:3 BCD a 4 cifre** 1001 0111 0110 0000

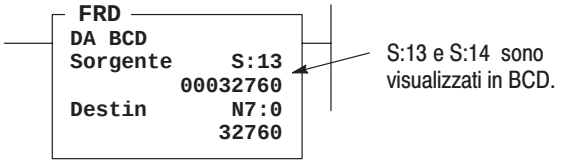
↓ ↓ ↓ ↓

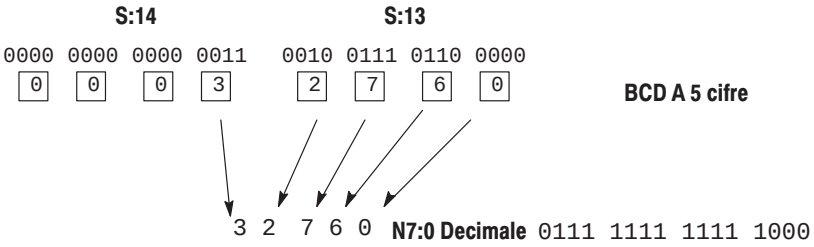
9 7 6 0 **N10:0 Decimale** 0010 0110 0010 0000

Esempio 2

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

Il valore BCD 32760 nel registro matematico viene convertito e memorizzato in N7:0. Il valore massimo di sorgente è 32767, BCD.



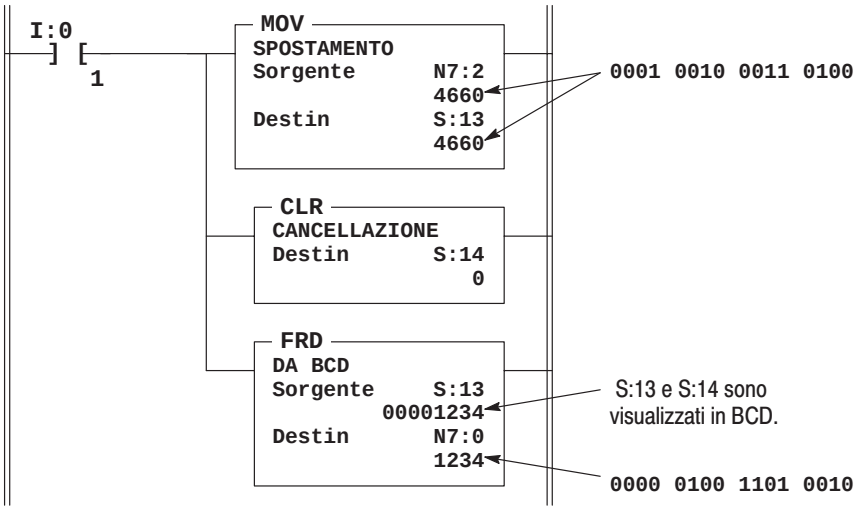


Dovete convertire i valori BCD in interi prima di utilizzarli nel vostro programma ladder. Se non convertite i valori, il processore li tratta come interi ed il loro valore si perde.

Nota

Se come sorgente per l'istruzione FRD viene usato il registro matematico (S:13 e S:14) ed il valore BCD non supera 4 cifre, accertatevi di azzerare la parola S:14 prima di eseguire l'istruzione FRD. Se S:14 non è azzerato ed un valore è contenuto in questa parola a causa di un'altra istruzione matematica posta altrove nel programma, nella parola di destinazione viene posto un valore decimale scorretto.

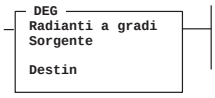
Di seguito viene illustrato l'azzeramento di S:14 prima di eseguire l'istruzione FRD:



Quando la condizione di ingresso I:0/1 è impostata (1), un valore BCD (trasferito dal selettore rotativo, ad esempio) si sposta dalla parola N7:2 nel registro matematico. La parola di stato S:14 viene quindi azzerata per assicurare che non siano presenti dati indesiderati quando si esegue l'istruzione FRD.

Radianti in gradi (DEG)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓



Istruzione di uscita

Usate questa istruzione per convertire radianti (sorgente) in gradi e memorizzate il risultato nella destinazione. Viene applicata la seguente formula:

Sorgente $\times$ 180/Π
dove Π = 3,141592

Usate questa istruzione con processori SLC 5/03 OS302 e SLC 5/04 OS401.

Immissione dei parametri

- **Sorgente** sono valori interi e/o a virgola mobile
- **Destinazione** è l'indirizzo della parola dove vengono memorizzati i dati.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato se viene generato un overflow o viene rilevato un ingresso non supportato; altrimento è azzerato.
Zero (Z)	impostato se il valore di destinazione è azzerato.
Segno (S)	impostato se la parola di sorgente è negativa; altrimenti azzerato.

Gradi in radianti (RAD)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
RAD
Gradi in radianti
Sorgente

Destin
```

Istruzione di uscita

Usate questa istruzione per convertire gradi (sorgente) in radianti e memorizzate il risultato nella destinazione. Viene applicata la seguente formula:

Sorgente $\times$ $\Pi/180$
dove $\Pi = 3{,}141592$

Usate questa istruzione con i processori SLC 5/03 OS302 e SLC 5/04 OS401.

Immissione dei parametri

- **Sorgente** sono valori interi e/o a virgola mobile
- **Destinazione** è l'indirizzo della parola dove vengono memorizzati i dati.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:	Azione del processore:
Riporto (C)	sempre azzerato.
Overflow (V)	impostato se viene generato un overflow o viene rilevato un ingresso non supportato; altrimento è azzerato.
Zero (Z)	impostato se il valore di destinazione è azzerato.
Segno (S)	impostato se la parola di sorgente è negativa; altrimenti azzerato.

Decodifica a 4 a 1 su 16 (DCD)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
DCD
DECOD. 4 A 1 DI 16
Sorgente

Destin
```

Istruzione d'uscita

Quando eseguita, questa istruzione imposta un bit della parola di destinazione. Il bit particolare che si attiva dipende dal valore dei primi quattro bit della parola di sorgente.

Usate questa istruzione per multiplexare dati in applicazioni come selettori rotativi, tastiere e banchi di interruttori.

	Sorgente					Destinazione															
Bit	15–04	03	02	01	00	15	14	13	12	11	10	09	08	07	06	05	04	03	02	01	00
	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
	x	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
	x	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0
	x	0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0
	x	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0
	x	0	1	0	1	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0
	x	0	1	1	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0
	x	0	1	1	1	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0
	x	1	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0
	x	1	0	0	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0
	x	1	0	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0
	x	1	0	1	1	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0
	x	1	1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0
	x	1	1	0	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0
	x	1	1	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	x	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

Immissioni dei parametri

- **Sorgente** è l'indirizzo che contiene le informazioni da decodificare. Solo i primi quattro bit (0–3) sono usati dall'istruzione DCD. I bit rimanenti possono essere usati per altre specifiche necessità applicative. Cambiare il valore dei primi quattro bit di questa parola per selezionare un bit della parola di destinazione.
- **Destinazione** è l'indirizzo della parola in cui vanno memorizzati i dati.

Aggiornamenti dei bit di stato aritmetici

Nessuno.

Codificazione da 1 su 16 a 4 (ENC)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓					

```
ENC
CODIF. 1 SU 16 A 4
Sorgente

Destin
```

Istruzione d'uscita

Quando il ramo è vero, questa istruzione di uscita cerca nella sorgente dal bit più basso al più alto per trovare il primo bit impostato. La posizione corrispondente del bit è scritta in destinazione come intero come indicato nella tabella seguente.

	Sorgente																Destinazione				
Bit	15	14	13	12	11	10	09	08	07	06	05	04	03	02	01	00	15–04	03	02	01	00
	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	x	0	0	0	0
	x	x	x	x	x	x	x	x	x	x	x	x	x	x	1	0	x	0	0	0	1
	x	x	x	x	x	x	x	x	x	x	x	x	x	1	0	0	x	0	0	1	0
	x	x	x	x	x	x	x	x	x	x	x	x	1	0	0	0	x	0	0	1	1
	x	x	x	x	x	x	x	x	x	x	x	1	0	0	0	0	x	0	1	0	0
	x	x	x	x	x	x	x	x	x	x	1	0	0	0	0	0	x	0	1	0	1
	x	x	x	x	x	x	x	x	x	1	0	0	0	0	0	0	x	0	1	1	0
	x	x	x	x	x	x	x	x	1	0	0	0	0	0	0	0	x	0	1	1	1
	x	x	x	x	x	x	x	1	0	0	0	0	0	0	0	0	x	1	0	0	0
	x	x	x	x	x	x	1	0	0	0	0	0	0	0	0	0	x	1	0	0	1
	x	x	x	x	x	1	0	0	0	0	0	0	0	0	0	0	x	1	0	1	0
	x	x	x	x	1	0	0	0	0	0	0	0	0	0	0	0	x	1	0	1	1
	x	x	x	1	0	0	0	0	0	0	0	0	0	0	0	0	x	1	1	0	0
	x	x	1	0	0	0	0	0	0	0	0	0	0	0	0	0	x	1	1	0	1
	x	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	1	1	1	0
	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	x	1	1	1	1

Immissione dei parametri

- **Sorgente** è l'indirizzo della parola da codificare. Dovrebbe essere attivato solo un bit alla volta di questa parola. Se nella sorgente sono attivati più bit, i bit di destinazione si imposteranno a seconda del bit meno significativo impostato. Se si usa una sorgente di zero, tutti i bit della destinazione sono azzerati e viene impostato il bit zero.
- **Destinazione** è l'indirizzo che contiene le informazioni di codificazione di bit. I bit da 4 a 15 della destinazione sono azzerati dall'istruzione ENC.

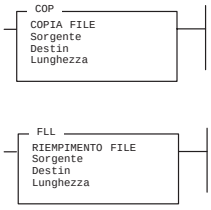
Aggiornamenti dei bit di stato aritmetici

I bit di stato aritmetico si trovano in Parola 0, bit 0–3 nel file (i file) di stato del controllore. Dopo che un'istruzione è stata eseguita, i bit di stato aritmetico nel file di stato sono aggiornati:

Con questo bit:		Azione del processore:
S:0/0	Riporto (C)	sempre azzerato.
S:0/1	Overflow (V)	impostato se, nella sorgente, sono impostati più di un bit; altrimenti azzerato. Il bit di overflow matematico (S:5/0) *non* è impostato.
S:0/2	Zero (Z)	impostato se il valore di destinazione è zero.
S:0/3	Segno (S)	sempre azzerato.

Copy File (COP) and Fill File (FLL) Instructions

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓



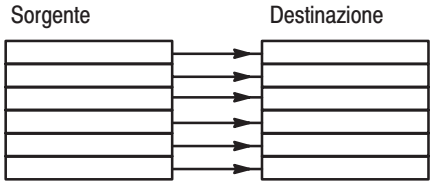
Istruzioni di uscita

Il tipo di file di destinazione determina il numero di parole che l'istruzione trasferisce. Ad esempio, se il tipo di file di destinazione è un contatore ed il tipo di file di sorgente è un intero, tre parole di interi sono trasferite per ogni elemento nel file tipo contatore.

Dopo aver eseguito un'istruzione COP o FLL il registro degli indici S:24 viene azzerato.

Uso di COP

Questa istruzione copia blocchi di dati da una locazione ad un'altra. Non usa nessun bit di stato. Se avete bisogno di un bit di abilitazione, programmate un'istruzione di uscita (OTE) in parallelo usando un bit interno come indirizzo di uscita. La figura seguente mostra il modo in cui sono gestiti dati dell'istruzione file.



Da file a file

Immissione di parametri

Quando programmate questa istruzione, immettete i seguenti parametri:

- **Sorgente** è l'indirizzo della prima parola nel file da copiare. Se si usa un processore SLC 5/03 OS301, OS302 o SLC 5/04 OS401, vengono supportati i valori a virgola mobile e le stringhe.
- **Destinazione** è l'indirizzo iniziale dove i dati vanno memorizzati. Dovete usare l'indicatore di file (#) nell'indirizzo. Se si usa un processore SLC 5/03 OS301, OS302 o SLC 5/04 OS401, vengono supportati i valori a virgola mobile e le stringhe.

- **Lunghezza** è il numero di *elementi* nel file da copiare. Vedere la tabella alla pagina seguente.
  - Per i processori SLC, se il tipo di file di destinazione è di 3 parole per elemento (timer o contatore), potete specificare una lunghezza massima di 42. Se il tipo di file di destinazione è di 1 parola per elemento, potete specificare una lunghezza massima di 128 parole.
  - Per i controllori MicroLogix 1000, vedete la tabella di cui sotto:

Se il tipo di file di destinazione è:	Potete specificare una lunghezza massima di:
un'uscita	1
un ingresso	2
uno stato	33
un bit	32
un timer	40
un contatore	32
un controllo	16
un intero	105

Nota

Le lunghezze massime si applicano quando la sorgente è dello stesso tipo di file.

Tutti gli elementi sono copiati dal file sorgente nel file di destinazione ogni volta che l'istruzione è eseguita. Gli elementi vengono copiati in ordine ascendente.

Se il tipo di file di destinazione è un timer, un contatore o un file di controllo, accertatevi che le parole di sorgente corrispondenti alle parole di stato del vostro file di destinazione contengano degli zero.

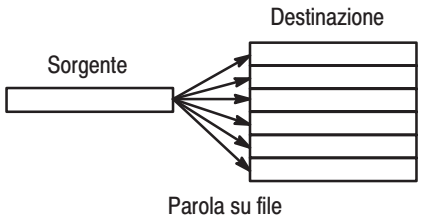
Accertatevi di specificare con precisione l'indirizzo iniziale e la lunghezza del blocco di dati che state copiando. L'istruzione non scrive su un limite di file (come tra i file N16 e N17) alla destinazione. Se si tenta di scrivere sopra un limite di file, si verifica un errore.

Potete eseguire degli scorrimenti di file specificando un indirizzo dell'elemento sorgente uno o più elementi più grande dell'indirizzo dell'elemento di destinazione all'interno dello stesso file. Questo fa scorrere i dati ad indirizzi di elementi inferiori.

Uso di FLL

Questa istruzione carica gli elementi di un file o con una costante di programma o con un valore da un indirizzo di elemento.

La seguente figura mostra il modo in cui vengono gestiti i dati dell'istruzione di file. L'istruzione riempie le parole di un file con un valore di sorgente. Non usa bit di stato. Se avete bisogno di un bit di abilitazione, programmate un'uscita parallela che usi un indirizzo di appoggio.



Immissione dei parametri

Quando programmate questa istruzione, immettete i seguenti parametri:

- **Sorgente** è una costante di programma o l'indirizzo di un elemento. L'indicatore di file (#) *non* è richiesto per un indirizzo di elemento. Se si usa un processore SLC 5/03 OS301, OS302 o SLC 5/04 OS401, vengono supportati i valori a virgola mobile e di stringa.
- **Destinazione** è l'indirizzo iniziale del file che volete riempire. Dovete usare l'indicatore di file (#) nell'indirizzo. Se si usa un processore SLC 5/03 OS301, OS302 o SLC 5/04 OS401, vengono supportati i valori a virgola mobile e di stringa.

- **Lunghezza** è il numero di *elementi* nel file da riempire.
  - Per i processori SLC, se il tipo di file di destinazione è di 3 parole per elemento (timer o contatore), potete specificare una lunghezza massima di 42. Se il tipo di file di destinazione è di 1 parola per elemento, potete specificare una lunghezza massima di 128 parole.
  - Per i controllori MicroLogix 1000, vedete la tabella di cui sotto:

Se il tipo di file di destinazione è:	potete specificare una lunghezza massima di:
un'uscita	1
un ingresso	2
uno stato	33
un bit	32
un timer	40
un contatore	32
un controllo	16
un intero	105

Tutti gli elementi sono riempiti andando dal valore di sorgente (generalmente una costante) nel file di destinazione specificato ad ogni scansione in cui il ramo è vero. Gli elementi sono riempiti in ordine ascendente.

L'istruzione alla destinazione non scrive su un limite di file (come tra i file N16 e N17). Se si tenta di scrivere sopra un limite di file, si verifica un errore.

Panoramica delle istruzioni di trasferimento e di logica

Le seguenti informazioni di carattere generale si applicano alle istruzioni di spostamento e di logica.

Immissione dei parametri

- **Sorgente** è l'indirizzo del valore su cui va effettuata l'operazione logica o di spostamento. Può essere l'indirizzo di una parola o una costante di programma, salvo diversa indicazione. Se l'istruzione ha due operandi di sorgente, non accetta le costanti in entrambi gli operandi.

  Se si usa un processore SLC 5/03 OS301, OS302 or SLC 5/04 OS400, OS401, vengono supportati i valori a virgola mobile e di stringa.

- **Destinazione** è l'indirizzo in cui vengono memorizzati i dati risultanti. Deve essere un indirizzo di parola.

Uso dell'indirizzamento indicizzato di parola

Avete la possibilità di usare gli indirizzi indicizzati di parola nei parametri delle istruzioni che specificano indirizzi di parola. L'indirizzamento indicizzato viene illustrato nell'appendice C.

Aggiornamenti dei bit di stato aritmetici

I bit aritmetici di stato si trovano in parola 0, bit 0–3 nel file di stato del controllore. Dopo aver eseguito un'istruzione, i bit aritmetici di stato nel file di stato sono aggiornati.

Uso dell'indirizzamento di parola indiretto

Avete la possibilità di usare indirizzi indiretti a livello di parola e di bit nelle istruzioni specificando gli indirizzi di parola utilizzando processori SLC 5/03 OS302 e SLC 5/04 OS401. Per ulteriori informazioni fate riferimento all'appendice C.

Cambiamenti del registro matematico, S:13 e S:14

Le istruzioni di spostamento e logiche non incidono sul registro matematico.

Spostamento (MOV)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
MOV
SPOSTAMENTO
Sorgente

Destin
```

Istruzione di uscita

Questa istruzione di uscita sposta i dati della sorgente in destinazione. Finché il ramo rimane vero, l'istruzione trasferisce dati ad ogni scansione.

Immissione dei parametri

Quando programmate questa istruzione immettete i seguenti parametri:

- **Sorgente** è l'indirizzo dei dati o la costante che volete spostare.
- **Destinazione** è l'indirizzo in cui l'istruzione trasferisce i dati.

Nota applicativa: se desiderate spostare una parola di dati senza influenzare i flag matematici, invece dell'istruzione MOV usate una istruzione copia (COP) con lunghezza di 1 parola.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:		Azione del processore:
S:0/0	Riporto (C)	sempre azzerato.
S:0/1	Overflow (V)	sempre azzerato.
S:0/2	Zero (Z)	impostato se il risultato è zero; altrimenti azzerato.
S:0/3	Segno (S)	impostato se il risultato è negativo (il bit più significativo è impostato); altrimenti azzerato.

Spostamento mascherato (MVM)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
MVM
SPOST. MASCHER.
Sorgente

Maschera

Destin
```

Istruzione di uscita

L'istruzione MVM è un'istruzione di parola che sposta dati da una sorgente ad una destinazione e permette a parte dei dati di destinazione di essere mascherati da una parola. Finché il ramo rimane vero, l'istruzione sposta dati ad ogni scansione.

Immissione dei parametri

Quando programmate questa istruzione, immettete i seguenti parametri:

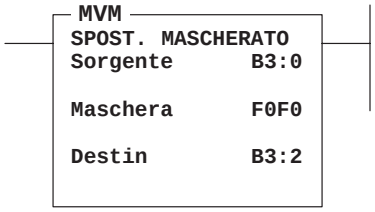
- **Sorgente** è l'indirizzo dei dati che volete spostare.
- **Maschera** è l'indirizzo della maschera tramite cui l'istruzione sposta i dati; la maschera può essere un valore esadecimale (costante).
- **Destinazione** è l'indirizzo in cui l'istruzione trasferisce i dati.

Aggiornamenti dei bit aritmetici di stato

Con questo bit:		Azione del processore:
S:0/0	Riporto (C)	sempre azzerato.
S:0/1	Overflow (V)	sempre azzerato.
S:0/2	Zero (Z)	impostato se il risultato è zero; altrimenti azzerato.
S:0/3	Segno (S)	impostato se il risultato è negativo; altrimenti azzerato.

Funzionamento

Quando il ramo contenente questa istruzione è vero, i dati all'indirizzo della sorgente passano attraverso la maschera verso l'indirizzo di destinazione. Vedere la figura seguente.



B3:2 prima dello spostamento

1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

sorgente B3:0

0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1

Maschera F0F0

1	1	1	1	0	0	0	0	1	1	1	1	0	0	0	0

B3:2 dopo lo spostamento

0	1	0	1	1	1	1	1	0	1	0	1	1	1	1	1

Si mascherano i dati ponendo i bit nella maschera a zero; si fanno passare i dati ponendo i bit nella maschera a uno. La maschera può essere costante, oppure potete variarla assegnandole un indirizzo diretto. *I bit destinazione che corrispondono a zero nella maschera non sono cambiati.*

And (AND)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
AND
AND BIT PER BIT
Sorgente A

Sorgente B

Destin
```

Istruzione di uscita

Il valore nella sorgente A viene messo in AND bit per bit con il valore nella sorgente B e poi memorizzato in destinazione.

Tabella verità

Dest = A AND B		
A	**B**	**Destin**
0	0	0
1	0	0
0	1	0
1	1	1

Le sorgenti A e B possono essere un indirizzo di parola o una costante ma non possono essere entrambe una costante. La destinazione deve essere un indirizzo di parola.

Nota applicativa: se immettete delle costanti potete usare l'operatore (&) per cambiare la radice della vostra immissione. Ad esempio, invece di immettere –1 come costante, potete immettere &B1111111111111111 o &HFFFF.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:		Azione del processore:
S:0/0	Riporto (C)	sempre azzerato.
S:0/1	Overflow (V)	sempre azzerato.
S:0/2	Zero (Z)	impostato se il risultato è zero; altrimenti azzerato.
S:0/3	Segno (S)	impostato se il bit più significativo è impostato; altrimenti azzerato.

Or inclusivo (OR)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
OR
OR INCL. BIT PER
BIT
Sorgente A

Sorgente B

Destin
```

Istruzione di uscita

Il valore nella sorgente A viene messo in OR bit per bit con il valore nella sorgente B e poi memorizzato in destinazione.

Tabella verità

Dest = A OR B		
A	**B**	**Dest**
0	0	0
1	0	1
0	1	1
1	1	1

Le sorgenti A e B possono essere un indirizzo di parola o una costante ma non possono essere entrambe una costante. La destinazione deve essere un indirizzo di parola.

Nota applicativa: se immettete delle costanti potete usare l'operatore (&) per cambiare la radice della vostra immissione. Ad esempio, invece di immettere –1 come costante, potete immettere &B1111111111111111 o &HFFFF.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:		Azione del processore:
S:0/0	Riporto (C)	sempre azzerato.
S:0/1	Overflow (V)	sempre azzerato.
S:0/2	Zero (Z)	impostato se il risultato è zero; altrimenti azzerato.
S:0/3	Segno (S)	impostato se il risultato è negativo (si imposta il bit più significativo); altrimenti azzerato.

Or esclusivo (XOR)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
XOR
OR ESCL. BIT PER
BIT
Sorgente A

Sorgente B

Destin
```

Istruzione di uscita

Il valore nella sorgente A viene messo in OR esclusivo bit per bit con il valore nella sorgente B e poi memorizzato in destinazione.

Tabella verità

Dest = A AND B		
A	**B**	**Dest**
0	0	0
1	0	0
0	1	0
1	1	1

Le sorgenti A e B possono essere un indirizzo di parola o una costante ma non possono essere entrambe una costante. La destinazione deve essere un indirizzo di parola.

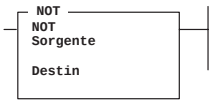
Nota applicativa: se immettete delle costanti potete usare l'operatore (&) per cambiare la radice della vostra immissione. Ad esempio, invece di immettere –1 come costante, potete immettere &B1111111111111111 o &HFFFF.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:		Azione del processore:
S:0/0	Riporto (C)	sempre azzerato.
S:0/1	Overflow (V)	sempre azzerato.
S:0/2	Zero (Z)	impostato se il risultato è zero; altrimenti azzerato.
S:0/3	Segno (S)	impostato se il bit più significativo è impostato; altrimenti azzerato.

Not (NOT)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓



Istruzione di uscita

Il valore di sorgente viene negato bit per bit e poi memorizzato in destinazione (complemento di uno).

Tabella verità

Dest = NOT A	
A	**Dest**
0	1
1	0

La sorgente e la destinazione devono essere indirizzi di parole.

Nota applicativa: se immettete delle costanti potete usare l'operatore (&) per cambiare la radice della vostra immissione. Ad esempio, invece di immettere –1 come costante, potete immettere &B1111111111111111 o &HFFFF.

Aggiornamento dei bit aritmetici di stato

Con questo bit:		Azione del processore:
S:0/0	Riporto (C)	sempre azzerato.
S:0/1	Overflow (V)	sempre azzerato.
S:0/2	Zero (Z)	impostato se il risultato è zero; altrimenti azzerato.
S:0/3	Segno (S)	impostato se il risultato è negativo (il bit più significativo è impostato); altrimenti azzerato.

Negazione (NEG)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
NEG
NEGAZIONE
Sorgente

Destin
```

Istruzione di uscita

Usate l'istruzione NEG per cambiare il segno di un valore e quindi porlo nella destinazione. La destinazione contiene il complemento di due della sorgente. Ad esempio, se la sorgente è 5, la destinazione sarà –5.

La sorgente e la destinazione devono essere indirizzi di parole.

Aggiornamenti dei bit di stato aritmetici

Con questo bit:		Azione del processore
S:0/0	Riporto (C)	cancellato se 0 o overflow, altrimenti impostato.
S:0/1	Overflow (V)	impostato se overflow, altrimenti azzerato. L'overflow si verifica solo se la sorgente è –32.768. All'overflow, viene impostato anche il flag di errore minore. In destinazione viene posto il valore 32.767. Se S:2/14 è impostato, l'overflow senza segno, troncato rimane in destinazione. Per destinazioni a virgola mobile, rimane nella destinazione il risultato dell'overflow .
S:0/2	Zero (Z)	impostato se il risultato è zero; altrimenti azzerato.
S:0/3	Segno (S)	impostato se il risultato è negativo, altrimenti azzerato.

Panoramica delle istruzioni FIFO e LIFO

Le istruzioni FIFO caricano parole in un file e le scaricano nello stesso ordine in cui sono state caricate. La prima parola ad entrare è la pima parola ad uscire.

Le istruzioni LIFO caricano parole in un file e le scaricano nell'ordine opposto in cui sono state caricate. L'ultima parola ad entrare è la prima parola ad uscire.

Immissione dei parametri

Quando programmate queste istruzioni, immettete i seguenti parametri:

- **Sorgente** è l'indirizzo di una parola o una costante (da –32.768 a 32.767) che diventa il valore successivo della catasta.
- **Destinazione** (Dest) è l'indirizzo di una parola che memorizza il valore che esce dalla catasta.

Questa istruzione:	scarica il valore da:
FFU di FIFO	prima parola
LFU di LIFO	ultima parola entrata

- **FIFO/LIFO** è l'indirizzo della catasta. Deve essere l'indirizzo di una parola indicizzata in un file di bit, ingressi, uscite o di interi. Usate lo stesso indirizzo FIFO per le istruzioni FFL e FFU associate; usate lo stesso indirizzo LIFO per le istruzioni LFL e LFU associate.
- **Lunghezza** specifica il numero massimo di parole nella catasta. Per i processori SLC questa è 128 parole e 105 parole per controllori MicroLogix 1000. Indirizzate il valore della lunghezza con il mnemonico (LEN).
- **Posizione** è il posto disponibile successivamente dove l'istruzione carica i dati nella catasta. Questo valore cambia dopo ogni operazione di carico o di scarico. Indirizzate il valore della posizione con il mnemonico (POS).
- **Controllo** è l'indirizzo della parola di controllo. Nella parola di controllo sono memorizzati i bit di stato, la lunghezza della catasta ed il valore della posizione. Non usate l'indirizzo della parola di controllo per nessuna altra istruzione.

I bit di stato della parola di controllo sono indirizzati in maniera mnemonica. Questi includono:

- **Bit di vuoto EM** (bit 12) impostato dal processore per indicare che la catasta è vuota.
- **Bit di completamento DN** (bit 13) impostato dal controllore per indicare che la catasta è piena. Questo inibisce l'ulteriore carico della catasta.
- **Bit di abilitazione FFU/LFU EU** (bit 14) impostato per una transizione da falso a vero del ramo FFU/LFU ed azzerato per una transizione da vero a falso.
- **Bit di abilitazione FFL/LFL EN** (bit 15) impostato per una transizione da falso a vero del ramo FFL/LFL ed azzerato per una transizione da vero a falso.

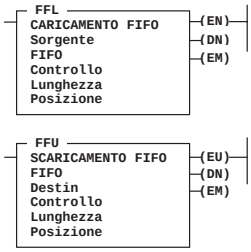
Effetti sul registro indice S:24

Il valore presente in S:24 viene sostituito dal valore della posizione quando si verifica una transizione da falso a vero del ramo FFL/FFU o LFL/LFU. Per FFL/LFL, viene posto in S:24 il valore della posizione determinato all'ingresso nell'istruzione. Per FFU/LFU, viene posto in S:24 il valore della posizione determinato all'uscita dell'istruzione.

Quando il bit DN è impostato, una transizione da falso a vero del ramo FFL/LFL non cambia il valore della posizione o il valore del registro indici. Quando il bit EM è impostato, una transizione da falso a vero del ramo FFU/LFU non cambia il valore della posizione o il valore del registro indice.

Caricamento FIFO (FFL) Scaricamento FIFO (FFU)

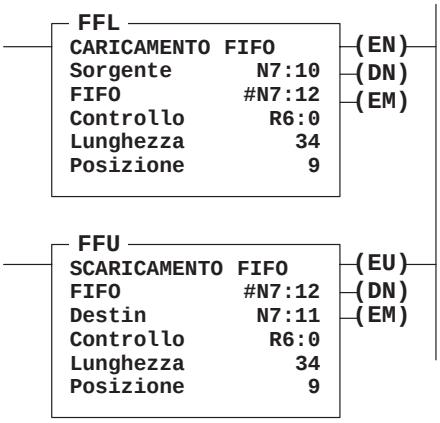
ML1000	Fixed	5/01	5/02	5/03	5/04
✓			✓	✓	✓



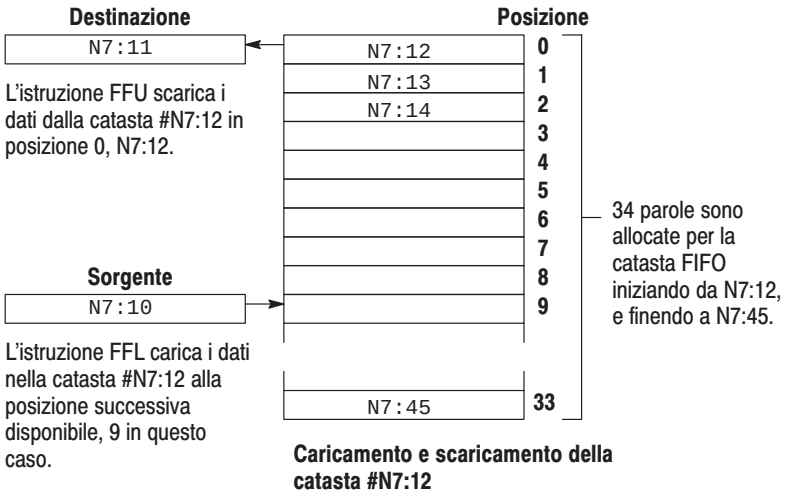
Istruzioni di uscita

Le istruzioni FFL e FFU vengono usate in coppia. L'istruzione FFL carica parole in un file creato dall'utente che si chiama catasta FIFO. L'istruzione FFU scarica parole dalla catasta FIFO nello stesso ordine in cui le parole sono entrate.

I parametri delle istruzioni sono stati programmati nella coppia di istruzioni FFL – FFU mostrata di seguito.



Coppia istruzioni FFL–FFU



Caricamento e scaricamento della catasta #N7:12

Funzionamento delle istruzioni FFL: quando le condizioni di ramo passano da false a vere il processore imposta il bit (EN) di abilitazione FFL. Questo carica il contenuto della sorgente, N7:10 nell'elemento della catasta indicata dal numero della posizione, 9. Il valore della posizione quindi incrementa.

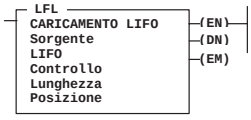
L'istruzione FFL carica un elemento ad ogni transizione da falso a vero del ramo, finché la catasta non è piena (34 elementi). Il processore poi imposta il bit di completamento (DN), impedendo la continuazione del carico.

Funzionamento delle istruzioni FFU: quando le condizioni di ramo passano da false a vere, il processore imposta il bit (EU) di abilitazione FFU. Questo scarica il contenuto dell'elemento alla posizione 0 della catasta nella destinazione N7:11. Tutti i dati nella catasta sono fatti scorrere di un elemento verso la posizione zero e l'elemento con numero di posizione più alto è azzerato. Il valore della posizione quindi diminuisce.

L'istruzione FFU scarica un elemento ad ogni transizione da falso a vero del ramo, finché la catasta non è vuota. Il processore poi imposta il bit vuoto (EM).

Caricamento LIFO (LFL) Scaricamento LIFO (LFU)

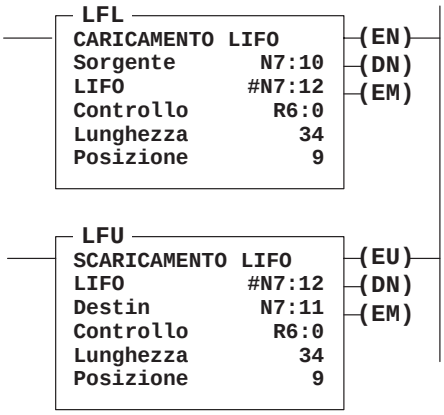
ML1000	Fixed	5/01	5/02	5/03	5/04
✓			✓	✓	✓



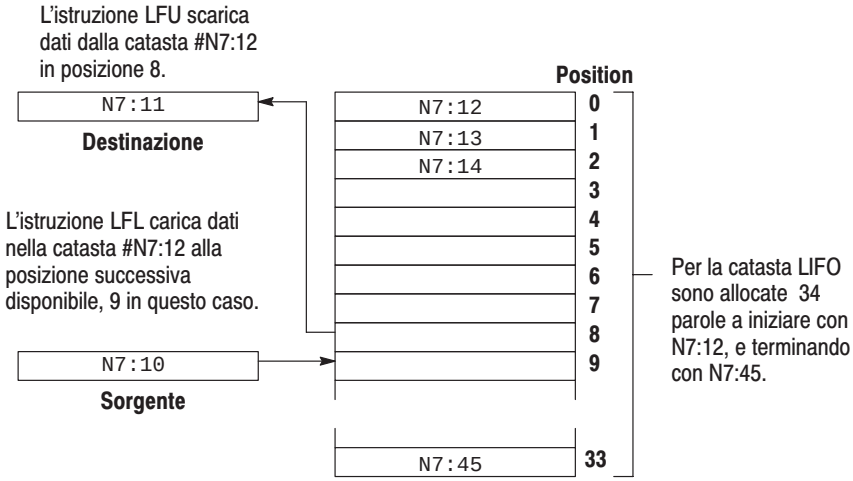
Le istruzioni LFL e LFU vengono usate in coppia. L'istruzione LFL carica parole in un file creato dall'utente chiamato catasta LIFO. L'istruzione LFU scarica le parole dalla catasta LIFO nell'ordine opposto a quello con cui erano entrate.

Istruzioni di uscita

Nella coppia di istruzioni LFL – LFU indicata sotto, sono stati programmati i parametri delle istruzioni .



Coppia di istruzioni LFL–LFU



Caricamento e scaricamento della catasta #N7:12

Funzionamento delle istruzioni LFL: quando le condizioni di ramo passano da false a vere, il processore imposta il bit di abilitazione (EN) di LFL. Questo carica il contenuto della sorgente, N7:10, nell'elemento della catasta indicato dal numero della posizione, 9. Il valore della posizione allora incrementa.

L'istruzione LFL carica un elemento ad ogni transizione da falso a vero del ramo finché la catasta non è piena (34 elementi). Il processore imposta il bit di completamento (DN), impedendo la continuazione del carico.

Funzionamento delle istruzioni LFU: quando le condizioni di ramo passano da false a vere, il processore imposta il bi di abilitazione (EU) LFU. Questo scarica i dati dall'ultimo elemento caricato nella catasta (al valore della posizione meno 1), ponendolo in Destinazione, N7:11. Il valore della posizione poi diminuisce.

L'istruzione LFU scarica un elemento ad ogni transizione da falso a vero del ramo, finché la catasta non è vuota. Il processore poi imposta il bit vuoto (EM).

Esempio applicativo delle istruzioni per il trattamento dati nella perforatrice per carta

Questa sezione contiene rami ladder che dimostrano l'uso delle istruzioni per il trattamento dei dati. I rami sono parte dell'esempio applicativo della perforatrice descritto nell'appendice H. Farete delle aggiunte alla subroutine nel file 7 che è iniziata nel capitolo 2.

```
Ramo 7:3
Sposta il valore del selettore rotativo BCD ad una cifra in un registro
interno di interi. Questo viene fatto per allineare correttamente i
quattro segnali di ingresso BCD prima di eseguire l'istruzione di
conversione da BCD a interi (FRD).  Il selettore rotativo viene usato
per permettere all'operatore di immettere lo spessore della carta che
deve essere perforata. Lo spessore viene immesso in unità di 1/4 di
pollice. Questo permette una gamma da 1/4 poll. a 2,25 poll.

|                                            Bit BCD 0 |Bit FRD 0    |
|                                               I:0       N7:14      |
|-----------------------------------------+----] [--------( )-----+-|
|                                         |      11          0    | |
|                                         | Bit BCD 1 |Bit FRD 1  | |
|                                         |    I:0       N7:14    | |
|                                         +----] [--------( )-----+ |
|                                         |      12          1    | |
|                                         | Bit BCD 2 |Bit FRD 2  | |
|                                         |    I:0       N7:14    | |
|                                         +----] [--------( )-----+ |
|                                         |      13          2    | |
|                                         | Bit BCD 3 |Bit FRD 3  | |
|                                         |    I:0       N7:14    | |
|                                         +----] [--------( )-----+ |
|                                                14          3      |
```

Ramo 7:4
Converte il valore del selettore rotativo da BCD ad intero. Questo viene fatto perché il processore opera su valori interi. Inoltre questo ramo “filtra il rimbalzo” del selettore rotativo per assicurare che la conversione si verifichi solo su valori BCD validi. Notate che mentre l’operatore ruota il selettore BCD possono verificarsi valori BCD non validi.Questo è dovuto alle differenze del ritardo di propagazione del filtro di ingresso tra i 4 circuiti di ingresso che forniscono il valore di ingresso BCD.

```
| Bit                 valore                  valore BCD                |
| prima               ingresso BCD            filtrato                  |
| scans.              scansione                                         |
|                     precedente                                        |
|    S:1        +EQU---------------+         +FRD---------------+      |
|-+--]/[-------+UGUALE A          +-+-------+DA BCD            +-+--+-|
| |     15      |Sorgente A   N7:13| |       |Sorgente     N7:14| |  | |
| |             |                 0| |       |              0000| |  | |
| |             |Sorgente B   N7:14| |       |Destin       N7:12| |  | |
| |             |                 0| |       |                 0| |  | |
| |             +------------------+ |       +------------------+ |  | |
| |                                  | Bit        Bit             |  | |
| |                                  | overflow   errore          |  | |
| |                                  | mat        mat             |  | |
| |                                  |    S:0         S:5         |  | |
| |                                  +----] [---------(U)---------+  | |
| |                                         1             0         | |
| |                                                 valore          | |
| |                                                 ingresso BCD    |
| |                                                 questa          | |
| |                                                 scansione       | |
| |                                            +MOV---------------+ | |
| +--------------------------------------------+SPOSTAMENTO       +-+ |
|                                              |Sorgente     N7:14|   |
|                                              |                 0|   |
|                                              |Destin       N7:13|   |
|                                              |                 0|   |
|                                              +------------------+   |
```

Ramo 7:5
Assicura che l’operatore non possa selezionare uno spessore della carta uguale a 0. Se questo fosse permesso, il calcolo della durata della punta del trapano potrebbe risentirne ed i fori sarebbero di qualità scadente a causa della punta del trapano consumata. Di conseguenza, lo spessore minimo della carta usato per calcolare il logorio della punta del trapano è di 1/4 poll.

```
|      valore                                      valore            |
|      BCD                                         BCD               |
|      filtrato                                    filtrato          |
| +EQU---------------+                           +MOV---------------+ |
|-+UGUALE A          +---------------------------+SPOSTAMENTO       +-|
| |Sorgente A   N7:12|                           |Sorgente         1| |
| |                 0|                           |                  | |
| |Sorgente B       0|                           |Destin       N7:12| |
| |                  |                           |                 0| |
| +------------------+                           +------------------+ |
```

5 Istruzioni di flusso del programma

Questo capitolo contiene informazioni di carattere generale sulle istruzioni di esecuzione del programma e spiega come esse funzionino in un programma applicativo. Ciascuna delle istruzione include informazioni su:

- rappresentazione grafica dell'istruzione
- come utilizzare l'istruzione

Inoltre, l'ultima sezione contiene un esempio di applicazione per una macchina perforatrice per carta che spiega le istruzioni di controllo dell'esecuzione del programma usate.

Istruzioni di controllo di flusso del programma

Istruzione		Scopo	Pagina
Mnemonico	**Nome**		
JMP e LBL	Salto a label e Label	Salta in avanti o indietro all'istruzione di label specifica.	**5-3**
JSR, SBR, e RET	Salto a subroutine, Subroutine, e Ritorno a subroutine	Salta ad una subroutine designata e ritorna.	**5–5**
MCR	Reset di controllo principale	Disattiva tutte le uscite non ritentive in una sezione del programma ladder.	**5–8**
TND	Fine temporanea	Delimita una fine temporanea che arresta l'esecuzione del programma.	**5–10**
SUS	Sospensione	Identifica le condizioni specifiche per la soluzione dei problemi del programma e l'individuazione dei problemi del sistema.	**5–11**
IIM	Input immediato mascherato	Programma un input immediato con maschera.	**5–12**
IOM	Output immediato mascherato	Programma un'uscita immediata con maschera.	**5–13**
REF	Aggiornamento degli I/O	Interrompe la scansione del programma per eseguire la scansione degli I/O e le comunicazioni di servizio.	**5–14**

Informazioni sulle istruzioni di controllo dell'esecuzione del programma

Utilizzate queste istruzioni per controllare la sequenza di esecuzione del programma.

Le istruzioni di controllo consentono di cambiare l'ordine nel quale il processore esegue la scansione di un programma ladder. Solitamente queste istruzioni vengono utilizzate per ridurre al minimo il tempo di scansione, creare un programma più efficiente ed individuare i problemi del programma ladder.

Salto a label (JMP) e Label (LBL)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

—(JMP)—

——]LBL[——

Usate queste istruzioni in coppia per saltare parti del programma ladder.

Se il ramo contenente l'istruzione di salto a label è:	Allora il programma:
Vera	Salta dal ramo contenente l'istruzione JMP al ramo contenente l'istruzione LBL e continua l'esecuzione. Potete saltare in avanti o all'indietro.
Falsa	Non esegue l'istruzione JMP.

Saltando in avanti ad una label si risparmia del tempo di scansione del programma trascurando un segmento del programma fin quando non risulta necessario. Saltando all'indietroil controllore esegue ripetutamente segmenti di programma.

Nota

Fate attenzione a non saltare all'indietro un numero eccessivo di volte. Il timer di watchdog potrebbe scadere e far andare in errore il controllore. Utilizzate un contatore, un timer o il registro di "scansione del programma" (registro di stato del sistema, parola S:3, bit 0–7) per limitare la quantità di tempo di esecuzione ripetuta all'interno delle istruzioni JMP/LBL.

Immissione dei parametri

Immettete un numero di label decimale da 0 a 999. Potete utilizzare un massimo di:

- 256 label per i processori SLC in ciascun file di subroutine
- 1.000 label per i controllori MicroLogix 1000 in ciascun file di subroutine

Utilizzo di JMP

L'istruzione JMP permette che il controllore salti dei rami. Potete saltare alla stessa label da una o più istruzioni JMP.

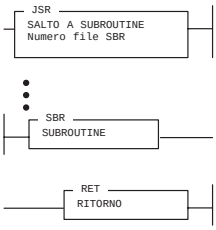
Utilizzo di LBL

Questa istruzione di ingresso è la destinazione delle istruzioni JMP che hanno lo stesso numero di label. Dovete programmare questa istruzione come la prima di un ramo. Questa istruzione non ha bit di controllo.

Potete programmare salti multipli alla stessa label assegnando lo stesso numero di label a più istruzioni JMP. I numeri di label però devono essere univoci.

Nota *Non saltate (JMP) in una zona MCR. Le istruzioni programmate all'interno di questa sezione che cominciano con l'istruzione LBL e terminano con l'istruzione 'END MCR' vengono sempre valutate come se la zona MCR fosse vera, indipendentemente dallo stato vero dell'istruzione "START MCR".*

Salto a subroutine (JSR), Subroutine (SBR) e ritorno (RET)



Le istruzioni JSR, SBR e RET vengono utilizzate per guidareil controllore all'esecuzione di un file di subroutine separato all'interno del programma ladder e di tornare all'istruzione che segue l'istruzione JSR.

Nota

Se fate uso dell'istruzione SBR, questa deve essere la prima istruzione sul primo ramo nel file del programma che contiene la subroutine.

Usate una subroutine per memorizzare sezioni della logica del programma che devono essere eseguite da punti diversi all'interno del programma applicativo. Una subroutine risparmia memoria poiché la programmate una sola volta.

Aggiornate gli I/O più importanti all'interno delle subroutine utilizzando istruzioni di input e/o output immediato (IIM, IOM), specialmente se la vostra applicazione richiede subroutine annidate o particolarmente lunghe. In caso contrario, il controllore non aggiorna gli I/O fin quando non raggiunge la fine del programma principale (dopo aver eseguito tutte le subroutine).

Le uscite controllate all'interno di una subruotine rimangono nel loro ultimo stato fin quando la subroutine non viene eseguita nuovamente.

Annidamento di file di subroutine

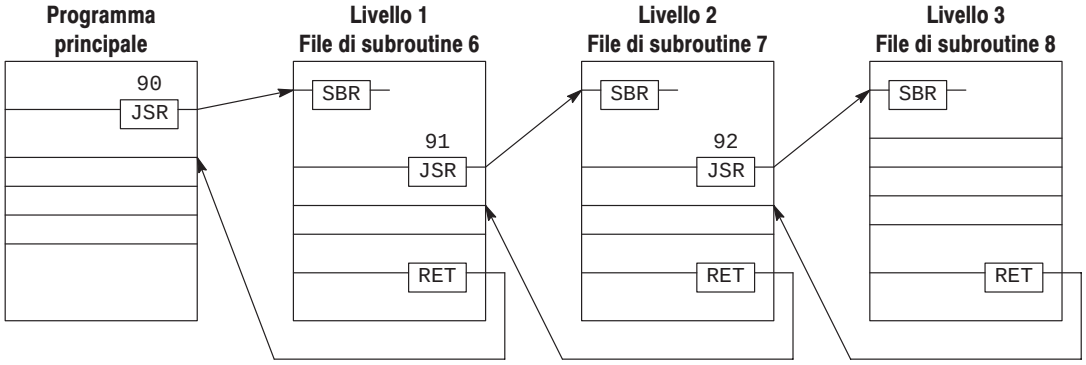
L'annidamento di subroutine permette di orientare il flusso di un programma dal programma principale ad una subroutine e quindi ad un'altra subroutine. Le seguenti regole riguardano l'annidamento di subroutine:

Potete annidare un massimo di otto livelli di subroutine. Se state utilizzando una subroutine STI, una subroutine di interrupt HSC oppure una routine utente di gestione degli errori, potete annidare subroutine per un massimo di tre livelli da ciascuna subroutine.

- Con i processori compatti e SLC 5/01, potete annidare le subroutine per un massimo di 4 livelli.

- Con i processori SLC 5/02, SLC 5/03 e SLC 5/04, potete annidare le subroutine per un massimo di 8 livelli. Se usate una subroutine STI, una subroutine di interrupt comandata da evento I/O o una routine utente di gestione degli errori, da ciascuna subroutine potete annidare un massimo di 3 livelli.

Il seguente esempio illustra il salto a subroutine successive, quindi il ritorno in ordine inverso.



Esempio di annidamento di subroutine fino al livello 3

Se viene richiamato un numero di livelli di subroutine maggiore di quello permesso (overflow dello stack delle subroutine), o se vengono eseguiti più ritorni rispetto ai livelli chiamati (underflow dello stack delle subroutine) si verifica un errore.

Utilizzo di JSR

Quando la condizione del ramo per un'istruzione JSR risulta essere vera, il processore salta all'istruzione di subroutine (SBR) all'inizio del file di subroutine di destinazione e riprende l'esecuzione da quel punto. Non potete saltare in qualsiasi parte di una subroutine, ma solo alla prima istruzione del file in questione.

Dovete programmare ciascuna subroutine in un proprio file di programma assegnandole un numero di file univoco:

- 3–255 per i processori SLC
- 4–15 per i processori MicroLogix 1000

Solo per processori compatti e SLC 5/01 – L'istruzione JSR non deve essere programmata in rami paralleli di uscita annidati. Se un ramo contiene uscite multiple con logica condizionale e viene rilevata un'istruzione JSR, si verifica un errore del compilatore.

Utilizzo di SBR

La subroutine di destinazione viene identificata dal numero di file immesso nell'istruzione JSR. L'istruzione serve da label o identificatore per un file di programma come file di subroutine regolare.

Questa istruzione non ha bit di controllo e viene sempre considerata come vera. L'istruzione deve essere programmata come la prima del primo ramo di una subroutine. L'utilizzo di questa istruzione è facoltativo; tuttavia, ve lo consigliamo.

Utilizzo di RET

Questa istruzione di uscita segna la fine dell'esecuzione di una subroutine o la fine di un file di subroutine. Forza il processore a riprendere l'esecuzione del file del programma principale dall'istruzione che segue la JSR del punto in cui è uscito dal programma. Nel caso di una serie di subroutine annidate, l'istruzione forza il processore a riprendere l'esecuzione del programma dalla subroutine precedente.

Il ramo contenente l'istruzione RET può essere condizionato se precede la fine della subroutine. In questo caso, il processore esclude il resto della subroutine solo se la condizione del suo ramo risulta essere vera.

Senza un'istruzione RET, l'enunciato END (sempre presente nella subroutine) riprende automaticamente l'esecuzione del programma dall'istruzione JSR nel programma ladder che ha chiamato la subroutine.

Nota

L'istruzione RET termina l'esecuzione della subroutine DII (processori SLC 5/03 e SLC 5/04), della subroutine STI, della subroutine di interrupt I/O richiamata ad evento e della routine utente di gestione degli errori quando viene utilizzato un processore SLC 5/02, SLC 5/03 o SLC 5/04.

Reset di controllo principale (MCR)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

—(MCR)—

Usate le istruzioni MCR in coppia per creare zone di programma che disattivano tutte le uscite non ritentive nella zona. I rami all'interno della zona MCR vengono comunque sottoposti a scansione, ma il tempo di scansione viene ridotto a causa del falso stato delle uscite non ritentive.

Se il ramo MCR che comincia la zona è:	Allora il controllore:
Vero	Esegue i rami nella zona MCR in base alla condizione di ingresso singola di ciascun ramo (come se la zona non esistesse)
Falso	Azzera tutte le istruzioni di uscita non ritentive nella zona MCR indipendentemente dalle condizioni di ingresso singole di ciascun ramo

Le zone MCR consentono di abilitare o inibire segmenti del programma, come le applicazioni di formule.

Quando programmate le istruzioni MCR, tenete a mente che:

- dovete terminare la zona con un'istruzione MCR non condizionale
- non potete annidare una zona MCR in un'altra
- non saltate in una zona MCR; se la zona è falsa, con il salto viene attivata
- ponete sempre l'istruzione MCR come l'ultima in un ramo.

Nota

L'istruzione MCR non sostitusce un relè hardware di controllo principale. Raccomandiamo che il sistema del controllore programmabile includa un relè hardware di controllo principale, oltre a pulsanti di arresto d'emergenza per bloccare l'alimentazione degli I/O.

Se avviate delle istruzioni come timer o contatori in una zona MCR, il funzionamento dell'istruzione cessa quando la zona viene disabilitata. Se necessario, riprogrammate le operazioni critiche fuori dalla zona.

Funzionamento del processore SLC

Non saltate (JMP) in una zona MCR. Le istruzioni programmate all'interno di questa zona che cominciano con l''istruzione LBL e terminano con l'istruzione 'END MCR' vengono sempre valutate come se la zona MCR fosse vera, indipendentemente dallo stato vero dell'istruzione "START MCR". Se la zona è falsa, il salto attiva la zona a partire da LBL fino alla fine della stessa.

Se avviate delle istruzioni come timer o contatori in una zona MCR, il funzionamento dell'istruzione cessa quando la zona viene disabilitata. Se necessario, riprogrammate le operazioni critiche fuori dalla zona.

Il timer TOF si attiva quando viene posto all'interno di una zona MCR falsa.

L'istruzione MCR non sostituisce un relè hardware di controllo principale. Raccomandiamo che il sistema del controllore programmabile includa un relè hardware di controllo principale, oltre a pulsanti di arresto d'emergenza per bloccare l'alimentazione degli I/O. I pulsanti di arresto d'emergenza possono essere monitorizzati ma non devono essere controllati dal programma ladder. Collegate questi dispositivi come descritto nel manuale di installazione

Processori SLC 5/03 e SLC 5/04 – Quando siete online e nel programma esiste un'istruzione MCR senza corrispondenza, l'istruzione END agisce come da seconda istruzione MCR non condizionale e tutti i rami che seguono la prima istruzione MCR vengono eseguiti tramite lo stato corrente dell'istruzione MCR.

Quando siete online, potete salvare il programma se esistono istruzioni MCR non controllate. Tuttavia, se siete offline ed esistono delle istruzioni MCR non controllate, si verifica un errore.

Fine temporanea (TND)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

—(TND)—

Istruzione di uscita

Questa istruzione, quando il ramo risulta essere vero, impedisce al processore di effettuare la scansione sul resto del file di programma, aggiorna gli I/O e riprende la scansione al ramo 0 del programma principale (file 2). Se il ramo dell'istruzione è falso, il processore continua la scansione fino alla prossima istruzione TND o fino all'istruzione END. Usare questa istruzione per effettuare il debugging graduale di un programma, o per escludere condizionatamente dall'esecuzione un file di programma o delle subroutine correnti.

Nota

L'uso di questa istruzione all'interno di una subroutine annidata termina l'esecuzione di tutte le subroutine annidate.

Controllori MicroLogix 1000
Onde evitare un errore non eseguite questa istruzione dalla routine utente di gestione degli errori (file 3), dalla routine di interrupt del contatore ad alta velocità (file 4) oppure dalla routine di interrupt temporizzato selezionabile (file 5).

Sospensione (SUS)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

Istruzione di uscita

Quando viene eseguita, questa istruzione forza il controllore a passare alla modalità di sospensione in attesa e memorizza l'ID di sospensione nella parola 7 (S:7) del file di stato. Tutte le uscite vengono disattivate.

Usate questa istruzione per catturare ed identificare condizioni specifiche per il debugging del programma e l'identificazione degli errori del sistema.

Immissione dei parametri

Quando programmate l'istruzione, immettete un numero di ID di sospensione da –32.768 a +32.767.

All'esecuzione dell'istruzione SUS, l'ID programmato e l'ID del file di programma dal quale viene eseguita l'istruzione SUS viene posto nel file di stato del sistema.

Input immediato mascherato (IIM)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
IIM
INPUT IMM. MASCEHRATO
Slot
Maschera
```

Istruzione di ingresso
Processori compatti e SLC 5/01 e controllori MicroLogix 1000

```
IIM
INPUT IMM. MASCHERATO
Slot
Maschera
Lunghezza
```

Istruzione di ingresso
Processori SLC 5/03 e SLC 5/04

Questa istruzione permette di aggiornare i dati prima della scansione normale degli ingressi. I dati provenienti da un ingresso specifico sono trasferiti tramite una maschera al file dei dati di ingresso, rendendo disponibili i dati alle istruzioni che seguono l'istruzione IIM nel programma ladder.

Per la maschera, un 1 nella posizione del bit di un ingresso passa i dati provenienti dalla sorgente in destinazione. Uno 0 impedisce ai dati di passare dalla sorgente alla destinazione.

Immissione dei parametri

Slot – Specificate il numero dello slot di ingresso ed il numero della parola relativa allo slot. Non occorre specificare la parola 0 di uno slot. I processori compatti e SLC 5/01 possono avere un massimo di 8 parole associate allo slot. I processori SLC 5/02, SLC 5/03 e SLC 5/04 possono avere un massimo di 32 parole associate allo slot (0–31).

Per tutti i microcontrollori specificate I1:0.0. Per i controllori a 16 I/O, gli ingressi I1:0/0–9 sono validi e gli ingressi I1:0/10–5 sono considerati non utilizzati (non esistono fisicamente). Per i controllori a 32 I/O, I1:0/0–15 e I1:1/0–3 sono validi. Specificate I1:1 se volete aggiornare immediatamente gli ultimi quattro bit di ingresso.

Esempio

I:2	Ingressi dello slot 2, parola 0
I:2.1	Ingressi dello slot 2, parola 1
I:1	Ingressi dello slot 1, parola 0

Maschera – Specificate una costante Hex o un indirizzo di registro.

Lunghezza – Per i processori SLC 5/03 e SLC 5/04, questo parametro viene utilizzato per trasferire più di una parola per slot.

Output immediato mascherato (IOM)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
IOM
OUTPUT IMM. MASCHERATO
Slot
Maschera
```

Istruzione di uscita
Processori compatti e SLC 5/01
e controllori MicroLogix 1000

```
IOM
OUTPUT IMM. MASCHERATO
Slot
Maschera
Lunghezza
```

Istruzione di uscita
Processori SLC 5/03 e SLC 5/04

Questa istruzione permette di aggiornare le uscite prima della scansione normale delle uscite. Quando è abilitata l'istruzione IOM si interrompe la scansione del programma e i dati provenienti dall'immagine delle uscite sono trasferiti tramite la maschera alle uscite specificate. Riprende quindi la scansione del programma .

Per la maschera, un 1 nella posizione del bit di un'uscita passa i dati provenienti dalla sorgente in destinazione. Uno 0 impedisce ai dati di passare dalla sorgente alla destinazione.

Immissione dei parametri

Slot – Specificate il numero dello slot di ingresso ed il numero della parola relativa allo slot. Non occorre specificare la parola 0 di uno slot. I processori compatti e SLC 5/01 possono avere un massimo di 8 parole associate allo slot. I processori SLC 5/02, SLC 5/03 e SLC 5/04 possono avere un massimo di 32 parole associate allo slot (0–31).

Per tutti i microcontrollori specificate O0:0.0. Per i controllori a 16 I/O O0:0/0–5 sono considerate uscite valite e O0:0/6–15 sono considerate non utilizzate (non eistono fisicamente). Per i controllori a 32 I/O, O0:0/0–11 sono considerate uscite valite e O0:0/12–15 sono considerate uscite non utilizzate.

Esempio

O:2	Uscite dello slot 2, parola 0
O:1	Uscite dello 1, parola 0
O:2.1	Uscite dello slot 2, parola 1

Maschera – Specificate una costante Hex o un indirizzo di registro.

Lunghezza – Per i processori SLC 5/03 e SLC 5/04, questo parametro viene utilizzato per trasferire più di una parola per slot.

Aggiornamento degli I/O (REF)

ML1000	Fixed	5/01	5/02	5/03	5/04
			✓	✓	✓

Utilizzo di un processore SLC 5/02

—(REF)—
Istruzione di uscita

L'istruzione REF non ha parametri di programmazione. Quando viene valutata come vera, la scansione del programma viene interrotta per eseguire la scansione I/O ed i segmenti di comunicazioni di servizio del ciclo operativo (scrittura uscite, servizio comunicazioni, lettura ingressi). Quindi la scansione riprende dalla istruzione che segue quella REF.

Non è permesso porre un'istruzione REF in una subroutine DII, STI, I/O o in una subroutine dell'utente di gestione errori.

I timer del watchdog e di scansione vengono azzerati a seguito di un'istruzione REF. Assicurarsi che l'istruzione REF non venga posta in un ciclo di programma senza fine.

Non porre l'istruzione REF in un programma ciclico a meno che non si sia analizzata attentamente.

Utilizzo di processori SLC 5/03 e SLC 5/04

```
REF
AGGIORNAMENTO I/O
Canale 0
Canale 1
```

Istruzione di uscita

Il funzionamento dell'istruzione REF nel processore SCL 5/03 e SCL 5/04 è uguale a quello nell'SCL 5/02. Tuttavia, utilizzando un processore SCL 5/03 o SCL 5/04 è possibile anche selezionare un canale di comunicazione specifico da servire.

- processore SCL 5/03
  - il canale 0 è RS-232/DF1 Full-Duplex o DH-485
  - il canale 1 è DH-485
- processore SCL 5/04
  - il canale 0 è DH-485, DF1 Full-Duplex, o ASCII
  - il canale 1 è DH+

Istruzioni per il controllo dell’esecuzione dei programmi nell’esempio applicativo della perforatrice per carta

Questa sezione contiene dei rami ladder per dimostrare l’uso delle istruzioni per il controllo dell’esecuzione dei programmi. I rami sono parte dell’esempio applicativo per la perforatrice per la carta descritto nell’appendice H. Fate delle aggiunte al programma principale nel file 2. I nuovi rami sono necessari per chiamare le altre subroutine che contengono la logica necessaria per far funzionare la macchina.

Aggiunta del file 2

```
Ramo 2:3
Questo ramo richiama la subroutine di sequenza del trapano, che gestisce il
funzionamento di una sequenza di foratura e riavvia il nastro a completamento della
stessa.
|                                                          +JSR---------------+ |
|----------------------------------------------------------+SALTO A SUBROUTINE+-|
|                                                          |No. file SBR     6| |
|                                                          +------------------+ |
Ramo 2:4
Questo ramo richiama la subroutine che rileva il livello di usura della punta del
trapano.
|                                                          +JSR---------------+ |
|----------------------------------------------------------+SALTO A SUBROUTINE+-|
|                                                          |No. file SBR     7| |
|                                                          +------------------+ |
Ramo 2:5
Nella subroutine DII (file 4) esiste una logica di inizializzazione che deve
essre eseguita prima del primo interrupt DII. Questo ramo consente
l’inizializzazione della DII saltando alla subroutine DII quando il processore
passa alla modalità ESECUZIONE.
| Primo                                                                          |
| passo                                                                          |
|    S:1                                                   +JSR---------------+ |
|----] [-------------------------------------------------+SALTO A SUBROUTINE+-|
|      15                                                  |No. file SBR     4| |
|                                                          +------------------+ |
```

6 Istruzioni orientate alle applicazioni

Questo capitolo contiene informazioni di carattere generale relative ad istruzioni orientate alle applicazioni e spiega come esse funzionano nel vostro programma applicativo. Ciascuna di queste istruzioni include informazioni su:

- rappresentazione grafica dell'istruzione
- come funziona l'istruzione

Inoltre l'ultima sezione contiene un esempio applicativo per una perforatrice per carta che mostra le istruzioni orientate all'applicazione in funzione.

Istruzioni specifiche per l'applicazione

Istruzione		Scopo	Pagina
Mnemonico	**Nome**		
BSL e BSR	Scorrimento bit sin Scorrimento bit destra	Carica un bit di dati in un insieme di bit, fa scorrere la serie dei dati nell'insieme e scarica l'ultimo bit dati nell'insieme. BSL sposta i dati a sinistra e BSR sposta i dati a destra.	**6–5**
SQO e SQC	Uscita sequenziatore e Confronto sequenziatore	Controlla operazioni sequenziali della macchina trasferendo dati a 16 bit attraverso una maschera agli indirizzi immagine.	**6–9**
SQL	Caricamento sequenziatore	Cattura condizioni di riferimento ottenute facendo avanzare manualmente la macchina attraverso le sue sequenze operative.	**6–14**

Informazioni sulle istruzioni orientate all’applicazione

Queste istruzioni semplificano il programma ladder permettendo di usare una singola istruzione o una coppia di istruzioni per effettuare operazioni solitamente complesse.

In questo capitolo troverete una panoramica generale che precede i gruppi di istruzioni. Prima di approfondire le istruzioni in ciascuno di questi gruppi, consigliamo di leggere la panoramica. Questo capitolo contiene le seguenti panoramiche:

- Panoramica delle istruzioni di scorrimento di bit
- Panoramica delle istruzioni di sequenziatore

Panoramica delle istruzioni di scorrimento di bit

Le seguenti informazioni di carattere generale valgono per le istruzioni di scorrimento di bit.

Immissione dei parametri

Quando programmate queste isruzioni, immettete i seguenti parametri:

- **File** è l'indirizzo dell'insieme di bit che volete manipolare. Dovete usare l'indicatore di file (#) nell'indirizzo dell'insieme di bit.
- **Controllo** è l'indirizzo dell'elemento di controllo che memorizza il byte di stato dell'istruzione, le dimensioni dell'insieme (in numero di bit). Notate che l'indirizzo di controllo non deve essere usato per nessuna altra istruzione.

  L'elemento di controllo viene indicato sotto.

	15	13	11 10	00
Parola 0	EN	DN	ER UL	Non usato
Parola 1	Dimensione insieme di bit (numero di bit)			
Parola 2	Riservata			

  I bit di stato dell'elemento di controllo possono essere indirizzati mediante mnemonico. Includono:

  – **Bit scaricamento UL** (bit 10) memorizza lo stato del bit uscito dall'insieme ogni volta che viene eseguita l'istruzione.

  – **Bit errore ER** (bit 11), quando impostato, indica che l'istruzione ha rilevato un errore come l'immissione di un numero negativo per la lunghezza o la posizione. Evitate di usare lo scorrimento bit quando questo bit è impostato.

  – **Bit di completamento DN** (bit 13), quando impostato indica che l'insieme è stato fatto scorrere di una posizione.

  – **Bit di abilitazione EN** (bit 15) è impostato in una transizione da falso a vero del ramo ed indica che l'istruzione è abilitata.

Quando il registro scorre e le condizioni di ingresso diventano false, i bit di abilitazione, di completamento e di errore vengono azzerati.

- **Indirizzo di bit** è l'indirizzo del bit sorgente. Lo stato di questo bit viene inserito nella posizione del primo bit (la più bassa) (BSL) o la posizione dell'ultimo bit (la più alta) (BSR).
- **Lunghezza** (dimensioni dell'insieme di bit) è il numero di bit nell'insieme di bit, fino a 2048 bit. Un valore di lunghezza 0 causa il trasferimento del bit di ingresso al bit UL.
  - Per i processori SLC la lunghezza è 2048
  - Per i controllori Micrologix 1000 questa lunghezza è 1680

  Un valore di lunghezza che punta oltre la fine del file programmato causa un errore grave di esecuzione. *Se cambiate un valore di lunghezza con il programma ladder, accertatevi che il valore cambiato sia valido.*

  L'istruzione invalida tutti i bit oltre l'ultimo bit nell'insieme (come definito dalla lunghezza) fino al limite della parola successiva.

Nota *Se viene usato un indirizzo di elemento di stringa per il parametro del file, la lunghezza massima in un processore SLC 5/03 e SLC 5/04 è di 672 bit. Inoltre, non è possibile superare i limiti degli elementi di stringa.*

Effetti sul registro indice S:24

L'operazione di scorrimento mette a zero il registro indice S:24.

Scorrimento bit a sinistra (BSL)
Scorrimento bit a destra (BSR)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
 BSL
 SCORR. BIT SINISTRA  (EN)
 File          #B3:1  (DN)
 Controllo     R6:14
 Indir. bit  I:22/12
 Lunghezza         58
```

BSL e BSR sono istruzioni di uscita che caricano i dati in un insieme di bit, un bit alla volta. I dati scorrono lungo l'insieme e quindi vengono scaricati un bit alla volta.

```
 BSR
 SCORR. BIT DESTRA    (EN)
 File          #B3:2  (DN)
 Controllo     R6:15
 Indir. bit I:23/06
 Lunghezza         38
```

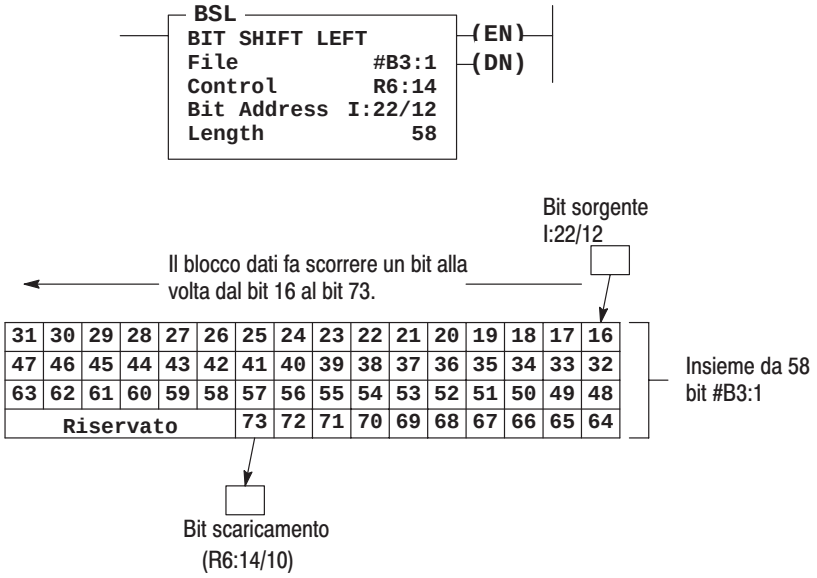
Istruzioni di uscita

Utilizzo di BSL

Quando il ramo passa da falso a vero, il processore imposta il bit di abilitazione (bit EN 15) ed il blocco dati viene spostato a sinistra (ad un numero di bit superiore) di una posizione di bit. Il bit specificato all'indirizzo bit viene spostato nella posizione del primo bit. L'ultimo bit viene spostato fuori dall'insieme e memorizzato nel bit di scaricamento (bit UL 10) Lo scorrimento viene completato immediatamente.

Per un funzionamento circolare, impostate l'indirizzo bit all'ultimo bit dell'insieme o al bit UL, è indifferente quale.

La seguente figura illustra il modo in cui funziona l'istruzione BSL Scorrimento bit a sinistra.



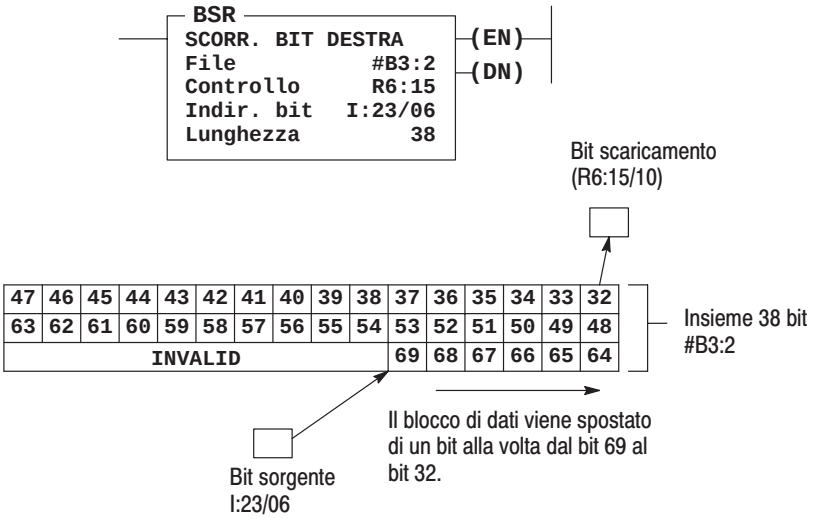
Per far scorrere più di un bit per scansione, create un loop nell'applicazione usando le istruzioni JMP, LBL e CTU.

Utilizzo di BSR

Quando il ramo passa da falso a vero, il processore imposta il bit di abilitazione (bit EN 15) ed il blocco dati viene spostato a sinistra (ad un numero di bit inferiore) di una posizione di bit. Il bit specificato all'indirizzo bit viene spostato nella posizione dell'ultimo bit. Il primo bit viene spostato fuori dall'insieme e memorizzato nel bit di scaricamento (bit UL 10). Lo scorrimento viene completato immediatamente.

Per un funzionamento circolare, impostate l'indirizzo bit al primo bit dell'insieme o al bit UL, è indifferente quale.

La seguente figura illustra il modo in cui funziona l'istruzione BSR Scorrimento bit a destra.



Per far scorrere più di un bit per scansione, create un loop nell'applicazione usando le istruzioni JMP, LBL e CTU.

Panoramica delle istruzioni di sequenziatore

Le seguenti informazioni a carattere generale si applicano alle istruzioni di sequenziatore.

Effetti sul registro indice S:24

Il valore presente nel registro indice S:24 viene sostituito quando l'istruzione di sequenziatore è vera. Il valore del registro indice uguaglia il valore della posizione dell'istruzione.

Applicazioni che richiedono più di 16 bit

Quando la vostra applicazione richiede più di 16 bit, usate istruzioni di sequenziatore multiple parallele.

Nota *Fate riferimento all'appendice H per esempi applicativi con istruzioni di sequenziatore.*

Nota *Se viene usato un indirizzo di elemento di stringa per il parametro del file, la lunghezza massima in un processore SLC 5/03 e SLC 5/04 è di 41 parole. Inoltre, non è possibile superare i limiti degli elementi di stringa.*

Uscita sequenziatore (SQO)
Confronto sequenziatore (SQC)

MLX1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

```
SQO
USCITA SEQUENZIAT  (EN)
File        #B10:1  (DN)
Maschera      0F0F
Destin        O:14
Controllo    R6:20
Lunghezza        4
Posizione        2
```

Queste istruzioni trasferiscono dati da 16 bit ad indirizzi di parole per il controllo di operazioni sequenziali di una macchina.

```
SQC
CONFRONTO SEQUENZ  (EN)
File       #B10:11  (DN)
Maschera      FFF0  (FD)
Sorgente      I:03
Controllo    R6:21
Lunghezza        4
Posizione        2
```

Istruzioni di uscita

Immissione dei parametri

Quando programmate queste istruzioni immettete i seguenti parametri:

- **File** è l'indirizzo del file del sequenziatore. Dovete usare l'indicatore del file (#) per questo indirizzo.

  I dati del file del sequenziatore vengono usati nel modo seguente:

Istruzione	Il file del sequenziatore memorizza
SQO	Dati per controllare le uscite
SQC	Dati di riferimento per monitorizzare gli ingressi

- **Maschera** (SQO, SQC) è un codice esadecimale o l'indirizzo della parola o del file maschera attraverso cui l'istruzione sposta i dati. Ponete a 1 i bit della maschera per far passare i dati ed azzerate i bit della maschera pernon farli passare. Usate una parola o un file maschera se volete cambiare la maschera secondo i requisiti dell'applicazione.

  Se la maschera è un file, la sua lunghezza sarà uguale alla lunghezza del file del sequenziatore. I due file si allineano automaticamente.

- **Sorgente** è l'indirizzo della parola o del file di ingresso per una SQC da cui l'istruzione prende i dati per il confronto con il file del suo sequenziatore.
- **Destinazione** è l'indirizzo della parola o del file di uscita per una SQO in cui l'istruzione sposta i dati dal file del suo sequenziatore.

Nota

Potete indirizzare la maschera, la sorgente o la destinazione dell'istruzione di un sequenziatore come parola o file. Se la indirizzate come file (usando l'indicatore # del file), l'istruzione passa automaticamente attraverso il file della sorgente, della maschera o di destinazione.

- **Controllo** (SQO, SQC) è la struttura di controllo che memorizza il byte di stato dell'istruzione, la lunghezza del file sequenziatore e la posizione corrente nel file. Non dovete usare l'indirizzo di controllo per nessuna altra istruzione.

	15	13	11	08	00
Parola 0	EN	DN	ER	FD	
Parola 1	Lunghezza del file sequenziatore				
Parola 2	Posizione				

I bit di stato della struttura di controllo comprendono:

– **Bit trovato FD** (bit 08) – solo SQC. Quando gli stati di tutti i bit non mascherati nell'indirizzo sorgente corrispondono a quelli della parola di riferimento corrispondente, si imposta il bit FD. Questo bit viene valutato ogni volta che l'istruzione SQC viene esaminata mentre il ramo è vero.

– **Bit di errore ER** (bit 11) viene impostato quando il processore rileva un valore di posizione negativo o un valore di lunghezza negativo o zero. Ciò genererà un errore grave se non viene azzerato prima che venga eseguita l'istruzione END o TND.

– **Bit di completamento DN** (bit 13) viene impostato dall'istruzione SQO o SQC dopo che ha operato sull'ultima parola nel file del sequenziatore. Viene azzerato sulla transizione successiva del ramo da falso a vero dopo che il ramo diventa falso.

– **Abilitazione EN** (bit 15) viene impostato dalla transizione del ramo da falso a vero ed indica che l'istruzione SQO o SQC è abilitata.

- **Lunghezza** è il numero di fasi del file sequenziatore che inizia alla posizione 1. Il numero massimo che potete immettere è 255 parole (104 parole quando si usano i controllori Micrologix 1000). La posizione 0 è la posizione di avvio. L'istruzione si azzera (torna) alla posizione 1 al completamento di ogni ciclo.

L'indirizzo assegnato per un file di sequenziatore è fase zero. Le istruzioni per sequenziatore usano lunghezza + 1 parola dei file della tabella dati per ciascun file a cui si fa riferimento nelle istruzioni. Questo vale per sorgente, maschera e/o destinazione se indirizzati come file.

Un valore di lunghezza che va oltre la fine del file programmato causa un errore grave di esecuzione. *Se cambiate un valore di lunghezza con il vostro programma ladder, accertatevi che tale valore sia valido.*

- **Posizione** è la posizione della parola o fase nel file sequenziatore da/in cui l'istruzione muove i dati.

  Un valore di posizione che va oltre la fine del file programmato causa un errore grave di esecuzione. *Se cambiate un valore di lunghezza con il vostro programma ladder, accertatevi che tale valore sia valido.*

Nota applicativa: per ripristinare un sequenziatore, potete usare l'istruzione di ripristino (RES). Tutti i bit di controllo (ad eccezione di FD) vengono azzerati. Anche la posizione viene portata a zero. Programmate l'indirizzo del vostro registro di controllo in RES (ad es., R6:0).

Uso di SQO

Questa istruzione di uscita avanza attraverso il file del sequenziatore i cui bit sono stati impostati per controllare vari dispositivi di uscita.

Quando il ramo passa da falso a vero, l'istruzione incrementa al passo successivo (parola) nel file del sequenziatore. I dati ivi memorizzati sono trasferiti attraverso una maschera nell'indirizzo di destinazione specificato nell'istruzione. I dati sono scritti nella parola di destinazione ogni volta che l'istruzione viene eseguita.

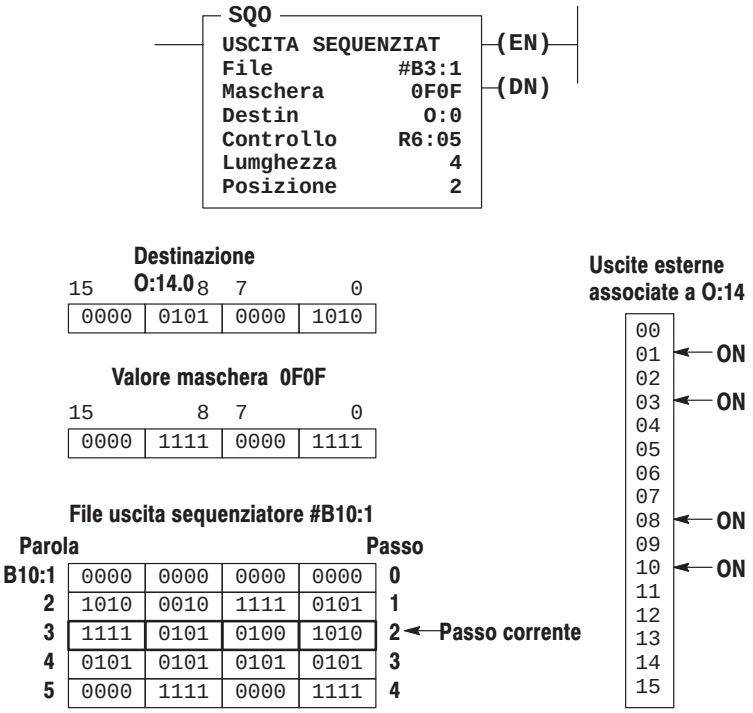
Il bit di completamento viene impostato quando l'ultima parola del file sequenziatore viene trasferita. Alla transizione successiva del ramo da falso a vero, l'istruzione ripristina la posizione al passo uno.

Se all'avviamento la posizione è uguale a zero, quando commutate il processore dalla modalità di programmazione alla modalità di esecuzione, il funzionamento dell'istruzione dipende dal fatto che il ramo sia vero o falso alla prima scansione.

- Se vero, l'istruzione trasferisce il valore del passo zero.
- Se falso, l'istruzione aspetta la prima transizione del ramo da falso a vero e trasferisce il valore del passo uno.

I bit mascherano i dati quando sono azzerati e fanno passare i dati quando sono impostati. L'istruzione non cambia il valore nella parola di destinazione a meno che non impostiate a 1 i bit di maschera. La maschera può essere fissa o variabile. Sarà fissa se immettete un codice esadecimale. Sarà variabile se immettete un indirizzo di elemento o un indirizzo di file per cambiare la maschera ad ogni passo.

La figura seguente indica il modo in cui funziona l'istruzione SQO.



Uso di SQC

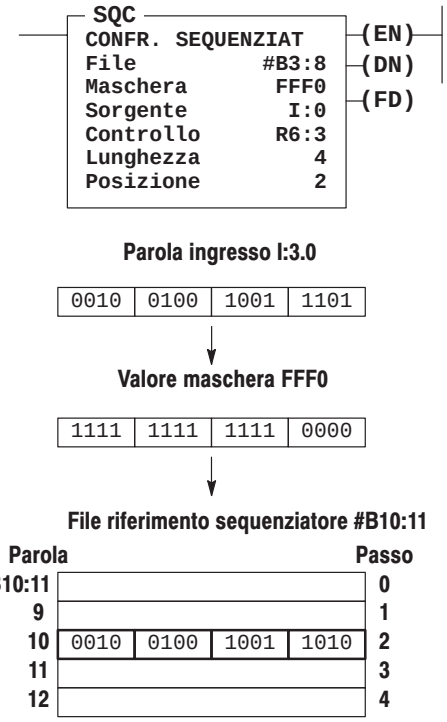
Quando gli stati di tutti i bit non mascherati nella parola sorgente corrispondono a quelli della parola di riferimento corrispondente, l'istruzione imposta il bit trovato (FD) nella parola di controllo. In caso contrario il bit trovato (FD) viene azzerato.

I bit mascherano i dati quando sono azzerati e passano i dati quando sono impostati.

La maschera può essere fissa o variabile. Se immettete un codice esadecimale è fissa. Se immettete un indirizzo di elemento o un indirizzo di file per cambiare la maschera con ogni passo, è variabile.

Quando il ramo passa da falso a vero, l'istruzione incrementa al passo successivo (parola) nel file sequenziatore. I dati ivi memorizzati sono trasferiti tramite una maschera e confrontati con la sorgente per accertarne l'uguaglianza. Se uguali, il bit FD viene impostato nel contatore di controllo delle SQC. Finché il ramo rimane vero, la sorgente viene confrontata con i dati di riferimento ad ogni scansione.

Le applicazioni dell'istruzione SQC comprendono la diagnostica della macchina. La seguente figura spiega il modo in cui funziona l'istruzione SQC.



Il bit FD dell'SQC viene impostato quando l'istruzione rileva che una parola di ingresso coincide (tramite la maschera) alla sua parola di riferimento corrispondente.

In questo esempio, il bit FD R6:21/FD viene impostato poiché la parola di ingresso corrisponde al valore di riferimento del sequenziatore che usa il valore della maschera.

Carico sequenziatore (SQL)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓			✓	✓	✓

```
 SQL
CARICO SEQUENZ.   (EN)
File              (DN)
Sorgente
Controllo
Lunghezza
Posizione
```

Istruzione d'uscita

L'istruzione SQL memorizza dati da 16 bit in un file di caricamento del sequenziatore ad ogni passo dell'operazione del sequenziatore. La sorgente di questi dati può essere un I/O o un indirizzo di parola interno, un indirizzo di file o una costante.

Parametri di ingresso

Quando programmate questa istruzione immettete i seguenti parametri:

- **File** è l'indirizzo del file sequenziatore. Dovete usare l'indicatore di file (#) per questo indirizzo.
- **Sorgente** può essere un indirizzo di parola, un indirizzo di file o una costante (–32768 to 32767).

  Se la sorgente è un indirizzo di file, la lunghezza del file uguaglia quella del file di caricamento del sequenziatore. I due file avanzano automaticamente sulla base del valore della posizione.

- **Lunghezza** è il numero dei passi del file di caricamento del sequenziatore (ed anche della sorgente se la sorgente è l'indirizzo di un file), iniziando dalla posizione 1. Il numero massimo che potete immettere è di 255 parole (quando usate controllori Micrologix 1000 è di 104 parole). La posizione 0 è la posizione iniziale. L'istruzione si ripristina (ritorna) in posizione 1 al completamento di ogni ciclo.

  L'indirizzo assegnato per un file di sequenziatore èf ase zero. Le istruzioni per sequenziatore usano lunghezza + 1 parola dei file della tabella dati per ciascun file a cui si fa riferimento nelle istruzioni. Questo vale per sorgente, maschera e/o destinazione se indirizzati come file.

  Un valore di lunghezza che va oltre la fine del file programmato causa un errore grave di esecuzione. *Se cambiate un valore di lunghezza con il vostro programma ladder, accertatevi che tale valore sia valido.*

- **Posizione** è la posizione della parola o del passo nel file sequenziatore a cui vengono spostati i dati.

  Un valore di posizione che va oltre la fine del file programmato causa un errore grave di esecuzione. *Se cambiate un valore di lunghezza con il vostro programma ladder, accertatevi che tale valore sia valido.*

- **Controllo** è l'indirizzo di un file di controllo. I bit di stato, il valore della lunghezza ed il valore della posizione sono memorizzati in questo elemento. Non usate l'indirizzo del file di controllo per nessun'altra istruzione.

  L'elemento di controllo è indicato qui di seguito:

	15	14	13	12	11	10	09	08	07	06	05	04	03	02	01	00
Parola 0	EN		DN		ER											
Parola 1	Lunghezza															
Parola 2	Posizione															

  I bit di stato della struttura di controllo comprendono:

  – **Bit di errore ER** (bit 11) impostato quando il processore rileva un valore negativo della posizione o un valore negativo o il valore zero per la lunghezza.

    Con i processori SLC ciò genera un errore grave se non viene azzerato prima che venga eseguita l'istruzione END o TND.

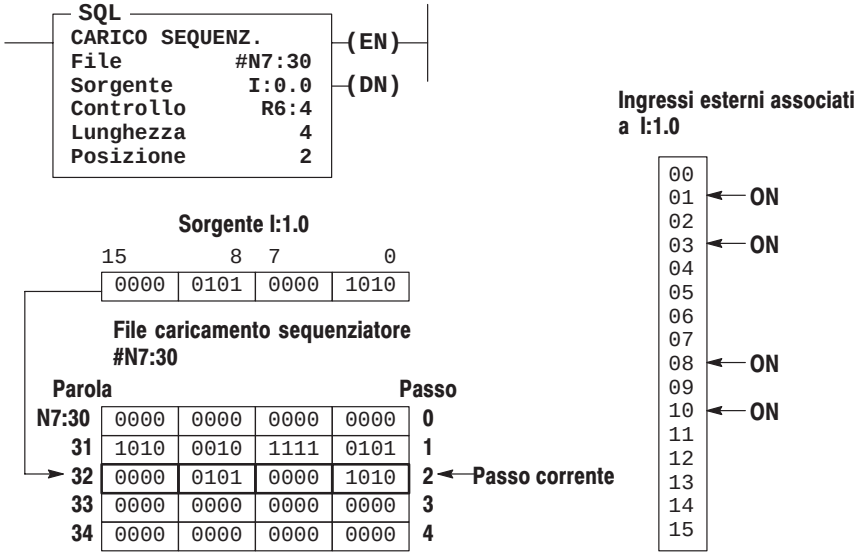
    Con i controllori Micrologix 1000 quando il bit ER è impostato, viene impostato anche il bit di errore minore (S5:2). Entrambi i bit vanno azzerati.

  – **Bit di completamento DN** (bit 13) viene impostato dopo che l'istruzione ha operato sull'ultima parola nel file di caricamento del sequenziatore. Viene azzerato alla transizione successiva del ramo da falso a vero dopo che il ramo diventa falso.

  – **Bit di abilitazione EN** (bit 15) viene impostato alla transizione da falso a vero del ramo SQL e si azzera alla transizione da vero a falso.

Funzionamento

I parametri dell'istruzione sono stati programmati nell'istruzione SQL indicata sotto. La parola di ingresso I:0.0 è la sorgente. I dati in questa parola sono caricati nel file di interi #N7:30 dall'istruzione di caricamento del sequenziatore.



Quando le condizioni del ramo cambiano da falso a vero, il bit di abilitazione del SQL (EN) viene impostato. L'elemento di controllo R6:4 incrementa alla posizione successiva nel file sequenziatore e carica il contenuto della sorgente I:1.0 nella posizione corrispondente nel file. L'istruzione SQL continua a caricare i dati correnti in questa posizione ad ogni scansione per tutta la durata che il ramo rimane vero. Quando il ramo diventa falso, il bit di abilitazione (EN) viene azzerato.

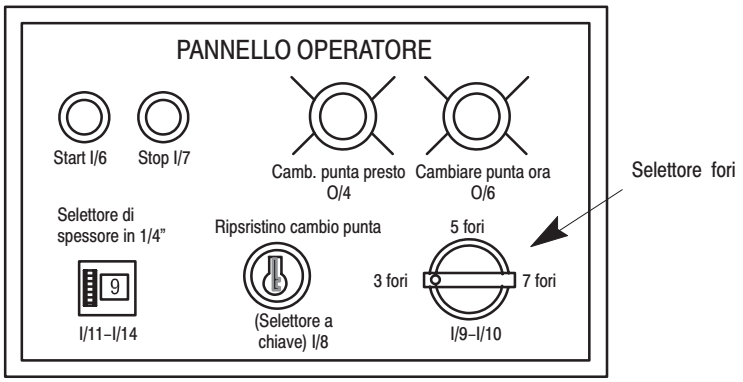
L'istruzione carica dati in un nuovo elemento del file ad ogni transizione da falso a vero del ramo. Quando il passo 4 è completato, il bit di completamento (DN) viene impostato. L'operazione ritorna in posizione 1 alla transizione successiva da falso a vero del ramo dopo la posizione 4.

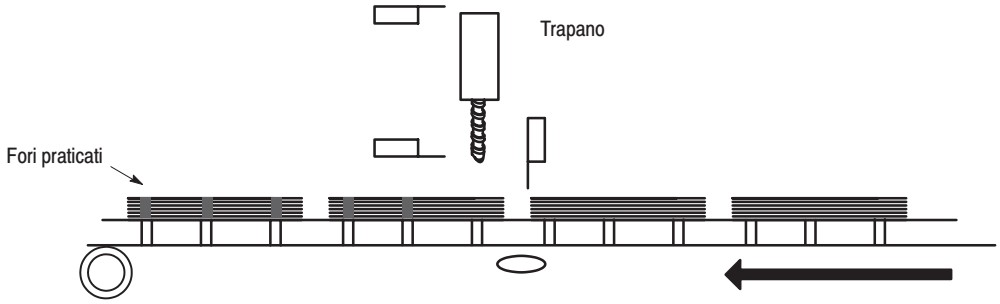
Se la sorgente fosse un indirizzo di file come #N7:40, i file #N7:40 e #N7:30 avrebbero entrambi una lunghezza di 5 (0–4) e avanzerebbero insieme di pari passo secondo il valore della posizione.

Istruzioni orientate all'applicazione nell'esempio applicativo di una perforatrice per carta

Questa sezione fornisce dei rami ladder per dimostrare l'uso delle istruzioni orientate all'applicazione. I rami fanno parte dell'esempio applicativo della perforatrice per carta descritto nell'appendice C. Comincerete una subroutine nel file 4.

Questa parte della subroutine dice al nastro trasportatore dove fermarsi per permettere l'esecuzione di un foro. Istruzioni per sequenziatore vengono usate per memorizzare le posizioni di fermata del nastro trasportatore e per caricare la posizione della fermata "successiva" nella parola prestabilita DII (l'interrupt di ingresso discreto, DII, viene usato per contare gli impulsi che provengono dall'encoder associato al nastro trasportatore). Le posizioni di fermata saranno diverse per ogni schema di perforazione (3 buchi, 5 buchi, 7 buchi), per cui vengono usati sequenziatori diversi per memorizzare ed accedere a ciascuno dei tre schemi di foratura.





Ramo 4:0
Questo ramo rispistina il sequenziatore di conteggio fori ogni volta che il processore passa alla modalità ESECUZIONE. Questo garantisce che il primo valore preimpostato venga caricato nel valore DII ad ogni passaggio alla modalità ESECUZIONE.

```
|                           Primo                                  sequenz. di  |
|                           passo                                  preset       |
|                                                                  a 3 forir    |
| +INT--------------------+    S:1                                    R6:4     |
|-+SUBROUTINE DI INTERRUPT+----] [-----------------------------+---(RES)----+-|
| +-----------------------+      15                            |            | |
|                                                              | sequenz. di| |
|                                                              | preset     | |
|                                                              | a 5 fori   | |
|                                                              |     R6:5   | |
|                                                              +---(RES)----+ |
|                                                              |            | |
|                                                              | sequenz. di| |
|                                                              | preset     | |
|                                                              | a 7 fori   | |
|                                                              |     R6:6   | |
|                                                              +---(RES)----+ |
|                                                                             |
```

Ramo 4:2
Questo ramo tiene conto del numero di fori in esecuzione e carica il valore DII prestabilito corretto successivo in base al conteggio. Questo ramo è attivo solo quando il selettore fori è nella posizione “3 fori”. Al ripristino, il sequenziatore utilizza la posizione 0 come posizione nulla ed utilizza l’ultima posizione come “funzionamento infinito” anticipando la “fine manuale”. Spostando uno 0 in S:49 si indica a DII di far scattare un interrupt quando viene rilevato l’ultimo bordo del libro.

```
| selettore |selettore                                   sequenziatore di     |
|                                                  |preset              |
| fori –    |fori –                                      a 3 fori             |
| bit 0     |bit 1                                                            |
|   I:1.0      I:1.0                              +SQO---------------+         |
|----]/[--------] [---------+----------------------+USCITA SEQUENZ.   +-(EN)-+-|
|       9         10        |                      |File        #N10:0+-(DN) | |
|                           |                      |Maschera      FFFF|      | |
|                           |                      |Destin        S:50|      | |
|                           |                      |Controllo     R6:4|      | |
|                           |                      |Lunghezza        4|      | |
|                           |                      |Posizione        0|      | |
|                           |                      +------------------+      | |
|                           |                                                | |
|                           |                                                | |
|                           |                      forza il                  | |
|                           |                      sequenziatore             | |
|                           |                      ad aumentare alla         | |
|                           |                      scansione successiva      | |
|                           |                          R6:4                  | |
|                           +-------------------------(U)--------------------+ |
```

Ramo 4:3
Questo ramo è identico a quello precedente, con l’eccezione che è attivo solo quando il selettore fori si trova nella posizione “5 fori”.

```
| selettore |selettore                                    sequenziatore di     |
|           |                                             preset               |
| fori –    |fori –                                       a 5 fori             |
| bit 0     |bit 1                                                             |
|   I:1.0      I:1.0                              +SQO---------------+         |
|----]/[--------] [---------+----------------------+USCITA SEQUENZ.   +-(EN)-+-|
|       9         10        |                      |File        #N10:5+-(DN) | |
|                           |                      |Maschera      FFFF|      | |
|                           |                      |Destin        S:50|      | |
|                           |                      |Controllo     R6:5|      | |
|                           |                      |Lunghezza        6|      | |
|                           |                      |Posizione        0|      | |
|                           |                      +------------------+      | |
|                           |                                                | ||
                            |                                                | |
|                           |                      forza il                  | |
|                           |                      sequenziatore             | |
|                           |                      ad aumentare alla         | |
|                           |                      scansione successiva      | |
|                           |                          R6:5                  | |
|                           +-------------------------(U)--------------------+ |
```

Ramo 4:4
Questo ramo è identico ai 2 precedenti, ad eccezione che è attivo solo quando il selettori fori si trova nella posizione “7 fori”.

```
|           |                                          sequenziatore di     |
| selettore |selettore                                 preset               |
| fori –    |fori –                                    a 7 fori             |
| bit 0     |bit 1                                                          |
|   I:1.0      I:1.0                            +SQO---------------+        |
|----]/[--------] [---------+----------------------+USCITA SEQUENZ.   +-(EN)-+-|
|       9         10        |                      |File       #N10:12+-(DN) | |
|                           |                      |Maschera      FFFF|      | |
|                           |                      |Destin        S:50|      | |
|                           |                      |Controllo     R6:6|      | |
|                           |                      |Lunghezza        8|      | |
|                           |                      |Posizione        0|      | |
|                           |                      +------------------+      | |
|                           |                                                | ||
                            |                                                | |
|                           |                      forza il                  | |
|                           |                      sequenziatore             | |
|                           |                      ad aumentare alla         | |
|                           |                      scansione successiva      | |
|                           |                          R6:6                  | |
|                           +-------------------------(U)--------------------+ |
|                           |                           EN                   | |
```

7 Utilizzo delle istruzioni del contatore ad alta velocità

Questo capitolo contiene informazioni di carattere generale sulle istruzioni per contatori ad alta velocità e spiega come esse funzionano nel programma applicativo. Ciascuna di queste istruzioni include informazioni su:

- rappresentazione grafica dell'istruzione
- come usare l'istruzione

Inoltre l'ultima sezione contiene un esempio applicativo per una perforatrice per carta che spiega le istruzioni del contatore ad alta velocità usate.

Istruzioni del contatore ad alta velocità

Mnemonico	Nome	Scopo	Pagina
HSC	Contatore ad alta velocità	Definisce la configurazione dell'hardware del contatore ad alta velocità, aggiorna l'immagine dell'accumulatore, abilita il conteggio quando il ramo dell'HSC è vero e lo disabilita quando è falso.	**7-6**
HSL	Carico del contatore ad alta velocità	Configura i limiti prestabiliti inferiore e superiore, le mappe delle uscite e le mappe dei bit maschera.	**7-18**
RES	Azzeramento contatore ad alta velocità	Scrive uno zero nell'accumulatore hardware e nell'accumulatore immagine.	**7-21**
RAC	Ripristino Accumulatore contatore alta velocità	Scrive un valore specifico nell'accumulatore hardware e nell'accumulatore immagine.	**7-22**
HSE **HSD**	Abilitazione e disabilitazione interrupt del contatore ad alta velocità	Abilita o disabilita l'esecuzione della subroutine di interrupt del contatore ad alta velocità quando si raggiunge il valore prestabilito alto, il valore prestabilito basso, un overflow o un underflow.	**7–24**
OTE	Aggiornamento dell'accumulatore immagine del contatore ad alta velocità	Consente l'accesso in tempo reale al valore dell'accumulatore hardware aggiornando l'accumulatore immagine.	**7–25**

Informazioni sulle istruzioni del contatore ad alta velocità

Le istruzioni di contatore ad alta velocità usate nel programma ladder configurano, controllano e monitorizzano il contatore hardware del controllore. L'accumulatore del contatore hardware incrementa o diminuisce in risposta ai segnali di ingresso esterni. Quando il contatore ad alta velocità viene abilitato, il contatore C5:0 della tabella dati viene usato dal programma ladder per fare il monitoraggio dell'accumulatore e dello stato del contatore ad alta velocità. Il contatore ad alta velocità opera in modo *indipendente* rispetto alla scansione del controllore.

Utilizzando il contatore ad alta velocità, accertarsi di regolare di conseguenza i filtri di ingresso.

Prima di studiare queste istruzioni, leggete il riepilogo che segue nella pagina seguente.

Panoramica delle istruzioni del contatore ad alta velocità

Usate le istruzioni del contatore ad alta velocità per rilevare e registrare impulsi brevi (veloci) e per effettuare azioni specifiche dopo che si è raggiunto un conteggio prestabilito. Queste azioni comprendono l'esecuzione automatica ed immediata della routine di interrupt del contatore ad alta velocità (file 4) e l'aggiornamento immediato delle uscite in base ad una sorgente e ad uno schema di maschera che stabilite.

Elementi del file dati del contatore

Le istruzioni del contatore ad alta velocità si riferiscono al contatore C5:0. L'istruzione HSC è fissa per C5:0. Comprende tre parole. La parola 0 è la parola di controllo che contiene 15 bit di stato. La parola 1 contiene il valore prestabilito. La parola 2 contiene il valore accumulato. Una volta assegnato all'istruzione HSC, C5:0 non è disponibile come indirizzo per nessuna altra istruzione di contatore.

	15	14	13	12	11	10	09	08	07	06	05	04	03	02	01	00
parola 0	CU	CD	DN	OV	UN	UA	HP	LP	IV	IN	IH	IL	PE	LS	IE	
parola 1	Valore prestabilito															
parola 2	Valore accumulato															

CU = Bit abilitazione conteggio a salire
CD = Bit abilitazione conteggio a scendere
DN = Bit raggiunto valore prestabilito superiore
OV = Bit avvenuto overflow
UN = Bit avvenuto underflow
UA = Bit aggiornam. accum contatore alta velocità
HP = Bit Accumulatore ≥ val. prest. superiore①
LP = Bit Accumulatore ≤ val. prest. inferiore
IV = Bit di interrupt HSC causato da overflow①
IN = Bit di interrupt HSC causato da Underflow①
IH = Bit di interrupt HSC causato da val. prest.superiore①
IL = Bit di interrupt HSC causato da val. prest.inferiore①
PE = Bit di interrupt HSC in sospeso①
LS = Bit di interrupt HSC perso①
IE = Bit abilit interrupt contatore alta velocità①

① Per accedere a questi bit, ponete il cursore sull'istruzione e premete [F8} Monitor dati.

I valori prefissato ed accumulato del contatore sono memorizzati come interi con segno.

Uso dei bit di stato

I bit di stato del contatore ad alta velocità sono ritentivi. Quando il contatore ad alta velocità è configurato per la prima volta, i bit 3–7, 14 e 15 sono azzerati ed il bit 1 (IE) è impostato.

- **Bit abilitazione conteggio a salire CU** (bit 15) viene usato con tutti i tipi di contatore ad alta velocità. Se l'istruzione HSC è vera, il bit CU viene impostato su uno. Se l'istruzione HSC è falsa, il bit CU viene impostato su zero. Non scrivete su questo bit.
- **Bit abilitazione conteggio a scendere CD** (bit 14) viene usato con i Contatori Bidirezionali (modalità 3–8). Se l'istruzione HSC è vera, il bit CD è impostato su uno. Se l'istruzione HSC è falsa, il bit CD è impostato su zero. Non scrivete su questo bit.
- **Bit raggiunto valore prestabilito alto DN** (bit 13) Per i contatori a salire (modalità 1-2) questo bit è un bit ad aggancio attivato da un fronte di salita. Questo bit viene impostato quando si raggiunge il valore prestabilito alto. Potete azzerare questo bit con un'istruzione OTU o eseguendo un'istruzione RAC o RES.

  Il bit DN è un bit riservato per tutte le altre opzioni di Contatore (modalità 3-8).

- **Bit avvenuto overflow OV** (bit 12) Per i contatori a salire (modalità 1-2), questo bit viene impostato dal controllore quando si raggiunge il valore prestabilito superiore se il bit DN è impostato.

  Per i contatori bidirezionali (modalità 3-8), il bit OV viene impostato dal controllore dopo che l'accumulatore hardware passa da 32.767 a –32.768. Potete azzerare questo bit con un'istruzione OTU o eseguendo un'istruzione RAC o RES per entrambi i contatori a salire e bidirezionale.

- **Bit avvenuto underflow UN** (bit 11) è un bit riservato per i contatori a salire (modalità 1-2). Non scrivete su questo bit.

Nota *Per i contatori bidirezionali (modalità 3–8), il bit UN viene impostato dal controllore quando l'accumulatore hardware passa da –32.768 a +32.767. Potete ripristinare questo bit con un'istruzione OTU oppure eseguendo un'istruzione RAC o RES.*

- **Bit Aggiornamento Accumulatore contatore alta velocità UA** (bit 10) è usato con un'istruzione OTE per aggiornare il valore dell'accumulatore immagine dell'istruzione con il valore dell'accumulatore hardware (l'istruzione HSC esegue questa operazione ogni volta che viene valutata vera).
- **Bit Accumulatore ≥ valore prestabilito alto HP** (bit 9) è un bit riservato per tutti i contatori a salire (modalità 1-2). Non scrivete su questo bit (eccezione: potete impostare oppure azzerare questo bit durante la configurazione iniziale dell'istruzione HSC. Vedere pagina 7-6 per ulteriori informazioni).

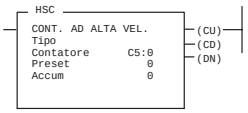
  Per i contatori bidirezionali (modalità 3-8), se l'accumulatore hardware diventa maggiore o uguale al valore prestabilito alto, il bit HP viene impostato. Se l'accumulatore hardware diventa inferiore al valore prestabilito alto, il controllore azzera il bit HP.

- **Bit Accumulatore ≤ valore prestabilito basso LP** (bit 8) è un bit riservato a tutti i contatori a salire. Non scrivete su questo bit. (eccezione: potete impostare oppure azzerare questo bit durante la configurazione iniziale dell'istruzione HSC. Vedere pagina 7-6 per ulteriori informazioni).

  Per i contatori bidirezionali, se l'accumulatore hardware diventa inferiore o uguale al valore prestabilito basso, il bit LP viene impostato da parte del controllore. Se l'accumulatore hardware diventa maggiore del valore prestabilito basso, il controllore azzera il bit LP.

- **Bit di interrupt del contatore alta velocità causato da raggiunto overflow IV** (bit 7) è impostato per identificare un overflow quale causa dall'esecuzione della routine di interrupt del contatore ad alta velocità. Quando il bit IV è impostato il controllore azzera i bit IN, IH e IL . Esaminate questo bit all'inizio della routine di interrupt del contatore ad alta velocità (file 4) per determinare perché si è verificato l'interrupt.
- **Bit di interrupt del contatore ad alta velocità causato da underflow IN** (bit 6) è impostato per identificare un underflow come causa dell'esecuzione della routine di interrupt del contatore ad alta velocità. Quando il bit IN viene impostato il controllore azzera i bit IV, IH e IL . Esaminate questo bit all'inizio della routine di interrupt del contatore ad alta velocità (file 4) per determinare perché si è verificata l'interrupt.
- **Bit di interrupt del contatore ad alta velocità causato da raggiunto valore prestabilito superiore IH** (bit 5) è impostato per identificare un valore prestabilito superiore raggiunto come causa dell'esecuzione della routine di interrupt del contatore. Quando viene impostato il bit IH il controllore azzera i bit IV, IN e IL . Esaminate questo bit all'inizio della routine di interrupt del contatore ad alta velocità (file 4) per determinare perché si è verificato l'interrupt.
- **Bit di interrupt del contatore ad alta velocità causato da raggiunto valore prestabilito inferiore IL** (bit 4) è impostato per identificare un valore prestabilito inferiore raggiunto come causa dell'esecuzione della routine di interrupt del contatore ad alta velocità. Quando il bit IL viene impostato il controllore azzera i bit IV, IN e IL. Esaminate questo bit all'inizio della routine di interrupt del contatore ad alta velocità (file 4) per determinare perché si è verificato l'interrupt.
- **Bit di interrupt contatore ad alta velocità in sospeso PE** (bit 3) è impostato per indicare che un interrupt del contatore ad alta velocità è in attesa di essere eseguito. Il controllore azzera questo bit quando comincia ad eseguire la routine di interrupt del contatore ad alta velocità. Questo bit viene azzerato se viene eseguita un'istruzione RAC o RES. Non scrivete su questo bit.
- **Bit interrupt contatore ad alta velocità perso LS** (bit 2) è impostato se si verifica un'interrupt del contatore ad alta velocità mentre il bit è impostato PE. Potete azzerare questo bit con un'istruzione OTU o eseguendo un'istruzione RAC o RES.
- **Bit abilitazione interrupt contatore ad alta velocità IE** (bit 1) è impostato quando l'interrupt del contatore ad alta velocità è abilitato ad essere eseguito quando si verifica una condizione di interrupt del contatore ad alta velocità. È azzerato quando l'interrupt è disabilitata. È azzerato anche quando il contatore ad alta velocità viene configurato per la prima volta. Non scrivete su questo bit.

Contatore ad alta velocità (HSC)



Usate questa istruzione per configurare il contatore ad alta velocità. In un programma si può usare solo un'istruzione HSC. Il contatore ad alta velocità non è funzionante fino alla prima esecuzione da vera dell'istruzione HSC. Quando il ramo HSC è falso, il contatore ad alta velocità viene disabilitato dal *conteggio*, ma tutte le altre funzioni HSC rimangono funzionanti.

L'indirizzo del contatore dell'istruzione HSC è fissato a C5:0.

Dopo la configurazione dell'HSC, l'accumulatore immagine viene aggiornato con il valore corrente dell'accumulatore hardware ogni volta che l'istruzione HSC viene valutata come vera o falsa.

Immissione dei parametri

Quando programmate questa istruzione immettete i seguenti parametri:

- **Tipo** indica il contatore selezionato. Fate riferimento a pagina 7-7 per scegliere il contatore ad alta velocità. Ogni tipo è disponibile con ripristino e funzione di mantenimento.
- **Valore prestabilito superiore** è il valore accumulato che attiva un'azione specificata dall'utente come l'aggiornamento delle uscite o la generazione di un interrupt del contatore ad alta velocità.
- **Accumulatore** è il numero dei conteggi accumulati.

La seguente terminologia viene usata nella tabella che segue per indicare lo stato del conteggio:

- Su↑ – incrementa di 1 se si riceve un impulso (fronte).
- Giù↑ – diminuisce di 1 se si riceve un impulso (fronte).
- Reset↑ – azzera l'accumulatore se si riceve un impulso (fronte).
- Tenuta – disabilita il contatore ad alta velocità, finché l'ingresso è attivo (livello).
- Conteggio – incrementa o diminuisce di 1 se si riceve un impulso (fronte).
- Direzione – direzione del conteggio a salire o a scendere. Se questo bit è spento, il conteggio sale. Se il bit è acceso, il conteggio scende (livello).
- A – impulso d'ingresso in un encoder incrementale (quadratura) (fronte/livello).
- B – impulso d'ingresso in un encoder incrementale (quadratura) (fronte/livello).
- Z – impulso di reset in un encoder incrementale (quadratura) (fronte/livello).
- ↑ – il segnale è attivo solo sul fronte di salita (da off a on).

La tabella seguente elenca i tasti funzione da premere per selezionare il contatore ad alta velocità desiderato.

Tipo di contatore ad alta velocità e tasto funzione	Funzionalità contatore ad alta velocità	Terminale ingressi usati			
		I/0	I/1	I/2	I/3
A salire	Il funzionamento come contatore a salire utilizza un ingresso ad estremità singola.	Su↑	Non usato	Non usato	Non usato
A salire (con ripristino e mantenimento)	Il funzionamento come contatore a salire utilizza un ingresso singolo con i segnali di ripristino e mantenimento.	Su↑	Non usato	Riprist.↑	Mantenim.
Impulso e direzione	Il funzionamento bidirezionale utilizza sia l'ingresso di impulso che di direzione.	Cont↑	Direzione	Non usato	Non usato
Impulso e direzione (con ripristino e mantenimento esterno)	Il funzionamento bidirezionale utilizza sia gli ingressi di impulso che di direzione con gli ingressi di ripristino e mantenimento.	Cont↑	Direzione	Riprist.↑	Mantenim.
A salire e a scendere	Il funzionamento bidirezionale utilizza ingressi di direzione verso l'alto ed il basso.	Su↑	Giù↑	Non usato	Non usato
Su e giù (con ripristino e mantenimento esterno)	Il funzionamento bidirezionale utilizza ingressi di direzione verso l'alto ed il basso con ingressi di impulso con azzeramento esterno ed ingressi di tenuta.	Su↑	Giù↑	Riprist.↑	Mantenim.
Encoder	Il funzionamento bidirezionale utilizza ingressi di encoder in quadrature.	A	B	Non usato	Non usato
Encode (con ripristino e mantenimento esterno)	Il funzionamento bidirezionale utilizza entrambi gli ingressi da encoder da quadratura con ingresso di azzerament esterno e tenuta.	A	B	Z	Mantenim.

Una differenza tra contatori incrementali e contatori bidirezionali è che per i contatori bidirezionali l'accumulatore ed i valori prestabiliti non sono cambiati dal contatore ad alta velocità quando si raggiungono i preset. Per questa funzione vanno usate le istruzioni RAC e HSL . Il Contatore a salire azzera i valori dell'accumulatore e ricarica i valori prestabiliti più alti quando viene raggiunto il valore prestabilito precedente.

Uso del contatore a salire e contatore a salire con ripristino e mantenimento

I contatori a salire sono usati quando il parametro che viene misurato è unidirezionale, come il materiale che alimenta una macchina o come un tachimetro che registra il numero di impulsi in un certo periodo di tempo.

Entrambi i tipi di contatori a salire funzionano in modo identico, eccetto che il contatore a salire con ripristino e mantenimento utilizza gli ingressi esterni 2 e 3.

Per il contatore a salire, ogni cambiamento di stato da Off a On dell'ingresso I:0/0 aggiunge 1 all'accumulatore finché non si raggiunge il valore prestabilito superiore. L'accumulatore viene poi azzerato automaticamente. Il contatore a salire funziona nell'intervallo da 0 a +32.767 compresi e può essere ripristinato usando l'istruzione Ripristino (RES).

Quando l'istruzione HSC viene eseguita come vera per la prima volta:

- l'accumulatore C5:0.ACC viene caricato nell'accumulatore hardware.
- Il valore prestabilito alto C5:0.PRE viene caricato nel valore prestabilito superiore hardware.

Funzionamento

Se spostate dati nel valore prestabilito alto senza usare l'istruzione HSL (con una MOV) dopo che il contatore ad alta velocità è stato configurato, i dati sono caricati nell'immagine dell'istruzione ma *non* sono caricati nell'hardware. Il nuovo valore prestabilito superiore non viene caricato nell'hardware finché non si raggiunge il valore prestabilito superiore hardware o si esegue un'istruzione RAC o RES.

Il valore prestabilito superiore caricato nell'hardware deve trovarsi tra 1 e 32.767 compresi o si verifica un errore `VALORI PRESTABILITI NON VALIDI CARICATI IN CONTATORE ALTA VELOCITÀ` (37H) . Qualsiasi valore tra –32.768 e +32.767 compresi può essere caricato nell'accumulatore hardware.

La seguente condizione	si verifica quando
E' stato raggiunto un valore prestabilito superiore	l'accumulatore hardware passa dal valore prestabilito superiore hardware –1 al valore prestabilito superiore hardware, oppure
	l'accumulatore hardware viene caricato con un valore maggiore o uguale al valore prestabilito superiore hardware, oppure
	il valore prestabilito superiore hardware viene caricato con un valore inferiore o uguale all'accumulatore hardware.

Quando si raggiunge un valore prestabilito superiore, non si perdono conteggi.

- Gli accumulatori hardware e dell' istruzione sono azzerati.
- Il valore prestabilito alto viene caricato nel valore prestabilito superiore hardware.
- Il bit DN è impostato.
- Il file di interrupt del contatore ad alta velocità (file di programma 4) viene eseguito se l'interrupt è abilitato. Il bit IH viene impostato ed i bit IL, IV e IN vengono azzerati.

Se il bit DN è già impostato quando si raggiunge un valore prestabilito alto, viene impostato il bit OV.

Le seguenti tabelle riassumono quale deve essere lo stato degli ingresso perché si esplichi l'azione del contatore ad alta velocità corrispondente:

Contatore a salire

Stato ingressi					Azione contatore alta velocità
Ingresso conteggi (I/O)	Ingresso direzione (I/1)	Ingresso ripristino (I/2)	Ingresso mantenimento (I/3)	Ramo HSC	
Da Off–a–On	NA	NA	NA	Vero	Conteggio a salire
NA	NA	NA	NA	Falso	Tenuta conteggio

NA (Non applicabile)

Contatore a salire con ripristino e mantenimento

Stato ingressi					Azione contatore alta velocità
Ingresso conteggi (I/O)	Ingresso direzione (I/1)	Ingresso ripristino (I/2)	Ingresso mantenimento (I/3)	Ramo HSC	
Da Off–a–On	NA	Off, On o in spegnimento	Off	Vero	Conteggio a salire
NA	NA	Off, On o in spegnimento	On	NA	Manten. conteggio
NA	NA	Off, On o in spegnimento	NA	Falso	Manten. conteggio
Off, On o in Spegnimento	NA	Off, On o in spegnimento	NA	NA	Manten. conteggio
NA	NA	Accensione	NA	NA	Azzerato

NA (Non applicabile)

Uso del contatore bidirezionale e del contatore bidirezionale con ripristino e mantenimento

I contatori bidirezionali sono usati quando il parametro misurato può incrementare o diminuire. Ad esempio, un pacco che entra ed esce da un contenitore tipo magazzino viene contato per controllare il flusso nell'area.

I contatori bidirezionali operano in modo identico eccetto che per il funzionamento degli ingressi 1 e 0. Per il tipo a impulso e direzione, l'ingresso 0 fornisce l'impulso e l'ingresso 1 la direzione. Per il tipo a salire e a scendere, l'ingresso 0 fornisce il conteggio a salire e l'ingresso 1 il conteggio a scendere. Entrambi i tipi sono disponibili con o senza azzeramento e tenuta. Fate riferimento a pagina 7-7 per ulteriori informazioni sui tipi di contatori bidirezionali.

Per i contatori bidirezionali sono usati sia un valore prestabilito superiore che uno inferiore. Il valore prestabilito inferiore deve essere minore del valore prestabilito superiore altrimenti si verifica un errore `VALORI PRESTABILITI NON VALIDI CARICATI IN CONTATORE ALTA VELOCITÀ` (37H).

I contatori bidirezionali operanonell'intervallo da –32.768 a +32.767 compresi e possono essere azzerati usando l'istruzione Azzeramento (RES).

Funzionamento

Quando l'istruzione HSC viene eseguita come vera per la prima volta:

- il valore prestabilito inferiore hardware è impostato su –32.768.
- l'accumulatore dell'istruzione viene caricato nell'accumulatore hardware.
- il valore prestabilito dell'istruzione viene caricato nel valore prestabilito superiore hardware.

Dopo la prima esecuzione come vera dell'istruzione HSC, i dati possono essere trasferiti all'accumulatore hardware solo tramite un'istruzione RES o RAC o ai valori prestabiliti alti e bassi hardware tramite un'istruzione HSL.

Qualsiasi valore dell'accumulatore dell'istruzione tra -32.768 e +32.767 compresi può essere caricato nell'hardware. Il valore prestabilito superiore deve essere maggiore del valore prestabilito inferiore altrimenti si verifica un errore `VALORE PRESTABILITI NON VALIDI CARICATI IN CONTATORE ALTA VELOCITÀ` (37H).

La seguente condizione	si verifica quando
E' stato raggiunto un valore prestabilito superiore	l'accumulatore hardware passa dal valore prestabilito superiore hardware –1 al valore prestabilito superiore hardware, oppure
	l'accumulatore hardware viene caricato con un valore maggiore o uguale al valore prestabilito superiore hardware, oppure
	il valore prestabilito alto hardware viene caricato con un valore inferiore o uguale all'accumulatore hardware.

Quando si raggiunge il valore prestabilito superiore:

- viene impostato il bit HP.
- il file di interrupt del contatore ad alta velocità (file di programma 4) viene eseguito se l'interrupt è abilitato. Il bit IH viene impostato ed i bit IL, IV e IN vengono azzerati.

Diversamente dai contatori a salire, il valore dell'accumulatore non si ripristina ed il valore prestabilito superiore non viene caricato dall'immagine al registro del valore prestabilito superiore hardware.

La seguente condizione	si verifica quando
E' stato raggiunto un valore prestabilito inferiore	l'accumulatore hardware passa dal valore prestabilito inferiore hardware +1 al valore prestabilito inferiore hardware, oppure
	l'accumulatore hardware viene caricato con un valore inferiore o uguale al valore prestabilito inferiore hardware, oppure
	il valore prestabilito inferiore hardware viene caricato con un valore superiore o uguale all'accumulatore hardware.

Quando si raggiunge il valore prestabilito inferiore :

- viene impostato il bit LP.
- il file di interrupt del contatore ad alta velocità (file di programma 4) viene eseguito se l'interrupt è abilitato. Il bit IL viene impostato ed i bit IH, IV e IN vengono azzerati.

Si verifica overflow quando l'accumulatore hardware passa da +32.767 a –32.768. Quando si verifica overflow:

- viene impostato il bit OV.
- il file di interrupt del contatore ad alta velocità (file di programma 4) viene eseguito se l'interrupt è abilitato. Il bit IV viene impostato ed i bit IH, IL e IN vengono azzerati.

Si verifica underflow quando l'accumulatore hardware passa da –32.768 a +32.767. Quando si verifica underflow:

- viene impostato il bit UN.
- il file di interrupt del contatore ad alta velocità (file di programma 4) viene eseguito se l'interrupt è abilitato. Il bit IN viene impostato ed i bit IH, IL e IV vengono azzerati.

Le tabelle seguenti riassumono quale deve essere lo stato degli ingressi perché si verifichi l'azione del contatore ad alta velocità:

Contatore bidirezionale (impulso/direzione)

Stato ingressi					Azione contatore alta velocità
Ingresso conteggi (I/0)	Ingresso direzione (I/1)	Ingresso azzeramento (I/2)	Ingresso tenuta (I/3)	Ramo HSC	
Da Off a On	Off	NA	NA	Vero	Conteggio a salire
Da Off a On	On	NA	NA	Vero	Conteggio a scendere
NA	NA	NA	NA	Falso	Manten.conteggio

NA (Non applicabile)

Contatore bidirezionale con ripristino e mantenimento (impulso/direzione)

Stato ingressi					Azione contatore alta velocità
Ingresso conteggi (I/0)	Ingresso direzione (I/1)	Ingresso azzeramento (I/2)	Tenuta ingresso (I/3)	Ramo HSC	
Da off a on	Off	Off, On o in spegnimento	Off	Vero	Conteggio a salire
Da off a on	On	Off, On o in spegnimento	Off	Vero	Conteggio a scendere
NA	NA	Off, On o in spegnimento	NA	Falso	Manten. conteggio
NA	NA	Off, On o in spegnimento	On	NA	Manten. conteggio
Off, On o in spegnimento	NA	Off, On o in spegnimento	NA	NA	Manten.conteggio
NA	NA	Accensione	NA	NA	Ripristino

NA (Non applicabile)

Contatore bidirezionale (conteggio a salire/a scendere)

Stato ingresso			Azione contatore alta velocità
Ingresso conteggi a salire (I/0)	Ingresso conteggi a scendere (I/1)	Ramo HSC	
Da off a on	Off, On o in spegnimento	Vero	Conteggio a salire
Off, On o in spegnimento	Da off a on	Vero	Conteggio a scendere
NA	NA	Falso	Manten. conteggio

NA (Non applicabile)

Contatore bidirezionale con ripristino e mantenimento (conteggio a salire/scendere)

Stato ingressi					Azione contatore alta velocità
Ingresso conteggi a salire (I/0)	Ingresso conteggi a scendere (I/1)	Ingresso azzeramento (I/2)	Ingresso tenuta (I/3)	Ramo HSC	
Da off a on	Off, On o spegnimento	Off, On in spegnimento	Off	Vero	Conteggio a salire
Off, On o in spegnimento	Da off a on	Off, On o in spegnimento	Off	Vero	Conteggio a scendere
NA	NA	Off, Ono o in spegnimento	NA	Falso	Manten.conteggio
NA	NA	Off, On o in spegnimento	On	NA	Manten.conteggio
Off, On o in spegnimento	Off, On o in spegnimento	Off, On o in spegnimento	NA	NA	Manten.conteggio
NA	NA	Accensione	NA	NA	Ripristino

NA (Non applicabile)

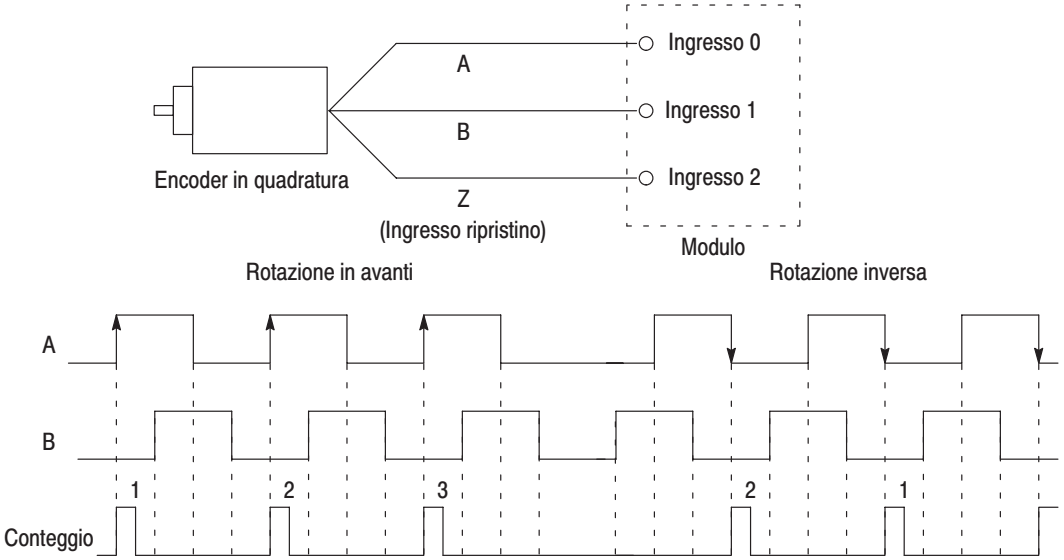
Quando si verificano simultaneamente impulsi di ingresso verso l’alto e verso il basso, il contatore ad alta velocità conta a salire e poi a scendere.

Uso del contatore bidirezionale con ripristino e mantenimento con un encoder in quadratura

L'encoder in quadratura viene usato per determinare la direzione di rotazione e la posizione di un asse in rotazione, ad esempio un tornio. Il contatore bidirezionale conta la rotazione dell'encoder in quadratura.

I contatori bidirezionali operano nell'intervallo che va da –32.768 a +32.767 compresi e possono essere azzerati utilizzando l'istruzione di azzeramento (RES). La figura seguente mostra un encoder in quadratura collegato agli ingressi 0, 1 e 2. La direzione del conteggio viene determinata dall'angolo della fase tra A e B. Se A anticipa B, il contatore incrementa. Se B anticipa A, il contatore diminuisce.

Il contatore può essere azzerato usando l'ingresso Z. Le uscite Z dagli encoder di solito forniscono un impulso a rotazione.



Funzionamento

Per i contatori bidirezionali si usano valori prestabiliti sia superiori che inferiori. Il valore prestabilito inferiore deve essere minore del valore prestabilito superiore altrimenti si verifica un errore `VALORI PRESTABILITI NON VALIDI CARICATI IN CONTATORE ALTA VELOCITÀ` (37H).

Quando l'istruzione HSC viene eseguita per la prima volta come vera:

- il valore prestabilito inferiore hardware è impostato su –32.768.
- l'accumulatore dell'istruzione viene caricato nell'accumulatore hardware.
- il valore prestabilito superiore dell'istruzione viene caricato nel valore prestabilito superiore hardware.

Qualsiasi valore dell'accumulatore di istruzione tra –32.768 e +32.767 compreso può essere caricato sull'hardware.

Dopo l'esecuzione della prima istruzione vera HSC, i dati possono essere trasferiti all'accumulatore hardware solo tramite un'istruzione RES o RAC oppure ai valori prestabiliti superiore o inferiore tramite l'istruzione HSL.

La seguente condizione	si verifica quando
Viene raggiunto un valore prestabilito superiore	l'accumulatore hardware passa dal valore prestabilito superiore hardware –1 al valore prestabilito superiore hardware, oppure
	l'accumulatore hardware viene caricato con un valore superiore o uguale al valore prestabilito inferiore hardware, oppure
	il valore prestabilito inferiore hardware viene caricato con un valore maggiore o uguale all'accumulatore hardware.

Quando si raggiunge un valore prestabilito alto:

- viene impostato il bit HP.
- il file di interrupt del contatore ad alta velocità (file di programma 4) viene eseguito se l'interrupt è abilitato. Il bit IH viene impostato ed i bit IL, IN e IV vengono azzerati.

Diversamente dai contatori a salire, il valore dell'accumulatore non si ripristina ed il valore prestabilito superiore non si carica dall'immagine del registro di valore prestabilito superiore hardware.

La seguente condizione	si verifica quando
Viene raggiunto un valore prestabilito inferiore	l'accumulatore hardware passa dal valore prestabilito inferiore hardware +1 al valore prestabilito inferiore hardware, oppure
	l'accumulatore hardware viene caricato con un valore minore o uguale al valore prestabilito inferiore hardware, oppure
	il valore prestabilito inferiore hardware viene caricato con un valore maggiore o uguale all'accumulatore hardware.

Quando si raggiunge un valore prestabilito inferiore:

- viene impostato il bit LP.
- il file di interrupt del contatore ad alta velocità (file di programma 4) viene eseguito se l'interrupt è abilitato. Il bit IL viene impostato ed i bit IH, IN e IV vengono azzerati.

Si verifica overflow quando l'accumulatore hardware passa da +32.767 a –32.768. Quando si verifica overflow:

- viene impostato il bit OV.
- il file di interrupt del contatore ad alta velocità (file di programma 4) viene eseguito se l'interrupt è abilitato. Il bit IV viene impostato ed i bit IH, IL e IN vengono azzerati.

Si verifica underflow quando l'accumulatore hardware passa da –32.768 a +32.767. Quando si verifica underflow:

- viene impostato il bit UN.
- il file di interrupt del contatore ad alta velocità (file di programma 4) viene eseguito se l'interrupt è abilitato. Il bit IN viene impostato ed i bit IH, IL e IV vengono azzerati.

La tabella seguente riassume gli stati degli ingressi perché si verifichi l'azione del contatore ad alta velocità corrispondente:

Contatore bidirezionale (Encoder)

Stato degli ingressi			Azione contatore alta velocità
Ingresso A (I/0)	Ingresso B (I/1)	Ramo HSC	
In accensione	Off	Vero	Conteggio a salire
In spegnimento	Off	Vero	Conteggio a scendere
NA	On	NA	Manten. conteggio
NA	NA	Falso	Manten. conteggio

NA (Non applicabile)

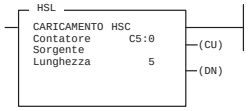
Contatore bidirezionale con ripristino e mantenimento (Encoder)

Stato degli ingressi					Azione contatore alta velocità
Ingresso A (I/0)	Ingresso B (I/1)	Ingresso Z (I/2)	Ingresso tenuta (I/3)	Ramo HSC	
In accensione	Off	Off	Off	Vero	Conteggio a salire
In spegnimento	Off	Off	Off	Vero	Conteggio a scendere
Off o On	NA	Off	NA	NA	Manten. conteggio
NA	On	Off	NA	NA	Manten. conteggio
NA	NA	Off	NA	Falso	Manten. conteggio
NA	NA	Off	On	NA	Manten. conteggio
Off	Off	On①	NA	NA	Ripristino

NA (Non applicabile)

① L'azzeramento opzionale hardware del contatore ad alta velocità è la coincidenza logica di $\overline{A} \times \overline{B} \times Z$.

Caricamento contatore ad alta velocità (HSL)



Questa istruzione permette di impostare i valori prestabiliti inferiori e superiori, la sorgente di uscita inferiore e superiore e la maschera dell'uscita. Quando si raggiunge un valore prestabilito alto o basso potete istantaneamente aggiornare le uscite selezionate.

Se usate l'istruzione HSL con il contatore a salire, il valore prestabilito superiore deve essere ≥ 1 e ≤ +32.767 altrimenti si verifica un errore `VALORI PRESTABILITI NON VALIDI CARICATI IN CONTATORE ALTA VELOCITÀ` (37H). Per i contatori bidirezionali, il valore prestabilito superiore deve essere maggiore del valore prestabilito inferiore altrimenti si verifica un errore `VALORI PRESTABILITI NON VALIDI CARICATI IN CONTATORE ALTA VELOCITÀ` (37H).

Il contatore a cui fa riferimento questa istruzione ha lo stesso indirizzo del contatore dell'istruzione ed è fissato a C5:0.

Immissione dei parametri

Quando programmate questa istruzione immettete i seguenti parametri:

- **Sorgente** è un indirizzo che identifica la prima di cinque parole dati usata dall'HSL. La sorgente può essere un elemento di file di interi o binari.
- **Lunghezza** è il numero di elementi a partire dalla sorgente. Questo numero è sempre 5.

Funzionamento

L'istruzione HSL permette di configurare il contatore ad alta velocità per aggiornare istantaneamente ed automaticamente le uscite esterne ogni volta che si raggiunge un valore prestabilito basso o alto. Le uscite fisiche sono aggiornate automaticamente in meno di 30 µs. (Il tempo fisico per l'eccitazione delle uscite *non* è compreso in questo valore). L'immagine delle uscite viene quindi aggiornata automaticamente alla prossima richiesta di interrupt utente o di istruzione IOM, a seconda di quale si verifica prima.

Con questa istruzione potete cambiare il valore prestabilito alto dei contatori a salire o i valori prestabiliti alti o bassi dei contatori bidirezionali durante l'esecuzione del programma . Potete inoltre modificare la configurazione della maschera di uscita durante l'esecuzione.

L'indirizzo della sorgente è un elemento di un file di interi o di binari. Ad esempio, se viene selezionato come indirizzo di sorgente N7:5, gli altri parametri per l'esecuzione di questa istruzione appaiono come indicato sotto.

Posizione immagini parametri	Solo contatore a salire	Contatori bidirezionali	Descrizione
N7:5	Maschera uscita	Maschera uscita	Identifica quale gruppo di bit nel file di uscita (parola 0) viene controllato. 000F=bit 3–0 00F0=bit 7–4 0003=bit 0 e 1 00FF= bit 7–0
N7:6	Sorgente uscita	Sorgente uscita alta	(Contatore a salire). Lo stato dei bit in questa parola viene scritto attraverso la maschera sulle uscite reali.
N7:7	Valore prestabilito alto	Valore prestabilito alto	(Contatore a salire). Quando l'accumulatore raggiunge questo valore, la sorgente di uscita viene scritta attraverso la maschera di uscita sulle uscite reali e la subroutine HSC (file 4) viene sottoposta a scansione.
N7:8	Riservato	Sorgente uscita bassa	(Contatore a scendere). Lo stato dei bit in questa parola viene scritto attraverso la maschera sulle uscite reali.
N7:9	Riservato	Valore prestabilito basso	(Contatore a scendere). Quando l'accumulatore raggiunge questo valore, la sorgente di uscita viene scritta attraverso la maschera di uscita sulle uscite reali e la subroutine HSC (file 4) viene sottoposta a scansione.

I bit nella maschera di uscita corrispondono direttamente alle uscite fisiche. Se un bit è impostato su 1, l'uscita corrispondente può essere cambiata dal contatore ad alta velocità. Se un bit è impostato su 0, l'uscita corrispondente non può essere cambiata dal contatore ad alta velocità.

Anche i bit nelle sorgenti superiore e inferiore corrispondono direttamente alle uscite fisiche. La sorgente alta viene applicata quando si raggiunge il valore prestabilito superiore. La sorgente bassa viene applicata quando si raggiunge il valore prestabilito inferiore. Gli stati dell'uscita finale sono determinati applicando la maschera di uscita alla sorgente ed aggiornando le uscite non mascherate (quelle con 1 nella mappa dei bit della maschera).

Potete sempre cambiare lo stato delle uscite tramite il programma utente o il dispositivo di programmazione indipendentemente dalla maschera uscite. Il contatore ad alta velocità modifica soltanto le uscite selezionate ed i bit immagine delle uscite in base alla sorgente e alla mappa dei bit della maschera quando si raggiungono i valori prestabiliti. Se il programma utente cambia l'immagine delle uscite dopo che il contatore ad alta velocità ha scritto sull'immagine delle uscite, le uscite cambiano per riflettere la nuova immagine di uscita durante l'aggiornamento successivo delle uscite.

Le forzature prevalgono su qualsiasi controllo delle uscite dal contatore ad alta velocità o dell'immagine delle uscite. Le forzature possono essere applicate anche agli ingressi del contatore ad alta velocità. Gli ingressi forzati vengono riconosciuti dal contatore ad alta velocità (ovvero, un ingresso del conteggio forzato off ed on aumenta l'accumulatore ad alta velocità).

L'hardware del contatore ad alta velocità viene aggiornato immediatamente quando viene eseguita l'istruzione HSL indipendentemente dal tipo di contatore ad alta velocità (Contatore a salire o contatore bidirezionale). Per i contatori a salire, gli ultimi due registri sono ignorati in quanto il valore prestabilito inferiore non si applica.

Se si verifica un errore a causa dell'istruzione HSL, i parametri HSL non vengono caricati nell'hardware del contatore ad alta velocità. Nel vostro programma potete usare più di una istruzione HSL. Le istruzioni HSL possono avere diverse locazioni delle immagini per i parametri ulteriori.

Non cambiate un valore prestabilito *e* una maschera/sorgente delle uscite con la stessa istruzione HSL mentre l'accumulatore si sta avvicinando al vecchio valore prestabilito.

Se il contatore ad alta velocità è abilitato e l'istruzione HSL è valutata vera, i parametri del contatore ad alta velocità nell'istruzione HSL sono applicati immediatamente senza interrompere l'attività del contatore ad alta velocità. Se la stessa istruzione HSL viene usata per cambiare la maschera/sorgente controllata dal contatore ad alta velocità ed il valore prestabilito, la maschera/sorgente cambia per prima e poi cambia il valore prestabilito. (Il valore prestabilito cambia entro 40 µs dopo la maschera/sorgente) Se il valore prestabilito originale viene raggiunto dopo che è stata applicata la nuova maschera/sorgente ma prima che sia applicato il nuovo valore prestabilito, le nuove uscite sono applicate immediatamente.

Azzeramento del contatore ad alta velocità (RES)

```
C5:0
──────(RES)──
```

L'istruzione RES consente di scrivere uno zero nell'accumulatore hardware ed in quello immagine.

Il contatore a cui fa riferimento quest'istruzione ha lo stesso indirizzo dell'istruzione HSC e viene immesso come C0.

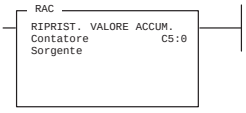
Funzionamento

L'esecuzione di quest'istruzione ha i seguenti effetti immediati:

- elimina gli interrupt in sospeso del contatore ad alta velocità
- azzera gli accumulatori hardware e dell'istruzione
- azzera i bit di stato PE, LS, OV, UN e DN
- carica il valore prestabilito alto dell'istruzione nel valore prestababilito superiore hardware (se il contatore ad alta velocità è configurato come contatore a salire)
- azzera i bit di stato IL, IT, IN o IV

Si può avere più di un'istruzione RES nel programma.

Ripristino accumulatore del contatore ad alta velocità (RAC)



Quest'istruzione permette di scrivere un valore specificato nell'accumulatore hardware ed in quello immagine.

Il contatore a cui fa riferimento questa istruzione ha lo stesso indirizzo del contatore dell'istruzione HSC ed è fissato a C5:0.

Immissione dei parametri

Durante la programmazione dell'istruzione immettete il seguente parametro:

Sorgente rappresenta il valore da caricare nell'accumulatore. La sorgente può essere una costante o un indirizzo.

Funzionamento

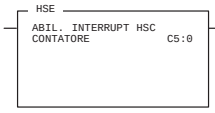
Esecuzione della RAC:

- elimina gli interrupt in sospeso del contatore ad alta velocità
- azzera i bit di stato PE, LS, OV, UN e DN
- carica un nuovo valore accumulato nell'hardware e nell'immagine dell'istruzione
- carica il valore prestabilito alto dell'istruzione in quello hardware (se il contatore ad alta velocità è configurato come contatore a salire)
- azzera i bit di stato IL, IT, IN o IV

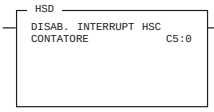
La sorgente può essere una costante o qualsiasi elemento intero nei file 0–7. Gli accumulatori hardware e dell'istruzione vengono aggiornati con il nuovo valore immediatamente all'atto dell'esecuzione dell'istruzione.

Si può avere più di un'istruzione RAC per programma che faccia riferimento alla stessa sorgente o a sorgenti diverse.

Abilitazione (HSE) e disabilitazione (HSD) interrupt contatore ad alta velocità



Queste istruzioni abilitano o disabilitano un interrupt del contatore ad alta velocità quando si raggiunge un valore prestabilito superiore, un valore prestabilito inferiore, un overflow o un underflow. Usate HSD e HSE in coppia per garantire un'esecuzione accurata della vostra applicazione.



Il contatore a cui fanno riferimento queste istruzioni hanno lo stesso indirizzo del contatore dell'istruzione HSC ed è fissato a C5:0.

Uso di HSE

Funzionamento

Quando si abilita l'interrupt del contatore ad alta velocità la subroutine utente (file 4 programma) viene eseguita quando:

- si raggiunge un valore prestabilito superiore o inferiore
- si verifica un overflow o un underflow

In modalità di test a scansione singola ed in condizione di inattività, l'interrupt del contatore ad alta velocità viene tenuto in sospeso finché non riceve l'attivazione della scansione successiva dal dispositivo di programmazione. L'accumulatore del contatore ad alta velocità continua a contare durante lo stato di inattività.

Lo stato di default dell'interrupt del contatore ad alta velocità è di abilitazione (il bit IE è impostato su 1).
Se si sta eseguendo la routine dell'interrupt del contatore ad alta velocità e si verifica un altro interrupt del contatore ad alta velocità, il secondo interrupt del contatore ad alta velocità viene salvato ma è considerato in attesa (il bit PE è impostato). Il secondo interrupt viene eseguito immediatamente dopo che si è finito di eseguire il primo. Se si verifica un'interrupt del contatore ad alta velocità mentre un altro interrupt è in attesa, l'interrupt del contatore ad alta velocità più recente viene perso e viene impostato il bit LS.

Uso della HSD

Funzionamento

L'istruzione HSD disabilita l'interrupt del contatore ad alta velocità impedendo alla subroutine di interrupt di essere eseguita.

Se la HSE viene eseguita dopo che è stato impostato il bit di attesa, l'interrupt viene eseguito immediatamente.

Questa istruzione HSD non cancella un interrupt ma causa l'impostazione del bit di attesa (C5:0/3) quando:

- si raggiunge un valore prestabilito superiore o inferiore
- si verifica un overflow o un underflow

Aggiornamento dell'accumulatore immagine del contatore ad alta velocità (OTE)

```
 C5:0
──( )──
   UA
```

Un'istruzione di bit OTE, se indirizzata al contatore ad alta velocità (C5:0), causa l'impostazione del bit UA. Quando il bit è impostato, il valore nell'accumulatore hardware viene scritto nell'accumulatore immagine (C5:0.ACC). Questo consente un accesso in tempo reale al valore dell'accumulatore hardware. Questo è in aggiunta al trasferimento automatico dall'accumulatore hardware all'accumulatore immagine che si verifica ogni volta che viene valutata l'istruzione HSC.

Funzionamento

Questa istruzione trasferisce l'accumulatore hardware all'accumulatore dell'istruzione. Quando l'struzione OTE/UA viene eseguita come vera, l'accumulatore hardware viene caricato nell'accumulatore immagine dell'istruzione (C5:0.ACC).

Cosa succede all'HSC passando alla modalità di Run REM

Una volta inizializzata, l'istruzione HSC mantiene lo stato precedente passando attraverso un cambiamento di modalità o un ciclo di accensione. Questo significa che l'accumulatore HSC (C5:0.ACC) e i valori prestabiliti alti vengono mantenuti. Le uscite sotto il controllo diretto dell'HSC conservano lo stato precedente. Anche i bit Valore prestabilito inferiore raggiunto e Valore prestabilito superiore raggiunto (C0/LP e C0/HP) vengono mantenuti. Vengono esaminati dall'istruzione HSC durante la prima valutazione come vera del contatore ad alta velocità nella modalità di esecuzione REM per differenziare un passaggio alla modalità di esecuzione REM ritentiva da una modifica all'accumulatore esterna o iniziale (C5:0.ACC).

Alla prima esecuzione come vera dell'istruzione HSC dopo il passaggio in esecuzione, il valore prestabilito inferiore viene inizializzato su –32.768 e la maschera di uscita e le mappe delle uscite superiore e inferiore vengono inizializzati su zero. Usate l'istruzione HSL durante il primo passaggio per ripristinare qualsiasi valore necessario alla vostra applicazione.

Potete modificare la risposta del contatore ad alta velocità al passaggio alla modalità di Run REM regolando i parametri HSC prima della prima esecuzione come vera dell'istruzione HSC. I seguenti rami ladder di esempio dimostrano modi diversi di regolare i parametri HSC.

Esempio 1

Per passare alla modalità di Run REM e fare in modo che le Uscite HSC, ACC e la Subroutine di interrupt riprendano lo stato precedente:

```
(Ramo 2:0)
Nessuna azione richiesta (tenete a mente che le istruzioni OUT vengono
azzerate passando alla modalità di esecuzione REM. Usate le istruzioni
SET/RST al posto delle istruzioni OUT nella logica condizionale che
richiede il mantenimento).

|  S:1                                          +HSL-------------+ |
|--][-----------------------------------------+CARICAM.HSC     +-|
|    15                                         |Contatore     C5:0|
|                                               |                  |
|                                               |Sorgente    N7:0| |
|                                               |Lungh          5| |
|                                               +------------------+
|

Ramo 2:1
|                                       +HSC--------------------+    |
|---------------------------------------+CONTAT. ALTA VELOC.  +-(CU)-|
|                                       |Tipo encoder(Res,Hld)+-(CD) |
|                                       |Contatore        C5:0+-(DN) |
|                                       |Preset alto      1000|      |
|                                       |Accum               0|      |
|                                       +---------------------------+|
```

Esempio 2

Per passare alla modalità di Run REM e mantenere il valore ACC mentre le Uscite HSC e la Subroutine di interrupt si ristabiliscono:

```
Ramo 2:0
Sganciate i bit C5:0/HP e C5:0/LP durante la prima scansione PRIMA che
l'istruzione HSC venga eseguita per la prima volta.

|  S:1                                          +HSL--------------+  |
|--][-----------------------------------------+CARICAM. HSC    +- |
|    15                                         |Contatore   C5:0|  |
|                                               |Sorgente    N7:0|  |
|                                               |Lungh          5|  |
|                                               +----------------+  |

Ramo 2:1
|  S:1                                                    C5:0     |
|--][-------------------------------------------------+-(U)--+|--|
|    15                                              |    HP |  |
|                                                    | C5:0  |  |
|                                                    +--(U)--+  |
|                                                         LP    |

Ramo 2:2
|                                        +HSC-----------------+      |
|----------------------------------------+CONTAT. ALTA VELOC. +-(CU)-|
|                                        |Tipo encoderRes,Hld)+-(CD) |
|                                        |Contatore       C5:0+-(DN) |
|                                        |Preset alto     1000|      |
|                                        |Accumul            0|      |
|                                        +--------------------+      |
```

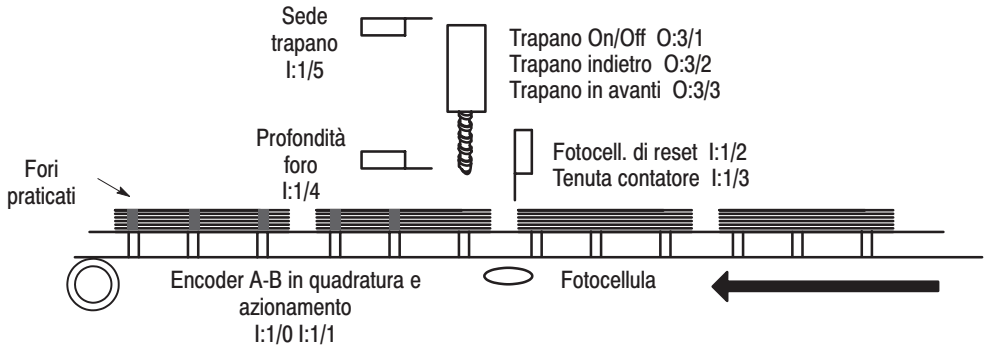
Esempio 3

Per passare alla modalità di Run REM e fare in modo che HSC ACC e la Subroutine di interrupt riprendano lo stato precedente, inizializzando le uscite HSC dall'esterno:

```
Ramo 2:0
Sganciate o agganciate i bit di uscita sotto il controllo HSC durante
la prima scansione dopo che l'istruzione HSC viene eseguita per la
prima volta (Notate che potreste porre questo ramo prima
dell'istruzione HSC, tuttavia, non lo consigliamo).

|  S:1
                                                +HSL---------------+ |
|--][-----------------------------------------+HSC LOAD          +-|
|    15                                         |Contatore     C5:0| |
|                                               |Sorgente      N7:0| |
|                                               |Lungh          5  | |
|                                               +------------------+ |

Ramo 2:1
|                                          +HSC--------------------+  |
|------------------------------------------+CONTAT. ALTA VELOC.  (CU)-|
|                                          |Tipo encoder Res,Hld)(CD) |
|                                          |Contatore      C5:0+-(DN) |
|                                          |Preset alto    1000|      |
|                                          |Accum             0|      |
|                                          +-----------------------+  |

Ramo 2:2
Questo ramo viene programmato con una maschera HSL di 0007 (vengono
usate le uscite 0–2) ed inizializza le uscite HSC ad ogni passaggio
alla modalità di esecuzione REM. Le uscite O/0 e O/1 sono disattivate,
mentre l'uscita O/2 è attivata.

|  S:1                                                    O:0      |
|--][-----------------------------------------------------+--(U)--+|--|
|    15                                                 |    0   |  |
|                                                       |  O:0   |  |
|                                                       +--(U)---+  |
|                                                       |    1   |  |
|                                                       |  O:0   |  |
|                                                       +--(L)---+  |
|                                                             2     |
```

Istruzioni per il contatore ad alta velocità nell'esempio applicativo della perforatrice per carta

I rami ladder in questa sezione dimostrano l'uso dell'istruzione HSC nell'esempio applicativo della perforatrice per carta iniziato nel capitolo 4. Fate riferimento all'appendice H per l'esempio applicativo completo della perforatrice per carta.



Abilitazione nastro trasportatore collegato in serie all'azionamento O:3/5
Avvio/Fermata azionamento nastro trasportatore collegato in serie all'azionamento O:3/0 20226

Il file di programma principale (file 2) inizializza l'istruzione HSC, monitorizza i pulsanti di avvio e di arresto della macchina e richiama le altre subroutine necessarie per far funzionare la macchina. Per ulteriori informazioni fate riferimento ai commenti che precedono ogni ramo.

Ramo 2:0
Inizializza il contatore ad alta velocità ogni volta che si entra nel modo di esecuzione REM. L'area dei dati del contatore ad alta velocità (N7:5 – N7:9) corrisponde all'indirizzo iniziale (indirizzo di sorgente) della nostra istruzione HSL. Notate che l'istruzione HSC è disabilitata ad ogni passaggio in modalità di esecuzione REM fino alla prima volta che viene eseguita come vera. (Il valore prestabilito superiore è stato "bloccato" all'inizializzazione per impedire ad un interrupt di valore prestabilito alto di verificarsi durante il processo di inizializzazione).

```
| Prima                                                Maschera uscita   |
| scansione                                            (usare solo bit 0 |
|                                                      es. O:0/0)        |
|    S:1                                         +MOV---------------+    |
|----] [-------------------------------------+-+SPOSTAMENTO      +-+-|
|      15                                    | |Sorgente         1| | |
|                                            | |                  | | |
|                                            | |Destin        N7:5| | |
|                                            | |                 0| | |
|                                            | +------------------+ | |
|                                            |  Uscita alta   | |
|                                            |   (spegnere O:0/0)   | |
|                                            |                      | |
|                                            | +MOV---------------+ | |
|                                           +-+SPOSTAMENTO     +-+   |
|                                            | |Sorgente         0| | |
|                                            | |                  | | |
|                                            | |Destin        N7:6| | |
|                                            | |                 0| | |
|                                            | +------------------+ | |
|                                            |  Valore prest alto   | |
|                                            | (cont fino foro succ)  |
|                                                                     | |
|                                            | +MOV---------------+ | |
|                                           +-+SPOSTAMENTO       +-+ |
|                                            | |Sorgente     32767| | |
|                                            | |                  | | |
|                                            | |Destin        N7:7| | |
|                                            | |                 0| | |
|                                            | +------------------+ | |
|                                            |  Uscita bassa        | |
|                                            |    (accende O:0/0    | |
|                                            |    ad ogni azzer)    | |
|                                                                     | |
|                                            | +MOV---------------+ | |
|                                           +-+SPOSTAMENTO       +-+ |
|                                            | |Sorgente         1| | |
|                                            | |                  | | |
|                                            | |Destin        N7:8| | |
|                                            | |                 0| | |
|                                            | +------------------+ | |
|                                            |  Valore prest basso  | |
|                                            | (causa int pres basso| |
|                                            |    all'azzeramento)  | |
|                                                                     | |
|                                            | +MOV---------------+ | |
|                                           +-+SPOSTAMENTO       +-+ |
|                                            | |Sorgente         0| | |
|                                            | |                  | | |
|                                            | |Destin        N7:9| | |
|                                            | |                 0| | |
|                                            | +------------------+ | |
|                                            |  Cont alta velocità  | |
|                                            |                      | |
```

```
|                                          | +HSL---------------+ | |
|                                          + -+CARICAMENTO HSC  +-+ |
|                                            |Contatore     C5:0|   |
|                                            |Sorgentee     N7:5|   |
|                                            |Lunghezza        5|   |
|                                            +------------------+   |
```

I rami 2.0 e 2.2 servono a scrivere diversi parametri nell'area dei file dati del contatore ad alta velocità. Questi due rami sono condizionati dal bit di prima scansione, per la sola scansione in cui il processore passa da programmazione REM a Run REM.

Ramo 2:1
Questa istruzione HSC non è posta nella subroutine di interrrupt del contatore ad alta velocità. Se questa istruzione fosse posta nella subroutine di interrupt, il contatore ad alta velocità non potrebbe essere mai avviato o inizializzato (perché un'interrupt deve prima verificarsi per eseguire la scansione della subroutine di interrupt del contatore ad alta velocità).

```
|                                        Contatore ad alta velocità|
|                                   +HSC--------------------+      |
|-------------------------------------+CONTATORE ALTA VELOC   +-(CU)-|
|                                   |Tipo encoder  (Res,Hld)+-(CD) |
|                                   |Contatore          C5:0+-(DN) |
|                                   |Val prest alto     1250|      |
|                                   |                      |      |
|                                   |Accum                  1|      |
|                                   +-----------------------+      |
```

Ramo 2:2
Questo ramo forza il verificarsi di un interrupt per valore prestabilito basso del contatore ad alta velocità ogni volta che si passa in modalità di Run REM. Un interrupt può verificarsi solo alla transizione dell'accum del contatore ad alta velocità ad un valore prestabilito (ripristino accumulatore a 1, poi 0). Questo è fatto per permettere ai sequenziatori della subroutine di interrupt del contatore ad alta velocità di inizializzarsi. L'ordine dell'inizializzazione del contatore ad alta velocità è: (1) caricare i parametri del contatore ad alta velocità (2)eseguire l'istruzione HSL (3)eseguire l'istruzione HSC come vera (4)(opzionale) forzare l'interrupt del contatore ad alta velocità a verificarsi.

```
| Prima                                     Contatore alta velocità  |
| scansione                                                          |
|                                                                    |
|    S:1                                   +RAC------------------+   |
|----] [-----------------------------------+-+RIPRIST. VALORE ACCUM+-+-|
|      15                                  | |Contatore        C5:0| | |
|                                          | |Sorgente             1 | |
|                                          |                         |
|                                          | |                     | | |
|                                          | +---------------------+ | |
|                                          |    Contatore            | |
|                                          |    alta velocità        | |
|                                          |   C5:0                  | |
|                                          +---(RES)-----------------+ |
```

Il contatore ad alta velocità viene usato per controllare la posizione del nastro trasportatore. Il contatore ad alta velocità conta gli impulsi forniti dall'encoder del nastro tramite gli ingressi hardware I:0/0 e I:0/1. Gli ingressi hardware I:0/2 (azzeramento) e I:0/3 (tenuta) sono collegati ad una fotocellula che garantisce che l'istruzione HSC conti solo gli impulsi dell'encoder quando un manuale si trova davanti al trapano e che il contatore ad alta velocità venga azzerato in corrispondenza del bordo iniziale di ogni manuale.

Il contatore ad alta velocità azzera il bit di uscita dell'azionamento del nastro (O:0/0) ogni volta che si raggiunge un valore prestabilito superiore. Di conseguenza, l'azionamento rallenta e spegne il motore del nastro. Il contatore ad alta velocità azzera l'uscita in microsecondi assicurando precisione e ripetitibilità.

Il contatore ad alta velocità imposta il bit di uscita dell'azionamento del nastro (O:0/0) ogni volta che si raggiunge un valore prestabilito inferiore. Di conseguenza, l'azionamento accelera e mantiene a velocità costante il motore del nastro.

Quando il manuale ha percorso la distanza specificata impostata dal valore prestabilito alto del contatore ad alta velocità, la subroutine di interrupt del contatore ad alta velocità segnala al programma principale di effettuare la sequenza delle perforazioni. Per ulteriori informazioni sulla subroutine di interrupt usata in questo programma, fare riferimento all'esempio applicativo nel capitolo 9.

Questo esempio utilizza l'istruzione di Encoder in quadratura con l'istruzione di ripristino e mantenimento. L'accumulatore del contatore ad alta velocità incrementa o diminuisce a seconda della relazione di quadratura degli ingressi A e B dell'encoder (I:0/0 e I:0/1). L'accumulatore viene azzerato quando viene attivato il reset o quando viene eseguita l'istruzione RES. Tutti i valori prestabiliti sono immessi come offset relativo all'estremità anteriore di un manuale. Tutti i valori prestabiliti per la disposizione dei fori sono memorizzati nelle istruzioni SQO. (Fare riferimento al capitolo 6 per l'istruzione SQO). L'ingresso di azzeramento esterno del contatore ad alta velocità (I:0/2) e l'ingresso di tenuta esterno (I:0/3) sono collegati in parallelo per impedire al contatore ad alta velocità di contare mentre è in corso l'azzeramento.

I ritardi del filtro di ingresso per gli ingressi del contatore ad alta velocità A e B (I:0/0 e I:0/1) oltre agli ingressi di ripristino e mantenimento (I:0/2 e I:0/3) possono essere regolati.

```
Ramo 4:5
| interrupt verificatosi a causa del raggiunto valore prest. inferiore|
|  C5:0                                          +RET---------------+-|
|----][-----------------------------------------+RITORNO           + |
|      IL                                        +------------------+ |
```

Ramo 4:6

Questo ramo segnala al programma principale (file 2) di iniziare una sequenza di perforazioni. Il contatore ad alta velocità ha già fermato il nastro trasportatore nella posizione corretta usando i dati della mappa delle uscite relativa al valore prestabilito superiore(azzerato O:0/0). Questo si è verificato in microsecondi da quando si è raggiunto il valore prestabilito (subito prima di entrare in questa subroutine di interrupt del contatore ad alta velocità). Il programma principale azzera il bit di inizio sequenza di perforazione ed imposta il bit dell'azionamento del nastro (O:0/0) al completamento della sequenza delle perforazioni.

```
| interrupt verificatosi      |           Inizio sequenza perforazioni|
| perché ragg. val prest superiore|
   |
|   C5:0                                                     B3      |
|----] [-------------------------------------------------------(L)-----|
|      IH                                                      32    |
```

Ramo 4:7

```
|                                                                     |
|                                                                     |
|-------------------------------+END+-----------------------------------
|                                                                     |
|                                                                     |
```

8 Istruzioni di comunicazione

Questo capitolo contiene informazioni generali sulle istruzioni di comunicazione. Ciascuna istruzione include inoltre informazioni su:

- il simbolo dell'istruzione
- come usare l'istruzione
- un esempio applicativo e diagrammi dei tempi

È incluso inoltre il funzionamento della parola di stato globale (S:99).

Istruzioni di comunicazione

Istruzione		Scopo	Pagina
Mnemonico	**Nome**		
MSG	Lettura/scrittura messaggi	Questa istruzione trasferisce i dati da un nodo all'altro sulla rete di comunicazione. Quando l'istruzione viene abilitata, il trasferimento del messaggio rimane in attesa; il trasferimento reale di dati avviene alla scansione.	**8–3**
SVC	Servizio comunicazioni	Quando le condizioni che precedono l'istruzione SVC nel ramo sono vere, l'istruzione SVC interrompe la scansione del programma per eseguire il servizio di comunicazione porzione del ciclo operativo.	**8-60**

Informazioni sulle istruzioni di comunicazione

Usate l'istruzione Messaggio per inviare e ricevere dati da processori e dispositivi; usate l'istruzione SVC per aumentare le prestazioni di comunicazione del vostro processore.

Questo capitolo contiene una panoramica generale che precede ciascun tipo di istruzione.

- Istruzione Messaggio per il processore SLC 5/02
- Istruzione Messaggio per processori SLC 5/03 e SLC 5/04
- Istruzione Servizio comunicazioni per il processore SLC 5/02
- Istruzione Servizio comunicazioni per i processori SLC 5/03 e SLC 5/04

Panoramica dell’istruzione Messaggio

ML1000	Fixed	5/01	5/02	5/03	5/04
			✓		

```
MSG
MESS. LETTU/SCRITT
Lettura/Scrittura
Dispos. destin.
Blocco di controllo
Lungh. blocco control  7
```

Istruzione di uscita

Questa è un’istruzione di uscita che consente di trasferire dati da un nodo all’altro tramite la rete DH-485. Il processore SLC 5/02 può assistere un’istruzione di messaggio in qualsiasi momento, sebbene possa tenere diversi messaggi come “abilitati ed in attesa”. I messaggi in attesa vengono inoltrati uno alla volta in ordine sequenziale (secondo l’ordine di arrivo).

Funzionamento

L’istruzione può essere programmata come messaggio di lettura o di scrittura. Il dispositivo di destinazione può essere un altro processore SLC 500 sulla rete oppure un dispositivo non SLC 500, utilizzando il file di interfaccia comune (485CIF file 9 nei processori SLC 500). Anche per i messaggi di tipo PLC-2 viene usato il protocollo 485CIF.

I dati associati ad un’istruzione di scrittura messaggi *non* vengono inviati quando abilitate l’istruzione, ma alla fine della scansione oppure quando abilitate l’istruzione Servizio comunicazioni (SVC) o Aggiornamento (REF) nel vostro programma ladder. In alcuni casi questo significa che dovete inviare in un buffer i dati nella vostra applicazione.

Quando selezionate SLC500 come dispositivo di destinazione, la comunicazione si verifica tra:

- un processore SLC 5/02 e qualsiasi altro processore della famiglia SLC 500
- un processore SLC 5/03 e qualsiasi altro processore della famiglia SLC 500
- un processore SLC 5/04 e qualsiasi altro processore della famiglia SLC 500

Bit del file di stato relativi

All'istruzione MSG vengono associati tre bit del file di stato:

- **Bit di attesa di comando in ingresso (S:2/5)** – Questo bit viene impostato quando il processore determina che un altro nodo sulla rete ha richiesto informazioni oppure inviato un comando. Questo bit può essere impostato in qualsiasi momento; viene cancellato quando il processore evade la richiesta (o il comando).

  Utilizzate questo bit come condizione di un'istruzione SVC per aumentare la capacità di comunicazione del vostro processore.

- **Bit di attesa di Messaggio di risposta (S:2/6)** – Questo bit viene impostato quando un altro nodo sulla rete ha fornito le informazioni richieste nell'istruzione MSG del vostro processore. Questo bit viene cancellato quando il processore memorizza le informazioni ed aggiorna l'istruzione MSG.

  Utilizzate questo bit come condizione di un'istruzione SVC per aumentare la capacità di comunicazione del vostro processore.

- **Bit di attesa Comando di messaggio in uscita (S:2/7)** – Questo bit viene impostato quando uno o più messaggi nel vostro programma vengono abilitati e posti in attesa, ma al momento non viene trasmesso alcun messaggio . Non appena la trasmissione di un messaggio comincia, il bit viene cancellato. Dopo la trasmissione, il bit viene nuovamente impostato se esistono altri messaggi in attesa, oppure rimane cancellato se non esistono ulteriori messaggi.

  Utilizzate questo bit come condizione di un'istruzione SVC per aumentare la capacità di comunicazione del vostro processore.

Potete utilizzare anche il bit S:2/15 Selezione di evasione comunicazioni. Fate riferimento all'appendice B di questo manuale per ulteriori informazioni.

Opzioni di configurazione disponibili

Le seguenti opzioni di configurazione sono disponibili con un processore SLC 5/02:

- Lettura/Scrittura Peer-to-Peer su una rete locale verso un altro processore SLC 500
- Lettura/Scrittura Peer-to-Peer su una rete locale verso un 485CIF (emulazione PLC2)

Fate riferimento all'appendice D per i parametri validi durante la programmazione dell'istruzione Messaggio.

Immissione dei parametri

Dopo aver posto l'istruzione MSG su un ramo, specificate se il messaggio deve essere di lettura o scrittura. Specificate quindi il dispositivo di destinazione ed il blocco di controllo per l'istruzione MSG.

Lettura/Scrittura – Lettura indica che il processore locale (quello in cui si trova l'istruzione) vuole ricevere i dati; scrittura indica che vuole inviarli.

Dispositivo di destinazione identifica il tipo di dispositivo che riceverà i dati. le opzioni valide sono:

  - 500CPU, se il dispositivo di destinazione è un altro processore SLC
  - 485CIF, se il dispositivo di destinazione non è un dispositivo SLC (emulatore PLC2)

- **Blocco di controllo,** è un indirizzo di file intero che avete selezionato; si tratta di un file di 7 elementi, contenente i bit di stato, l'indirizzo del file di destinazione ed altri dati associati all'istruzione di messaggio.
- **Lunghezza blocco di controllo,** è fissa a sette elementi. Questo campo non può essere alterato.

Nota

la lunghezza del blocco di controllo MSG aumenta da 7 a 14 parole passando da un programma per processore SLC 5/02 ad un SLC 5/03 o SLC 5/04. Accertatevi che nel vostro programma ci siano almeno 7 parole inutilizzate successive al blocco di controllo MSG.

Utilizzo dei bit di stato

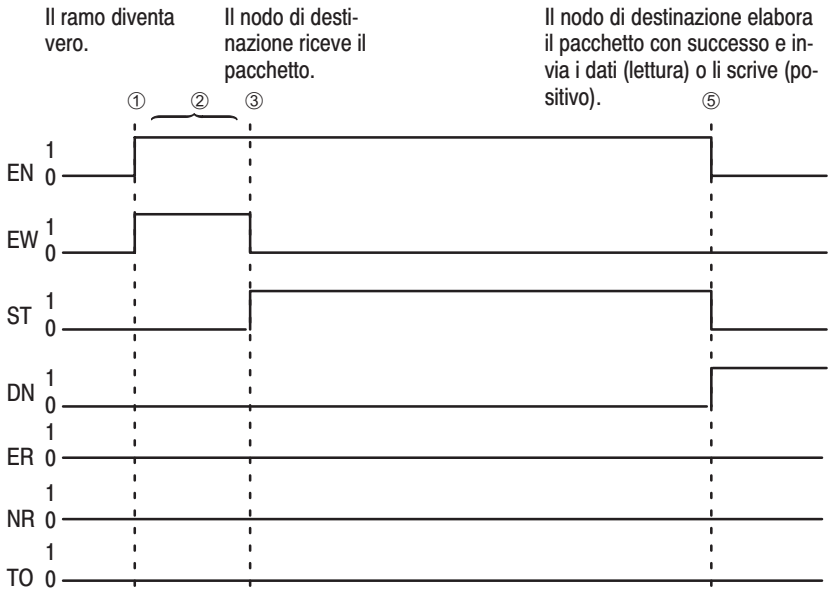
```
Lettura/Scrittura:                    LETT        ignora se tempo scad.:   0  TO
Dispositivo destinazione:           500CPU                da riprovare:   0  NR
Blocco controllo:                     N7:0            attesa esecuzione:   0  EW
 Indirizzo file destinaz. locale:      ***
 Nodo destinazione:                      0                       errore:   0  ER
 Indirizzo file:                       ***                messaggio OK:   0  DN
 Lungh. messag. in elementi            ***         trasmissione messag.:   0  ST
                                                        abilit. messagg.:   0  EN

                                                   indiriz. bit contr.:    N7:0/8

 CODICE ERR:  0
 Descr. cod. err:
```

La colonna a destra della visualizzazione elenca i vari bit di stato associati all'istruzione MSG dell'SLC/02.

- **Bit "Scadenza" TO (bit 08)**, può essere impostato nella vostra applicazione per rimuovere un'istruzione di messaggio attiva dal controllo del processore. La vostra applicazione deve fornire il proprio valore di scadenza. Esempi sono disponibili a pagina 8–15.
- **Bit "Nessuna risposta" NR (bit 09)**, impostato se il processore di destinazione non risponde alla prima richiesta di messaggio. Il bit NR viene azzerato impostando i bit ER, DN o ST.
- **Bit "Abilitato ed in attesa" EW (bit 10)**, impostato dopo aver impostato il bit di abilitazione col messaggio in attesa di essere inviato.
- **Bit "Errore" ER (bit 12)**, impostato quando la trasmissione del messaggio non è riuscita. Il bit ER viene azzerato la volta successiva in cui il ramo corrispondente passa da falso a vero.
- **Bit "OK" DN (bit 13)**, impostato quando il messaggio viene trasmesso con successo. Il bit DN viene azzerato la volta successiva che il corrispondente ramo passa da falso a vero.
- **Bit "Avvio " ST (bit 14)**, impostato quando il processore riceve la conferma dal dispositivo di destinazione. Il bit ST viene azzerato quando viene impostato il bit DN, ER o TO.
- **Bit "Abilitazione" EN (bit 15)**, impostato quando le condizioni del ramo diventano vere e viene eseguita l'istruzione. Rimane impostato fin quando la trasmissione del messaggio non è stata completata ed il ramo non diventa falso.

Diagramma dei tempi per un'istruzione MSG dell'SLC 5/02 dall'esito positivo

La seguente sezione descrive il diagramma dei tempi per un'istruzione MSG SLC 5/02.



1. Quando il ramo MSG diventa vero ed avviene la scansione di MSG, il bit **EN** viene impostato e rimane tale fin quando non viene impostato il bit **DN**, **ER** o **TO**. Il bit **EW** viene impostato ed indica che l'istruzione MSG è stata posta nella coda dei MSG (il processore SLC 5/02 ha sempre spazio nella coda MSG). La coda funziona sulla base di primo arrivato, primo evaso, che permette al processore SLC 5/02 di ricordare l'ordine in cui le istruzioni MSG sono state abilitate. Notate che il programma non ha accesso alla coda MSG dell'SLC 5/02.

2. Alla fine della scansione successiva o all'istruzione Servizio comunicazioni (SVC), il processore SLC 5/02 determina se deve esaminare la coda MSG per "qualcosa da fare". Il processore basa la propria decisione sullo stato del bit S:2/15, le richieste di comunicazione DH-485 da altri nodi, e se un'istruzione MSG precedente è già in esecuzione. Se il processore 5/02 determina di non dover accedere alla coda, i bit **EN** e **EW** rimangono impostati fino alla prossima fine di scansione o SVC.

Se il processore SLC 5/02 determina che ha “qualcosa da fare”, utilizza la prima immissione in coda messaggi per costruire un pacchetto DH-485. Se un pacchetto può essere costruito con successo, viene posto nel buffer di trasmissione. Se un pacchetto non può essere costruito con successo, il bit **ER** viene impostato ed un codice viene posto nel blocco MSG per informarvi dell’errore.

Se si trattasse di un’istruzione MSG di Scrittura, i dati della sorgente verrebbero trasferiti al buffer di trasmissione in questa fase.

Quindi il processore SLC 5/02 esce dalla fine della scansione o dalla porzione SVC della scansione. La funzione di comunicazione in background del processore invia il pacchetto del buffer trasmesso al nodo di destinazione specificato nella vostra istruzione MSG.

3. Se il nodo di destinazione ha ricevuto con successo il pacchetto DH-485, invia una ACK (conferma); il processore cancella il bit **EW** ed imposta il bit **ST**. Notate che il nodo di destinazione non ha ancora esaminato il pacchetto DH-485 per verificare se comprende la richiesta.

Una volta impostato il bit **ST**, il processore attende una risposta per un tempo indefinito dal nodo di destinazione; quest’ultimo non è obbligato a rispondere entro un dato periodo di tempo. In questa fase non verrà considerata nessun’altra istruzione MSG.

Nota

*se si verifica un guasto al nodo di destinazione oppure un’interruzione di corrente durante la transazione MSG, non riceverete mai una risposta. Ecco perché si raccomanda di utilizzare un’istruzione di timer insieme al bit **TO**. Fare riferimento all’esempio a pagina 8–15.*

La fase 4 non viene mostrata nel diagramma dei tempi.

4. Se non ricevete una ACK, la fase 3 non si verifica. Viene invece ricevuta una NAK (mancanza di conferma). In questo caso, il bit **ST** rimane a zero. Una NAK indica:

- che non esiste un nodo di destinazione, oppure
- che non risponde
- che è troppo impegnato, o
- che ha ricevuto un pacchetto DH-485 danneggiato.

Quando si verifica una NAK, il bit **EW** viene cancellato ed il bit **NR** viene impostato per una scansione. La volta successiva che avviene la scansione dell'istruzione MSG, il bit **ER** viene impostato e quello **NR** cancellato. Questo indica che l'istruzione MSG è fallita. Notate che se il nodo di destinazione è troppo occupato, il bit **ER** non viene impostato. In tal caso, l'istruzione MSG si pone nuovamente in coda per la ritrasmissione.

5. A seguito del ricevimento con successo del pacchetto, il nodo di destinazione invia un pacchetto di risposta, che contiene una delle seguenti risposte:

- Ho eseguito con successo la vostra richiesta di scrittura.
- Ho eseguito con successo la vostra richiesta di lettura ed eccovi i dati.
- Non ho eseguito la vostra richiesta, siete in errore.

Alla successiva fine di scansione o SVC, successiva alla risposta del nodo di destinazione, il processore SLC 5/02 riesamina il pacchetto DH-485 dal dispositivo di destinazione. Se la risposta contiene il messaggio "Ho eseguito con successo la vostra richiesta di scrittura", viene impostato il bit **DN** e viene cancellato il bit **ST.** La funzione dell'istruzione MSG è completa. Se il ramo MSG è falso, il bit **EN** viene cancellato alla scansione successiva dell'istruzione MSG.

Se la risposta contiene il messaggio "Ho eseguito con successo la vostra richiesta di lettura ed eccovi i dati", i dati vengono scritti nella tabella dati, il bit **DN** viene impostato ed il bit **ST** viene cancellato. La funzione dell'istruzione MSG è completa. Se il ramo MSG è falso, il bit **EN** viene cancellato alla scansione successiva dell'istruzione MSG.

Se la risposta contiene il messaggio "Non ho eseguito la vostra richiesta, siete in errore", il bit **ER** viene impostato ed il bit **ST** cancellato. La funzione dell'istruzione MSG è completa. Se il ramo MSG è falso, il bit **EN** viene cancellato alla scansione successiva dell'istruzione MSG.

Disposizione del blocco di controllo

Disposizione del blocco di controllo se avete selezionato una 500CPU come dispositivo di destinazione:

Disposizione del blocco di controllo – 500CPU

15 14 13 12 11 10 09 08 07 06 05 04 03 02 01 00	Parola
EN ST DN ER EW NR TO | Codice di errore	0
Numero nodo	1
Reservato per lunghezza in parole	2
Numero file	3
Tipo file (S, B, T, C, R, N)	4
Numero elemento	5
Riservato	6

Disposizione del blocco di controllo selezionando 485 CIF come dispositivo di destinazione:

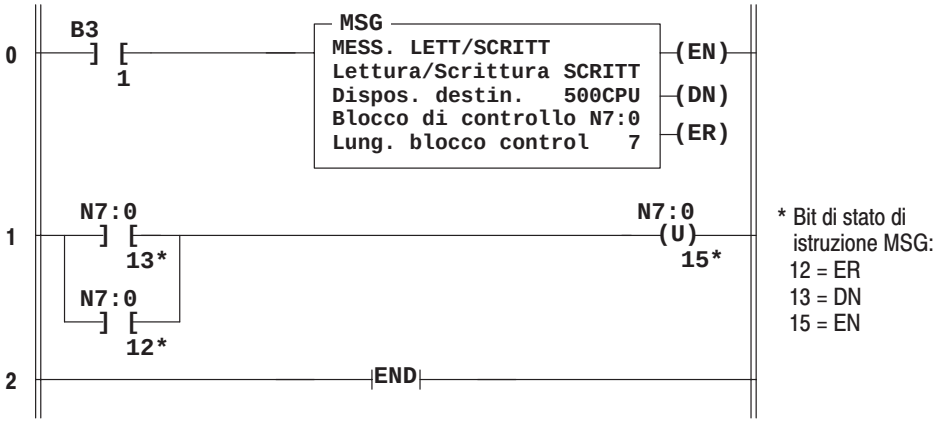
Disposizione del blocco di controllo – 485 CIF

15 14 13 12 11 10 09 08 07 06 05 04 03 02 01 00	Parola
EN ST DN ER EW NR TO | Codice di errore	0
Numero nodo	1
Riservato per lunghezza in parole	2
Parole di OFFSET	3
Non utilizzato	4
Non utilizzato	5
Non utilizzato	6

Esempi applicativi per i processori SLC 5/02

Esempio 1

L'esempio applicativo 1 mostra come potete applicare il funzionamento continuo di un'istruzione di messaggio.



Note sul funzionamento

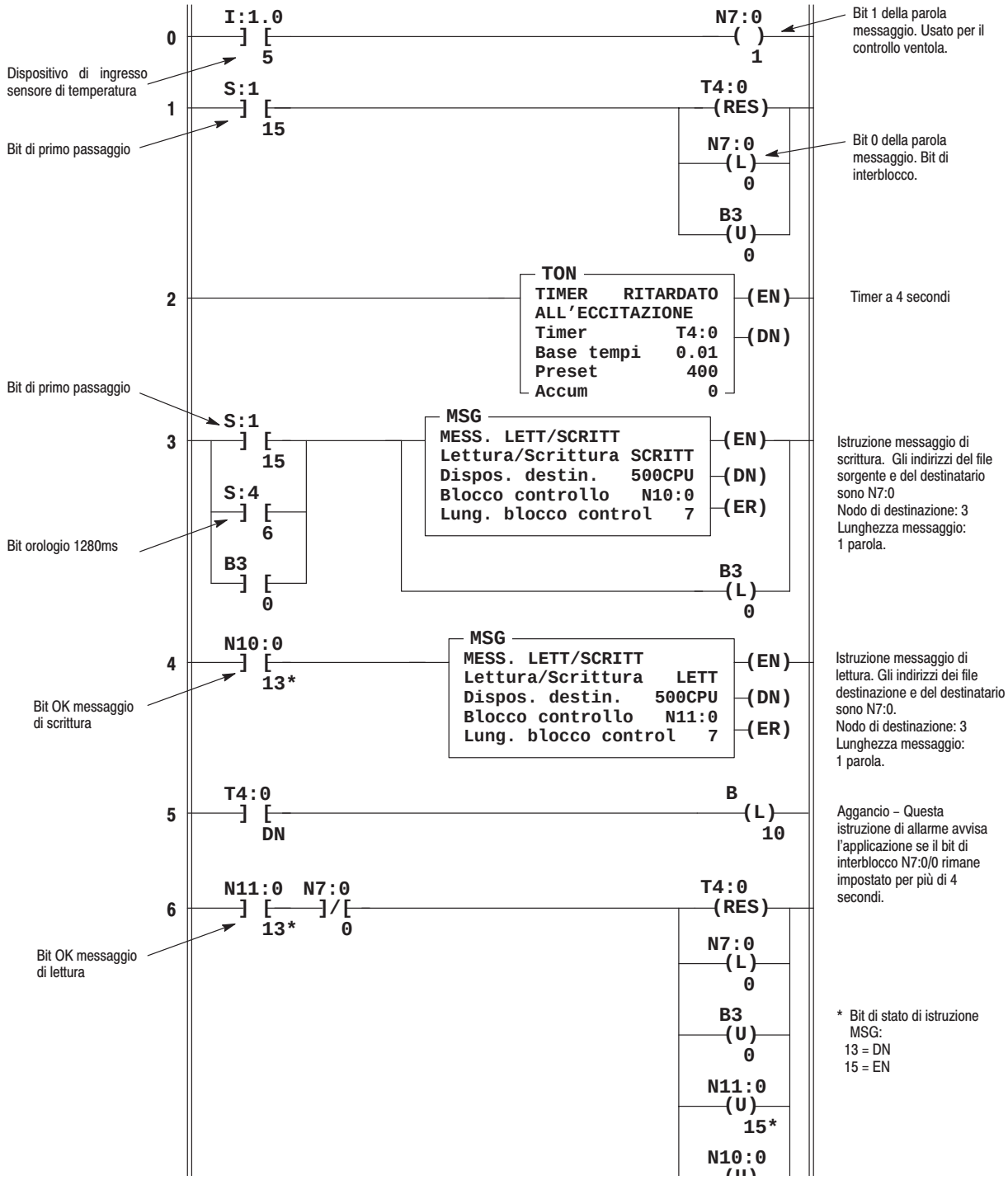
Il bit B3/1 abilita l'istruzione MSG. Quando viene impostato il bit OK dell'istruzione MSG, questo sgancia il bit di abilitazione MSG in modo che l'istruzione MSG venga abilitata nella scansione successiva. Questo garantisce un funzionamento continuo.

Anche il bit di errore MSG sgancia il bit di abilitazione. Questo garantisce un funzionamento continuo senza tenere conto degli errori.

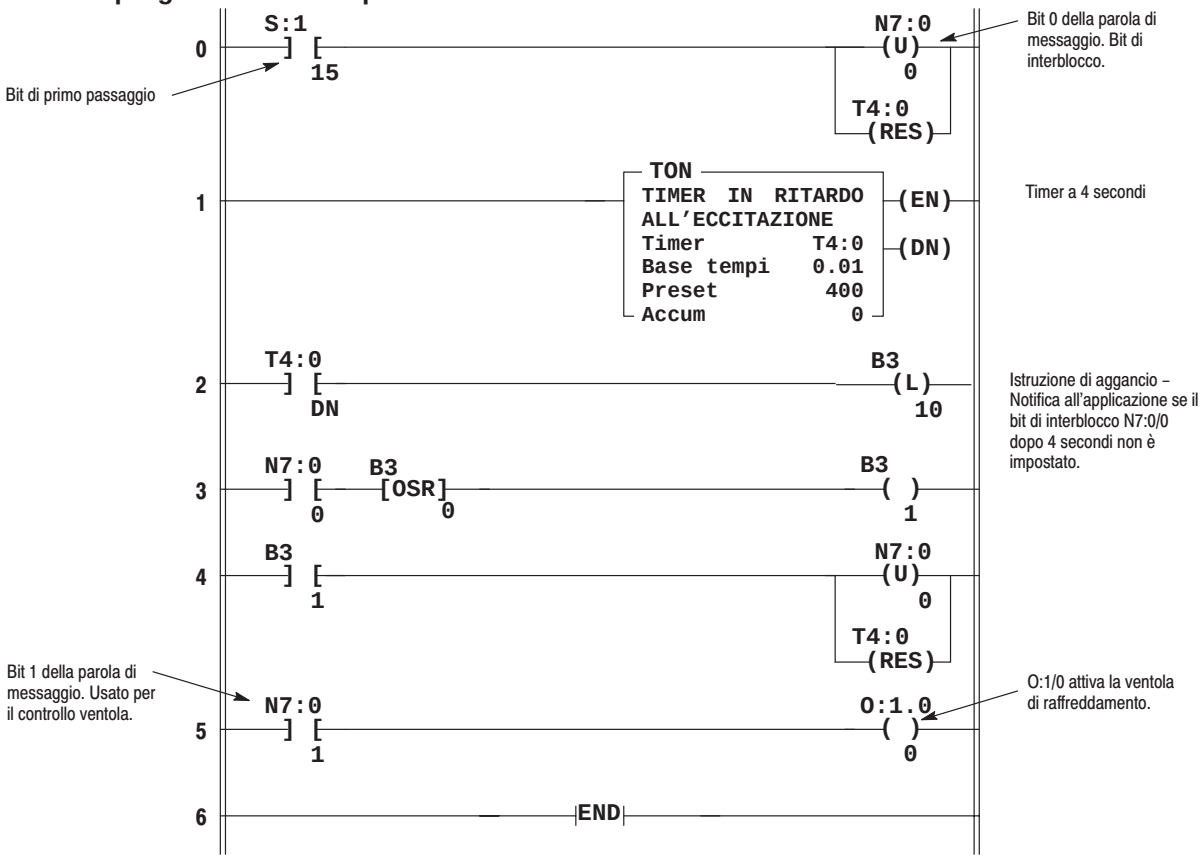
Esempio 2 – File di programma 2 di un processore SLC 5/02

L'esempio di applicazione 2 implica un processore SLC 5/02 ed un processore SLC 5/01 comunicanti su una rete DH-485. Per poter verificare il trasferimento di dati e fermare entrambi i processori in caso di fallimento della comunicazione, viene utilizzato un interblocco.

Un dispositivo sensibile alla temperatura e collegato come ingresso al processore SLC 5/02, controlla il funzionamento o meno di una ventola di raffreddamento, collegata come uscita al processore SLC 5/01. I programmi ladder SLC 5/02 e SLC 5/01 vengono spiegati nella figura a pagina 8-14.


0
I:1.0
5
N7:0
1
Bit 1 della parola messaggio. Usato per il controllo ventola.
Dispositivo di ingresso sensore di temperatura
1
S:1
15
T4:0
RES
N7:0
L
0
B3
U
0
Bit di primo passaggio
Bit 0 della parola messaggio. Bit di interblocco.
2
TON
TIMER RITARDATO ALL'ECCITAZIONE
Timer T4:0
Base tempi 0.01
Preset 400
Accum 0
EN
DN
Timer a 4 secondi
Bit di primo passaggio
3
S:1
15
S:4
6
B3
0
MSG
MESS. LETT/SCRITT
Lettura/Scrittura SCRITT
Dispos. destin. 500CPU
Blocco controllo N10:0
Lung. blocco control 7
EN
DN
ER
B3
L
0
Bit orologio 1280ms
Istruzione messaggio di scrittura. Gli indirizzi del file sorgente e del destinatario sono N7:0
Nodo di destinazione: 3
Lunghezza messaggio: 1 parola.
4
N10:0
13*
MSG
MESS. LETT/SCRITT
Lettura/Scrittura LETT
Dispos. destin. 500CPU
Blocco controllo N11:0
Lung. blocco control 7
EN
DN
ER
Bit OK messaggio di scrittura
Istruzione messaggio di lettura. Gli indirizzi dei file destinazione e del destinatario sono N7:0.
Nodo di destinazione: 3
Lunghezza messaggio: 1 parola.
5
T4:0
DN
B
L
10
Aggancio – Questa istruzione di allarme avvisa l'applicazione se il bit di interblocco N7:0/0 rimane impostato per più di 4 secondi.
6
N11:0
13*
N7:0
0
T4:0
RES
N7:0
L
0
B3
U
0
N11:0
U
15*
N10:0
Bit OK messaggio di lettura
* Bit di stato di istruzione MSG:
13 = DN
15 = EN

File di programma 2 di un processore SLC 5/01 al nodo 3



Note sul funzionamento, programmi SLC 5/02 e SLC 5/01

Parametri dell'istruzione di messaggio: N7:0 è la parola di messaggio; si tratta dell'indirizzo del file nel nodo di destinazione (processore SLC 5/01) e degli indirizzi della sorgente e della destinazione locale (processore SLC 5/02) nelle istruzioni di messaggio.

N7:0/0 della parola di messaggio è il bit di interblocco, scritto sul processore 5/01 come 1 (impostato) e letto dal processore SLC 5/01 come 0 (azzerato).

N7:0/1 della parola di messaggio controlla il funzionamento della ventola di raffreddamento; è scritto sul processore SLC 5/01 come 1 (impostato) se il raffreddamento è richiesto oppure come 0 (azzerato) se il raffreddamento non è richiesto. Viene letto dal processore SLC 5/01 come 1 o 0.

La parola N7:0 deve avere un valore 1 o 3 durante l'esecuzione del messaggio di scrittura. Deve avere un valore di 0 o 2 durante il messaggio di lettura.

Inizializzazione del programma: il bit di primo passaggio S:1/15 inizializza i programmi ladder al passaggio in modalità esecuzione.

Processore SLC 5/02: N7:0/0 è agganciato; il timer T4:0 è ripristinato; B3/0 è sganciato (ramo 1), quindi agganciato (ramo 3). Processore SLC 5/01: N7:0/0 è sganciato; il timer T4:0 è ripristinato.

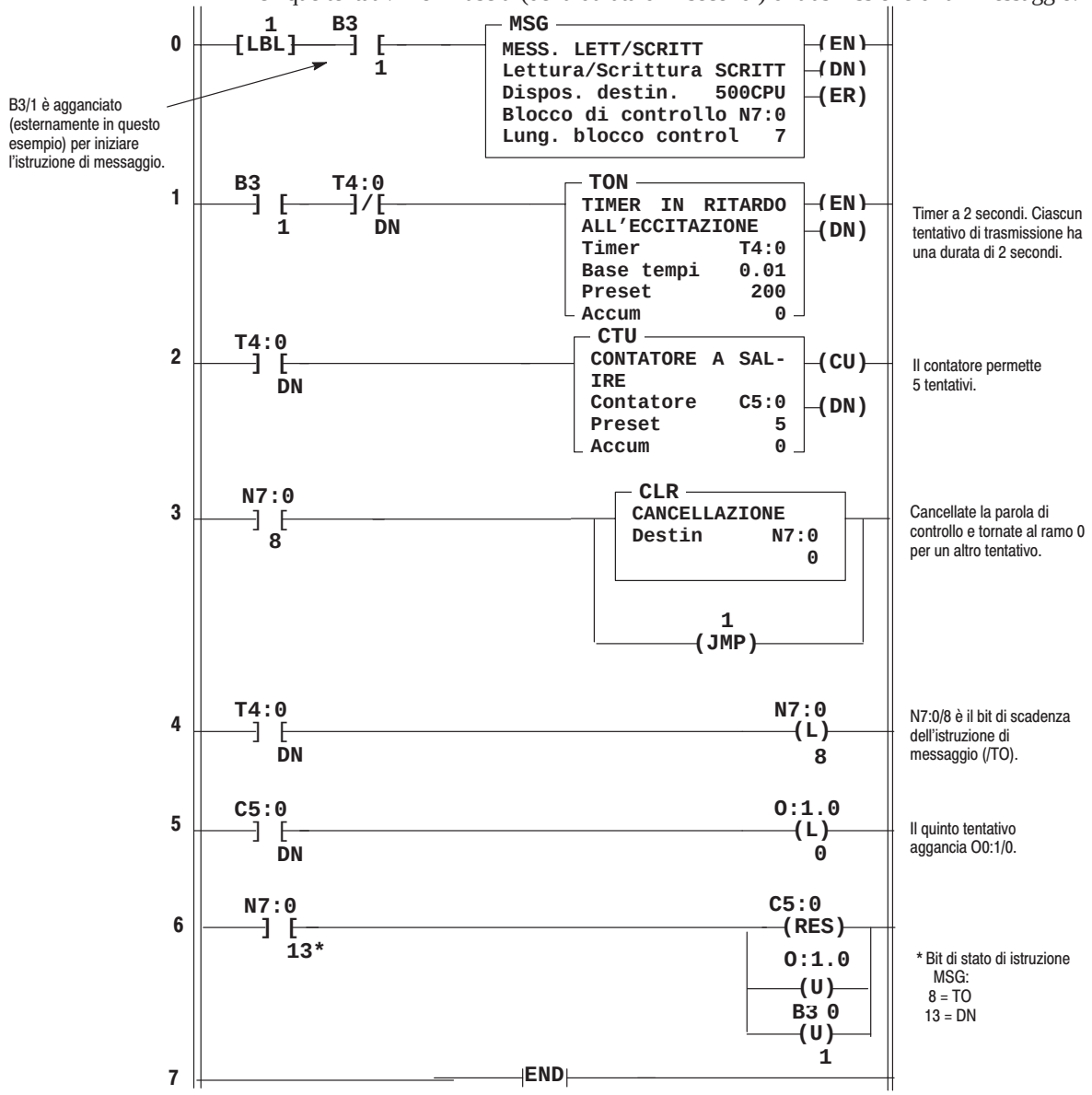
Funzionamento dell'istruzione di messaggio: l'istruzione del messaggio di scrittura nel processore SLC 5/02 viene inizializzata ogni 1280ms dal bit clock S:4/6. Il bit OK dell'istruzione messaggio di scrittura dà inizio all'istruzione messaggio di lettura.

B3/0 aggancia l'istruzione messaggio di scrittura. B3/0 viene sganciato quando viene impostato il bit OK dell'istruzione messaggio di lettura, ammesso che il bit di interblocco N7:0/0 sia azzerato.

Errore di comunicazione: nel processore SLC 5/02, il bit B3/10 viene impostato se il bit di interblocco N7:0/0 rimane impostato (1) per oltre 4 secondi. Nel processore SLC 5/01, il bit B3/10 viene impostato se il bit di interblocco N7:0/0 rimane impostato (1) per oltre 4 secondi. La vostra applicazione può rilevare questo evento, prende provvedimenti e quindi sganciare il bit B3/10.

Esempio 3

L'esempio applicativo 3 mostra come usare il bit di scadenza per disabilitare un'istruzione di messaggio attiva; in questo esempio, un'uscita viene eccitata dopo cinque tentativi non riusciti (della durata di 2 secondi) di trasmissione di un messaggio.



Note sul funzionamento

Il bit di scadenza viene agganciato (ramo 4) dopo un periodo di 2 secondi. Questo azzera l'istruzione di messaggio dal controllo del processore alla scansione successiva. L'istruzione di messaggio viene riabilitata per un secondo tentativo di trasmissione. Dopo cinque tentativi, O:1/0 viene agganciato.

Un tentativo riuscito di trasmissione ripristina il contatore, sgancia O:1/0 e e sgancia B3/1.

Esempio 4

L’esempio applicativo 4 mostra come collegare insieme istruzioni di messaggio per la trasmissione in serie, uno dopo l’altro. In questo esempio una Scrittura MSG è seguita da una Lettura MSG causando la trasmissione seriale.

Questo ramo inizia l'invio dei messaggi a ciascun elemento in modalità esecuzione REM o ESECUZIONE azzerando il bit EN della prima istruzione MSG.

```
Ramo 2:0   S:1                                                    N7:0
          ] [                                                    (U)
           15                                                     15
```

Questo ramo imposta il valore di scadenza (facendo uso di un processore SLC 5/03 o SLC 5/04 questo ramo ed il ramo 2:2 non sono necessari poiché potete immettere il valore 6 dentro il campo del valore di scadenza nel blocco di istruzioni MSG).

```
Ramo 2:1   N7:0    N7:0     N7:0
          ] [     ]/[      ]/[
           15      12       13
                                  TON
                                  RITARDO ALL'ECCITA-      (EN)
                                  ZIONE                    (DN)
                                  Timer          T4:0
                                  Base tempi     0.01
                                  Preset          600
                                  Accum             0
                                     T4:0     N7:0
                                    ] [      (L)
                                     DN        8
```

Uguale al ramo precedente.

```
Ramo 2:2   N7:20   N7:20    N7:20
          ] [     ]/[      ]/[
           15      12       13
                                  TON
                                  RITARDO ALL'ECCITA-      (EN)
                                  ZIONE                    (DN)
                                  Timer          T4:1
                                  Base tempi     0.01
                                  Preset          600
                                  Accum             0
                                     T4:1     N7:20
                                    ] [      (L)
                                     DN        8
```

L'istruzione MSG si attiva al passaggio nella modalità esecuzione REM o ESECUZIONE. Non sono necessarie condizioni di ingresso.

```
Ramo 2:3                          MSG
                                  MESS. LETT/SCRITT
                                  Lettura/scrittura     SCRITT   (EN)
                                  Dispos. destin.       500CPU   (DN)
                                  Blocco controllo        N7:0   (ER)
                                  Lung. blocco control       7
```

L'istruzione MSG viene attivata al completamento dell'istruzione MSG precedente.

```
Ramo 2:4   N7:0                   MSG
          ] [                     MESS. LETT/SCRITT
           12                     Lettura/scrittura     SCRITT   (EN)
          |                       Disos. destin.        500CPU   (DN)
          |                       Blocco controllo       N7:20   (ER)
           N7:0                   Lung. blocco control       7
          ] [
           13
```

Questo ramo ripristina tutte le istruzioni MSG al completamento dell'ultima di queste. La parola di controllo viene azzerata per assicurare che i bit EN, DN, ER e TO vengano azzerati.

```
Ramo 2:5   N7:20                  CLR
          ] [                     CANCELLAZIONE
           12                     Destin          N7:0
          |                                         0
           N7:0                   CLR
          ] [                     CANCELLAZIONE
           13                     Destin         N7:20
                                                    0

Ramo 2:6                          END
```

Panoramica delle istruzioni di Messaggio

MLI 1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
 MSG
MESS. LETT/SCRITT      (EN)
Tipo                   (DN)
Lettura/Scrittura      (ER)
Dispos. destin.
Locale/Remoto
Blocco di controllo
Lungh. blocco control 14
```

Istruzione di uscita

Quando abilitate l'istruzione i dati associati ad un'istruzione di messaggi di scrittura vengono inviati a un buffer. L'SLC 5/03 con OS300 dispone di quattro buffer di trasmissione. I processori SLC 5/03 con OS301, OS302 e SLC 5/04 con OS400, OS401 gestiscono un massimo di quattro istruzioni di messaggio per canale, per un massimo di otto istruzioni.

Funzionamento

SLC 5/03 OS300 – Se un'istruzione MSG è inserita in uno dei quattro buffer di trasmissione "indipendenti dal canale" ed attende di essere trasmessa, il blocco di controllo avrà impostati i bit EN e EW. Se vengono abilitate più di quattro istruzioni MSG in una volta, viene usata una coda di overflow "dipendente dal canale" per memorizzare i blocchi di intestazione delle istruzioni MSG (e non i dati per una MSG di scrittura) dalla quinta istruzione alla quattordicesima.

SLC 5/03 con OS301, OS302 e SLC 5/04 con OS400, OS401 – Se un'istruzione MSG è inserita in uno dei quattro buffer di trasmissione "dipendenti dal canale" ed attende di essere trasmessa, il blocco di controllo avrà impostati i bit EN e EW. Se vengono abilitate più di quattro istruzioni MSG in una volta, viene usata una coda di overflow "dipendente dal canale" per memorizzare i blocchi di intestazione delle istruzioni MSG (e non i dati per un MSG di scrittura) dalla quinta istruzione alla quattordicesima.

Questa istruzione, messa in coda in ordine FIFO avrà impostato il bit di stato EN del blocco di controllo. Se vengono abilitate più di 14 istruzioni MSG in una volta per un canale qualsiasi, viene impostato il bit di stato WQ del blocco di controllo, poichè al momento potrebbe non esserci spazio disponibile per porre l'istruzione in coda. Questa istruzione deve essere sottoposta nuovamente a scansione fin quando non si libera dello spazio nella coda di overflow.

Note

Se abitualmente abilitate più istruzioni MSG di quante i buffer e le code possano ospitare l'ordine nel quale le istruzioni MSG entrano nella coda viene determinato dall'ordine di scansione delle stesse. Questo significa che le istruzioni MSG più vicine all'inizio del programma entrano nella coda regolarmente e le istruzioni MSG successive nel programma non possono più entrare nella coda.

Potete usare il controllo di scadenza simile all'istruzione MSG dell'SLC 5/02 oppure usare quello incluso nel controllo di scadenza. Se il valore di scadenza è impostato su 0, ossia il valore predefinito, la funzionalità è simile all'istruzione MSG dell'SLC 5/02 . Differisce in quanto dopo l'impostazione del bit TO il ramo deve essere risottoposto a scansione. Consigliamo l'impostazione del valore di scadenza interno su un valore diverso da zero.

Utilizzando un processore SLC 5/03 o SLC 5/04, l'istruzione di messaggio:

- inizializza letture e scritture attraverso il canale 0 RS-232 quando è configurato per i seguenti protocolli:
  - DF1 da punto a punto
  - DF1 Slave
  - DH-485, oppure
- inizializza letture e scritture attraverso:
  - DH-485 canale 1 (solo processori SLC 5/03)
  - DH+ canale 1 (solo processori SLC 5/04)

Bit del file di stato correlati

Canale 1		Canale 0	
S:2/5	Comando in ingresso in attesa	S:33/0	Comando in ingresso in attesa
S:2/6	Risposta al messaggio in attesa	S:33/1	Risposta al messaggio in attesa
S:2/7	Comando di messaggio in uscita in attesa	S:33/2	Comando di messaggio in uscita in attesa
S:2/15	Selezione evasione comunicazioni	S:33/5	Selezione evasione comunicazioni
S:33/7	Selezione evasione messaggi	S:33/6	Selezione evasione messaggi

Fate riferimento all'appendice B nel presente manuale per ulteriori informazioni circa i bit del file di stato di cui sopra.

Opzioni di configurazione disponibili

Le seguenti opzioni di configurazione sono disponibili utilizzando un processore SLC 5/03 o SLC 5/04. Fate riferimento all'appendice D per i parametri validi quando programmate l'istruzione Messaggio.

- Lettura/Scrittura Peer-to-Peer su una rete locale verso un altro processore SLC 500
- Lettura/Scrittura Peer-to-Peer su una rete locale verso un 485CIF
- Lettura/Scrittura Peer-to-Peer su una rete locale verso un PLC-5 ①
- Lettura/Scrittura Peer-to-Peer su una rete remota verso un altro processore SLC 500
- Lettura/Scrittura Peer-to-Peer su una rete remota verso un 485CIF (emulazione PLC2)
- Lettura/Scrittura Peer-to-Peer su una rete remota verso un processore PLC-5 ①

① Vale solo per i processori SLC 5/03 OS301, OS302 e SLC 5/04 OS400, OS401.

Immissione dei parametri

Durante la programmazione dell'istruzione immettete i seguenti parametri:

- **Lettura/Scrittura** – Lettura indica che il processore locale (nel quale si trova l'istruzione) sta ricevendo i dati; scrittura identifica che li sta inviando.
- **Dispositivo di destinazione** identifica il tipo di dispositivo che riceve i dati. Le opzioni valide sono:
  - 500CPU, se il dispositivo di destinazione è un altro processore SLC
  - 485CIF, se il dispositivo di destinazione è un dispositivo non SLC sulla rete DH-485
  - PLC-5, se il dispositivo di destinazione accetta i comandi PLC-5
- **Locale o Remoto** identifica se il messaggio è inviato ad un dispositivo su una rete DH-485 o DH+ locale, oppure ad un dispositivo remoto su un'altra rete attraverso un ponte. Le opzioni valide sono:
  - Locale, se il dispositivo di destinazione si trova sulla rete locale
  - Remoto, se il dispositivo si trova su una rete remota
- **Blocco di controllo** è un indirizzo di file intero selezionato da voi. Si tratta di un file intero di 14 parole, contenente i bit di stato, l'indirizzo del file nel nodo di destinazione ed altri dati associati all'istruzione di messaggio.
- **Lunghezza blocco di controllo** è fissa di 14 elementi. Questo campo non può essere alterato.

Nota

La lunghezza del blocco di controllo MSG aumenta da 7 a 14 parole passando da un programma di un processore SLC 5/02 a SLC 5/03 o SLC 5/04. Assicuratevi che vi siano almeno 7 parole non utilizzate che seguono ciascun blocco di controllo MSG nel vostro programma.

Utilizzo dei bit di stato

La colonna a destra della visualizzazione elenca i vari bit di stato associati all'istruzione MSG dell'SLC 5/03 e dell'SLC 5/04.

```
Tipo:                          Peer–to–Peer
Lettura/Scrittura:                 LETTURA                ign. se tempo scad.:  0 TO
Dispositivo destinazione:           500CPU                       da riprovare:  0 NR
Locale/Remoto:                      Locale                 attesa esecuzione:  0 EW
Blocco controllo:                    N10:0                 funzion. continuo:  0 CO
Canale:                                  1                            errore:  0 ER
Nodo destin.:                            2                     messaggio OK:  0 DN
                                                        trasmissione messagg.:  0 ST
                                                             abilit. messagg.:  0 EN
Indirizzo file destin.:                N7:0                 attesa spazio coda:  0 WQ
Indirizzo file sorg. destinatario:                                     N7:50
Lungh. messag. in elementi:             10
Scad. messaggio (secondi):               5

CODICE ERR: 0                                             indiriz. bit contr.:  N10:0/8
Descr. cod. err:
```

- **Bit "Scadenza" TO (parola 0, bit 08)**, impostate questo bit nella vostra applicazione per rimuovere un'istruzione di messaggio attiva dal controllo del processore. Potete usare la vostra routine di controllo scadenza simile all'istruzione MSG SLC 5/02 oppure il controllo di scadenza interno. Consigliamo di utilizzare il controllo di scadenza incorporato poiché semplifica il programma utente.

  Se usate la vostra routine di controllo scadenza, il valore di scadenza (parola 8) deve essere impostato a zero. Se l'istruzione MSG non si completa nel tempo specificato e non viene impostato il bit DN, dovete impostare il bit TO (bit 8 della parola 0) oppure il messaggio occupa in modo permanente un buffer attivo fin quando il processore non viene arrestato e riavviato. Se l'istruzione MSG viene completata, il processore imposta il bit ER (bit 12) e riporta il codice di errore 37H. Riavviate l'istruzione MSG azzerando il bit TO e rieseguendo l'istruzione MSG.

  Se usate il controllo di scadenza interno, impostate il valore di scadenza (parola 8) tra 1 e 255 secondi. Alla scadenza, il bit TO ed il bit ER (bit 12 della parola 0) vengono impostati ed il processore riporta il codice di errore 37H. Riavviate l'istruzione MSG azzerando il bit TO e rieseguendo l'istruzione MSG.

- **Bit "Nessuna risposta" NR (bit 09)**, impostato se il processore di destinazione non risponde alla prima richiesta di messaggio. Ciò significa che il dispositivo di destinazione non può servire il pacchetto in quel momento e deve essere riprovato. Il bit NR viene azzerato impostando il bit ER, DN o ST. Si raccomanda di non condizionare questo bit. E' di sola natura informativa.

- **Bit “Abilitato ed in attesa” EW (bit 10)**, impostato dopo aver impostato il bit di abilitazione con il messaggio nel buffer in attesa di essere inviato. Si raccomanda di non condizionare questo bit. E’ di sola natura informativa.
- **“Funzionamento continuo” CO (bit 11)**, impostato per inviare l’istruzione MSG in modo continuo. Per questa opzione, consigliamo di utilizzare il controllo di scadenza interno con il ramo incondizionatamente vero.

Nota *Non tentate di impostare oppure azzerare uno qualsiasi dei bit nella parola di controllo.*

Questa modalità funziona continuamente ammesso che il ramo sia continuamente sottoposto a scansione. Se si verifica un errore di istruzione, questa viene automaticamente ritentata fin quando non ha successo. Se scade e deve essere risottoposta a scansione, la modalità si arresta. Per riprendere il funzionamento, il bit ER deve essere azzerato.

- **Bit “Errore” ER (bit 12)**, impostato quando la trasmissione del messaggio è fallita. Il bit ER viene azzerato la volta successiva che il ramo corrispondente passa da falso a vero.
- **Bit “OK” DN (bit 13)**, impostato quando il messaggio viene trasmesso con successo. Il bit DN viene azzerato la volta successiva che il ramo corrispondente passa da falso a vero.
- **Bit “Avvio immediato” ST (bit 14)**, impostato quando il processore riceve la conferma dal dispositivo di destinazione. Il bit ST viene azzerato impostando il bit DN, ER o TO.
- **Bit “Abilitazione” EN (bit 15)**, impostato quando le condizioni del ramo diventano vere e l’istruzione viene eseguita. Rimane impostato fin quando la trasmissione del messaggio non è completata ed il ramo diventa falso.
- **Bit “In attesa di spazio in coda” WQ (Parola 7, bit 0)**, impostato quando non esiste spazio nella coda attiva per memorizzare i dati di scrittura o lettura. Questo bit viene cancellato quandosi rende disponibile dello spazio .

Nota *Quando viene impostato il bit WQ e state utilizzando un’istruzione MSG di scrittura, i vostri dati di sorgente non vengono immessi nel buffer. Se la vostra applicazione richiede dei dati immessi nel buffer (rilevamento “istantaneo”), attendete fin quando il bit EW non viene impostato prima di modificare i vostri dati sorgente.*

- EN = 1 e EW = 1 quando MSG entra nel buffer
- EN = 1 quando MSG va in coda
- WQ = 1 quando la coda (che contiene 10 MSG) è piena:
  buffer – contiene 4 messaggi con dati
  coda – memorizza il puntatore (lista di attesa)

Nota

Se il vostro programma contiene 4 istruzioni di messaggio con il bit Funzionamento continuo (CO) impostato, l'istruzione di messaggio della routine di gestione errori non viene eseguita.

La quantità di dati trasferiti tramite un'istruzione MSG viene determinata dalle dimensioni del tipo di dati di destinazione. Il limite è di 206 byte di dati. Se viene usata una Lettura, il tipo di dati nel processore determina il numero di elementi. Se viene usata una Scrittura, il tipo di dati nel dispositivo remoto determina il numero di elementi. Ad esempio, se viene eseguita una Lettura di contatori da un dispositivo remoto e la destinazione nel processore è nel file di numeri interi, il numero massimo di elementi che possono essere richiesti è 103. I dati provengono dalle prime 103 parole del file di contatori remoto.

Disposizioni del blocco di controllo

Disposizione del blocco di controllo se avete selezionato 500CPU o un PLC-5 come dispositivo di destinazione:

Lettura o scrittura, locale o remota a 500CPU o PLC-5

15 14 13 12 11 10 09 08 07 06 05 04 03 02 01 00	Parola
EN ST DN ER CO EW NR TO | Codice errore	0
Numero nodo	1
Riservato per lunghezza in parole	2
Numero file	3
Tipo file (S, B, T, C, R, N, O, I, M0, M1)	4
Numero elemento	5
Numero sottoelemento	6
Riservato (bit di invio messaggi interni) | WQ	7
Valore prestabilito del timer messaggi	8
Riservato (solo uso interno)	9
Accumulatore timer messaggi	10
Riservato (solo uso interno)	11
Riservato (solo uso interno)	12
Riservato (solo uso interno)	13

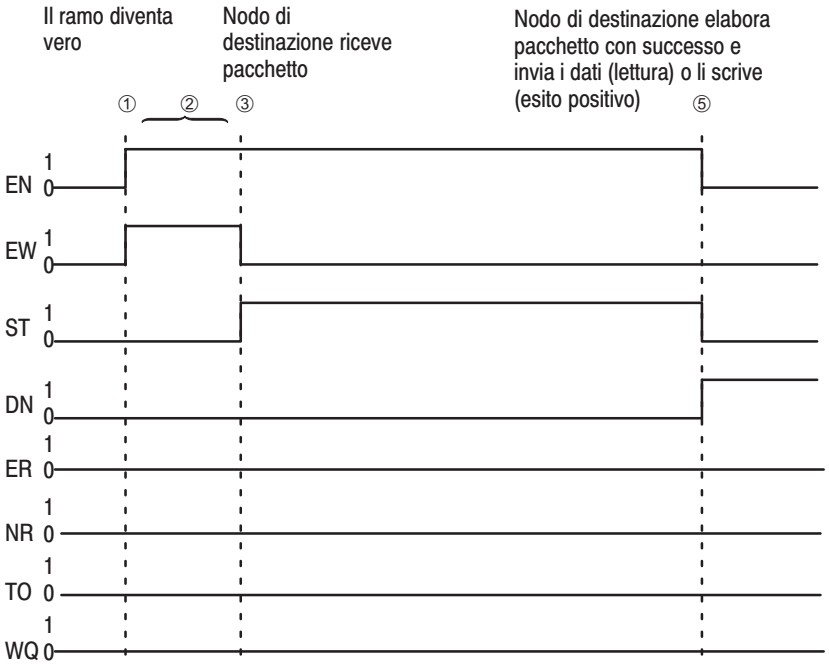
Disposizione del blocco di controllo se avete selezionato 485 CIF come dispositivo di destinazione:

Lettura o scrittura, locale o remota a 485CIF

15 14 13 12 11 10 09 08 07 06 05 04 03 02 01 00	Parola
EN ST DN ER CO EW NR TO | Codice errore	0
Numero nodo	1
Riservato per lunghezza in parole	2
Offset in parole	3
Campo di indirizzo sorgente	4
Non utilizzato	5
Non utilizzato	6
Riservato (bit invio messaggi interni) | WQ	7
Valore prestabilito del timer messaggi	8
Riservato (solo uso interno)	9
Accumulatore timer messaggi	10
Riservato (solo uso interno)	11
Riservato (solo uso interno)	12
Riservato (solo uso interno)	13

Diagramma dei tempi per un'istruzione MSG dell'SLC 5/03 o dell' SLC 5/04

La seguente sezione descrive il diagramma dei tempi per un'istruzione MSG dell'SLC 5/03 o SLC 5/04.



1. Quando il ramo MSG diventa vero e MSG viene sottoposto a scansione, se esiste spazio in uno dei quattro buffer MSG attivi, vengono impostati i bit **EN** e **EW.** Notate che se si trattasse di un'istruzione MSG di scrittura, a questo punto i dati della sorgente verrebbero trasferiti al buffer MSG. Se non esiste spazio nei quattro buffer MSG, ma è disponibile una delle 10 posizioni della coda MSG, viene impostato solamente il bit **EN.** La coda a 10 posizioni MSG funziona con criterio FIFO che permette al processore SLC 5/03 o SLC 5/04 di ricordare l'ordine di abilitazione delle istruzioni MSG. Notate che il programma non ha accesso alla coda MSG dell'SLC 5/03 o dell'SLC 5/04.

Se non esiste spazio in uno dei quattro buffer MSG, nè nelle 10 posizioni della coda MSG, viene impostato solamente il bit **WQ.** Notate che quando viene impostato il bit **WQ,** l'istruzione MSG deve essere sottoposta nuovamente a scansione quando si rende disponibile dello spazio in uno dei quattro buffer MSG o nella coda a 10 posizioni MSG.

Una volta impostato il bit **EN,** questo rimane impostato fin quando l'intero processo MSG non è completo e non viene impostato il bit **DN**, **ER**, o **TO.** Il valore di **scadenza MSG** comincia la temporizzazione impostando il bit **EN.** Se il periodo di scadenza termina prima che l'istruzione MSG completi la propria funzione, viene impostato il bit **ER** e viene posto un codice nel blocco MSG per informarvi dell'errore di scadenza.

Se scegliete di impostare il bit **CO,** la vostra istruzione MSG prenderà "residenza permanente" in uno dei quattro buffer MSG attivi. L'istruzione MSG continua a ritrasmettere i propri dati ogni volta che viene impostato un bit **DN** o **ER.** Se si trattasse di un'istruzione di scrittura MSG, i vostri dati di sorgente verrebbero aggiornati ad ogni ciclo MSG.

2. Alla successiva fine di scansione o SVC, il processore SLC 5/03 o SLC 5/04 decide se esaminare la coda MSG per verificare se "c'è qualcosa da fare". Il processore basa la propria decisione sullo stato dei bit S:2/15, S:33/7, S:33/5, S:33/6, le richieste di comunicazione di rete da altri nodi e sull'esistenza di istruzioni MSG precedenti già in corso. Se il processore SLC 5/03 decide di non dover accedere alla coda, l'istruzione MSG rimane come era (o rimangono impostati i bit **EN** e **EW,** oppure viene impostato solamente il bit **EN,** oppure ancora viene impostato il bit **WQ** fino alla successiva fine di scansione o SVC. Se viene impostato solamente il bit **WQ,** l'istruzione MSG deve essere sottoposta nuovamente a scansione).

Se il processore SLC 5/03 o SLC 5/04 decide che "ha qualcosa da fare", scarica le immissioni della coda MSG nei buffer MSG fin quando tutti e quattro i buffer MSG non sono pieni. Ciascun buffer contiene un pacchetto valido per la rete ; se un pacchetto non può essere creato con successo dalla coda MSG, viene impostato il bit **ER** e viene posto un codice nel blocco MSG per informarvi dell'errore. Quando un'istruzione MSG viene caricata in un buffer MSG, vengono impostati i bit **EN** e **EW**.

Il processore SLC 5/03 o SLC 5/04 esce quindi dalla fine della scansione o dal segmento SVC della scansione. La funzione di comunicazione di background del processore invia i pacchetti ai nodi di destinazione da voi specificati nell'istruzione MSG. Secondo lo stato dei bit S:2/15, S:33/7, S:33/5 e S:33/6, potete avere fino a quattro istruzioni MSG attive allo stesso momento.

3. Se il nodo di destinazione riceve il pacchetto con successo, invia a sua volta una ACK (conferma), che porta il processore a cancellare il bit **EW** e ad impostare il bit **ST.** Il nodo di destinazione non ha ancora esaminato il pacchetto per verificare se comprende la vostra richiesta. Notate che il nodo di destinazione non è obbligato a rispondere entro un dato periodo di tempo.

Nota

se si verifica un guasto al nodo di destinazione oppure un'interruzione di corrente durante la transazione MSG, non riceverete mai una risposta. Ecco perchè si raccomanda di utilizzare un valore di ***scadenza MSG*** *nella vostra istruzione MSG.*

La fase 4 non viene mostrata nel diagramma dei tempi.

4. Se non ricevete una ACK, la fase 3 non si verifica. Viene invece ricevuta una NAK (mancanza di conferma). In questo caso, il bit **ST** rimane azzerato. Una NAK indica:

   - che non esiste un nodo di destinazione, oppure
   - che non risponde,
   - che è troppo impegnato, o
   - che ha ricevuto un pacchetto danneggiato.

Quando si verifica una NAK, il bit **EW** viene azzerato ed il bit **NR** viene impostato per una scansione. La volta successiva che avviene la scansione dell'istruzione MSG, il bit **ER** viene impostato e quello **NR** viene azzerato. Questo indica che l'istruzione MSG è fallita. Notate che se il nodo di destinazione è troppo occupato, il bit **ER** non viene impostato. L'istruzione MSG si pone nuovamente in coda per la ritrasmissione.

5. A seguito del ricevimento con successo del pacchetto, il nodo di destinazione invia un pacchetto di risposta, che contiene una delle seguenti risposte:

   - Ho eseguito con successo la vostra richiesta di scrittura.
   - Ho eseguito con successo la vostra richiesta di lettura ed eccovi i dati.
   - Non ho eseguito la vostra richiesta, siete in errore.

   Alla successiva fine di scansione o SVC che segue alla risposta del nodo di destinazione, il processore SLC 5/03 o SLC 5/04 esamina il pacchetto proveniente dal dispositivo di destinazione. Se la risposta contiene il messaggio "Ho eseguito con successo la vostra richiesta di scrittura", viene impostato il bit **DN** e viene cancellato il bit **ST.** La funzione dell'istruzione MSG è completa. Se il ramo MSG è falso, il bit **EN** viene cancellato alla scansione successiva dell'istruzione MSG.

Se la risposta contiene il messaggio “Ho eseguito con successo la vostra richiesta di lettura ed eccovi i dati”, i dati vengono scritti nella tabella dati, il bit **DN** viene impostato ed il bit **ST** viene azzerato. La funzione dell’istruzione MSG è terminata. Se il ramo MSG è falso, il bit **EN** viene azzerato alla scansione successiva dell’istruzione MSG.

Se la risposta contiene il messaggio “Non ho eseguito la vostra richiesta, siete in errore”, il bit **ER** viene impostato ed il bit **ST** cancellato. La funzione dell’istruzione MSG è terminata. Se il ramo MSG è falso, il bit **EN** viene cancellato alla scansione successiva dell’istruzione MSG.

I quattro buffer MSG vengono condivisi tra i canali 0 e 1 per l’SLC 5/03 OS300. Per gli SLC 5/03 OS301, OS302 e SLC 5/04 OS400, OS401 ci sono 4 buffer MSG per ciascun canale. Ciascun canale possiede la propria coda MSG a 10 posizioni. Il processore SLC 5/03 o SLC5/04 scarica le due code MSG nei buffer MSG in modo omogeneo alla fine della scansione o del SVC. Questo permette ad entrambi i canali di accedere equamente alle comunicazioni. Se programmate un’istruzione SVC che è configurata per supportare solamente un canale, allora solamente quel dato canale avrà la propria coda MSG scaricata nei buffer MSG (fino alla prossima fine di scansione o SVC, quando entrambi i canali verranno nuovamente scaricati in modo omogeneo).

Codici di errore delle istruzioni MSG

Se si verifica una condizione di errore, il codice di errore e la relativa descrizione vengono indicati nella visualizzazione.

Codice di errore	Descrizione della condizione di errore
02H	Il nodo di destinazione è occupato. L'istruzione MSG viene automaticamente ricaricata. Se ci sono altri messaggi in attesa, il messaggio viene posto al fondo del gruppo.
03H	Il nodo di destinazione non può rispondere, il messaggio è troppo grande.
04H	Il nodo di destinazione non può rispondere, non comprende i parametri di comando OPPURE il blocco di controllo può essere stato modificato inavvertitamente.
05H	Il processore locale non è in linea (possibilità di nodo duplicato).
06H	Il nodo di destinazione non può rispondere, funzione richiesta non disponibile.
07H	Il nodo di destinazione non risponde.
08H	Il nodo di destinazione non può rispondere.
09H	Il collegamento a modem locale è andato perso.
0AH	Buffer non disponibile per ricevere la risposta SRD.
OBH	Il nodo di destinazione non accetta questo tipo di istruzione MSG.
0CH	Ricevuto un ripristino del collegamento principale (una sorgente possibile dal principale DF1).
10H	Il nodo di destinazione non può rispondere, parametri di comando non corretti o comando non supportato.
11H	Il file locale possiede una protezione costante dei file.
12H	Errore di protocollo della configurazione del canale locale.
13H	Errore di configurazione MSG locale nei parametri MSG remoti.
14H	Driver di comunicazione locale non compatibile con l'istruzione MSG.
15H	Errore di parametro di configurazione del canale locale.
16H	L'indirizzo di destinazione o del ponte locale è superiore all'indirizzo del nodo massimo.
17H	Servizio locale non supportato.
18H	Trasmissione generale (indirizzo di nodo 255) non supportata.
37H	Messaggio scaduto nel processore locale.
50H	Memoria del nodo di destinazione completa .
60H	Il nodo di destinazione non può rispondere, il file è protetto.
E7H	Il nodo di destinazione non può rispondere, la lunghezza richiesta è troppo grande.
EBH	Il nodo di destinazione non può rispondere, accesso vietato.

Codice di errore	Descrizione della condizione di errore
ECH	Il nodo di destinazione non può rispondere, la funzione richiesta al momento non è disponibile.
F1H	Il processore locale rileva un tipo di file del destinatario illegale.
FAH	Il nodo di destinazione non può rispondere, un altro nodo è proprietario del file (ha accesso unico al file).
FBH	Il nodo di destinazione non può rispondere, un altro nodo è proprietario del programma (ha accesso unico a tutti i file).
FFH	Canale di comunicazione locale spento.

Nota

Per gli utenti dei protocolli e dei set di comandi 1770-6.5.16 DH, DH+, DH-485:

Il codice di errore MSG riflette il campo STS di risposta alla vostra istruzione MSG. I codici E0-EF rappresentano i codici EXT STS 0-F. I codici F0-FC rappresentano i codici EXT STS 10-1C.

Esempi di configurazione con l’istruzione di messaggio

La seguente sezione contiene esempi per i comandi di invio tra dispositivi DH-485 e DF1 Full-duplex e dispositivi DH+ compatibili.

Questa sezione contiene una varietà di esempi applicativi che usano l’istruzione MSG.

- Logica ladder che usa:
  - funzionamento continuo dell’istruzione di messaggio
  - istruzione di messaggio auto-rigenerante
  - il bit di scadenza per disabilitare un’istruzione di messaggio attiva
  - trasmissione seriale
- Messaggio locale tramite:
  - lettura locale da un 500CPU
  - lettura locale da un 485CIF
  - lettura locale da un PLC-5
- Messaggio remoto che usa:
  - un modulo di interfaccia di comunicazione 1785-KA5
  - due moduli di comunicazione 1785-KA
  - processori SLC con Canale 0 di passthru
  - un Pyramid Integrator
  - due moduli di interfaccia di comunicazione 1785-KA5
  - “salti” multipli usando due moduli di interfaccia di comunicazione 1785-KA5

Utilizzo della logica ladder

Esempio 1

Esistono due diversi modi di impostare un'istruzione di messaggio che legga o scriva continuamente dati su/da il nodo di destinazione. Il metodo più efficiente ed adeguato è quello di impostare il bit Continuo (CO) dell'istruzione di messaggio. Con questo bit impostato, il messaggio risiede in modo permanente in uno dei quattro buffer di messaggi del processore SLC 5/03 o SLC 5/04 e richiede/invia continuamente dati al nodo di destinazione. L'unico limite a questo metodo è che potete avere un massimo di quattro istruzioni di messaggio configurate in modo continuo. Se disponete di istruzioni di messaggio configurate in questo modo, occorrerà più tempo per il completamento di altre istruzioni di messaggio nel vostro programma ladder, poiché avete ridotto di molto il numero di buffer di messaggi disponibili.

Il secondo metodo è chiamato istruzione di messaggio "auto–rigenerante". L'effetto è simile all'impostazione di un bit Continuo (CO), dove l'istruzione di messaggio legge o scrive continuamente dati su/da il nodo di destinazione. Tuttavia, anzichè risiedere in modo permanente in un buffer di messaggi, il messaggio auto-rigenerante viene rimosso dal buffer dei messaggi. Questo metodo è molto utile se avete più di quattro messaggi da attivare continuamente oppure se avete bisogno che questi messaggi configurati in modo continuo condividano lo spazio del buffer con altre istruzioni di messaggio nel vostro programma. Notate che mentre questo metodo ha lo stesso effetto dell'impostazione del bit CO, il suo funzionamento risulterà più lento di un messaggio continuo vero (con il bit CO impostato).

L’esempio applicativo 1 mostra come potete implementare il funzionamento continuo di un’istruzione di messaggio. L’esempio usa un valore di scadenza del messaggio interno di verso da zero.

```
Ramo 2:0
Questo è il modo giusto per programmare un messaggio continuo in un processore
5/03 o 5/04. Questo messaggio risiede in modo permanente in uno dei 4 buffer di
trasmissione messaggi. Potete attivare (ON) o disattivare (OFF) il messaggio
continuo impostando/azzerando B3/0.Dovete solamente sganciare il bit
ABILITAZIONE messaggio ogni volta che attivate il MESSAGGIO CONTINUO per
consentire all’istruzione di messaggio di ricaricarsi nel buffer.
|                                                +MSG--------------------+      |
|-----------------------------------------------+MESS. LETT/SCRITT      +-(EN)-|
|                                                |Tipo       PEER-TO-PEER+-(DN) |
|                                                |Lettura/Scrittura  LETT+-(ER) |
|                                                |Dispos. destin   500CPU|      |
|                                                |Locale/Remoto     LOCAL|      |
|                                                |Blocco controllo   N7:0|      |
|                                                |Lungh. blocco contr  14|      |
|                                                +-----------------------+      |
Ramo 2:1
|                                                                Bit          |
|                                                                MSG          |
|                                                                continuo     |
|  B3                    N7:0   ①                                    N7:0     |
|--] [-------------------]/[-------------------------+------------( )-----+-|
|     0                   10                          |              11    | |
|                                                     |         Bit abil.  | |
|                                                     |         MSG        | |
|                                                     |   B3        N7:0   | |
|                                                     |--[OSR]-----(U)-----+ |
|                                                     |       1  |    15     |
|                                                     |          |           |
|                                                     |   N7:0   |           |
|                                                     +--] [  ---|           |
|                                                            8               |
Ramo 2:2
|                                                                            |
|-------------------------------------+END+-------------------------------------|
|                                                                            |
```

① Questa istruzione è richiesta per i processori SLC 5/03 OS300, OS301 e SLC 5/04 OS400.

Esempio 2

Questo esempio mostra due istruzioni di messaggio configurate per l'esecuzione continua tramite il metodo auto-rigenerante. Questo esempio usa un valore di scadenza interno diverso da zero.

```
Ramo 2:0
Questo è un metodo diverso per programmare un messaggio che legge o scrive
continuamente la sua destinazione.Questo metodo è chiamato "auto-rigenerante"
poiché invece di usare il bit CONTINUO (CO), dobbiamo riavviare manualmente il
messaggio quando vengono impostati i bit di FINE o di ERRORE. Usate questo
metodo se avete più di 4 messaggi che dovete attivare continuamente e
contemporaneamente.
| Messaggio 1                                          Messaggio 1          |
| bit ON/OFF                                                                |
|      B3                                  +MSG--------------------+        |
|----] [----------------------------------+MESS. LETT/SCRITT      +-(EN)-|
|       0                                  |Tipo       PEER-TO-PEER+-(DN) |
|                                          |Lett/Scritt         READ+-(ER)|
|                                          |Dispos. destin   500CPU|      |
|                                          |Locale/Remoto     LOCAL|      |
|                                          |Blocco controllo   N7:0|      |
|                                          |Lungh. blocco contr  14|      |
|                                          +-----------------------+      |

Ramo 2:1
|   Messaggio 1                                                Messaggio 1  |
|   Bit di FINE                                                  Bit ABILIT |
|       N7:0                          N7:0   ①                      N7:0   |
|-+----] [-----+-----------------------]/[--------------------------(U)-----|
| |      13    |                       10                             15    |
| |Messagg  1  |                                                            |
| |Bit ERRORE  |                                                            |
| |     N7:0   |                                                            |
| +----] [-----+                                                            |
|        12                                                                 |

Ramo 2:2
| Messaggio 2                                          Messaggio 2          |
| Bit ON/OFF                                                                |
|      B3                                  +MSG--------------------+        |
|----] [----------------------------------+MESS. LETT/SCRITT      +-(EN)-|
|       1                                  |Tipo       PEER-TO-PEER+-(DN) |
|                                          |Lett/Scritt         READ+-(ER)|
|                                          |Dispos. destin   500CPU|      |
|                                          |Locale/Remoto     LOCAL|      |
|                                          |Blocco controllo  N7:40|      |
|                                          |Lungh. blocco contr  14|      |
|                                          +----------------------+      ||
```

```
Ramo 2:3
|   Messaggio 2                                                   Messaggio 2  |
|   Bit di FINE                                                     Bit ABILIT |
|     N7:40                              N7:40  ①                     N7:40    |
|-+----] [-----+-------------------------]/[-------------------------(U)-----|
| |       13    |                          10                            15    |
| | Messagg 2  |                                                                |
| | Bit ERRORE |                                                                |
| |   N7:40    |                                                                |
| +----] [-----+                                                                |
|        12                                                                     |
Ramo 2:4
|                                                                               |
|-----------------------------------+END+-----------------------------------|
|                                                                               |
```

① Questa istruzione è richiesta per i processori SLC 5/03 OS300, OS301 e SLC 5/04 OS400.

Esempio 3

L’esempio applicativo 3 mostra come usare il bit di scadenza per disabilitare un’istruzione di messaggio. In questo esempio un’uscita viene eccitata dopo cinque tentativi non riusciti (della durata di due secondi) di trasmettere un messaggio. Questo esempio usa un valore di scadenza messaggio interno diverso da zero.

```
Ramo 2:0
Nel programma, una volta impostato B3/1 l’istruzione di messaggio riprova cinque
volta di avere esito positivo. Se ci riesce in meno di 5 tentativi, sgancia
B3/1. Se dopo 5 tentativi il messaggio non è ancora completato, viene attivata
un’uscita e B3/1 viene sganciato. Per riprovare con il messaggio, ponete B3/1 a
1.
| Bit di scatto                                                            |
| messaggio                                                                |
| in uscita
 |
|      B3                                      +MSG--------------------+   |
|----] [----------------------------------------+MESS. LETT/SCRITT      +-(EN)-|
|       1                                      |Tipo       PEER-TO-PEER+-(DN) |
|                                              |Lett/Scritt         READ+-(ER)|
|                                              |Dispos. destin   500CPU|    |
|                                              |Locale/Remoto     LOCAL|    |
|                                              |Blocco controllo  N7:40|    |
|                                              |Lungh. blocco contr  14|    |
|                                              +----------------------+    ||
|                      |   B3       C5:0                                  | |
|                      +--[OSR]--+--(RES)-----+-----------------------------+ |
|                              0  |           |                               |
|                                 | Messaggio |                               |
|                                 | non       |                               |
|                                 | completo  |                               |
|                                 |    O:3    |                               |
|                                 +----(U)-----+                              |
|                                        0                                    |
Ramo 2:1
| Bit di ERRORE                                                            |
| messaggio                                                                |
|     N7:0                  N7:0   ①              +CTU---------------+       |
|----] [--------------------]/[-----------------+-+CONT. A SALIRE     +-(CU)-+-|
|      12                     10                 | |Contatore     C5:0+-(DN) | |
|                                                | |Preset           5|      | |
|                                                | |Accum            5|      | |
|                                                | +------------------+      | |
|                                                | Bit di ABILIT.            | |
|                                                | messaggio                 | |
|                                                |     N7:0                  | |
|                                                +----(U)--------------------+ |
|                                                       15                    |
```

```
Ramo 2:2
|                                                                  Messaggio    |
|                                                                  non          |
|                                                                  completo     |
| C5:0                                                                O:3       |
|--] [-------------------------------------------------------------+----(L)-----+-|
|    DN                                                            |       0    | |
|                                                                  | Bit avvio  | |
|                                                                  | MSG        | |
|                                                                  | utente     | |
|                                                                  |      B3    | |
|                                                                  +----(U)-----+ |
|                                                                          1      |
Ramo 2:3
| Bit FINE  |                                                        Bit avvio  |
| messaggio |                                                        MSG        |
|           |                                                        utente     |
|     N7:0                                                                B3    |
|----] [-------------------------------------------------------------------(U)-----|
|      13                                                                   1    |
Ramo 2:4
|                                                                                |
|-----------------------------------+END+-----------------------------------|
|                                                                                |
```

① Questa istruzione è richiesta per i processori SLC 5/03 OS300, OS301 e SLC 5/04 OS400.

Esempio 4

L'esempio applicativo 4 mostra come collegare insieme le istruzioni di messaggio per trasmetterle in serie, una dopo l'altra. In questo esempio un MSG di Scrittura è seguito da un MSG di Lettura che causa la trasmissione seriale. Questo esempio usa un valore di scadenza messaggio interno diverso da zero.

```
Ramo 2:0
Questo programma dimostra come collegare insieme istruzioni di messaggio; ad
esempio, abilitare un secondo messaggio al completamento con successo del primo.
Questo esempio tenta continuamente di scrivere dapprima i dati su un nodo di
rete e quindi di leggerli dallo stesso.

Questo ramo abilita l'avviamneto del messaggio SCRITTURA quando si passa da
PROGRAMMAZIONE ad ESECUZIONE.
| Bit primo |                                                        Bit ABIL   |
| passo     |                                                        mess scritt|
|    S:1                                                               N7:0   |
|----] [-----------------------------------------------------------------(U)-----|
|      15                                                                15    |

Ramo 2:1
|                                                 +MSG--------------------+      |
|-------------------------------------------------+MESS. LETT/SCRITT      +-(EN)-|
|                                                 |Tipo       PEER-TO-PEER+-(DN) |
|                                                 |Lett/Scritt         READ+-(ER)|
|                                                 |Dispos. destin   500CPU|      |
|                                                 |Locale/Remoto     LOCAL|      |
|                                                 |Blocco controllo   N7:0|      |
|                                                 |Lungh. blocco contr  14|      |
|                                                 +-----------------------+      |

Ramo 2:2
Se il messaggio di SCRITTURA va in errore, continuate a provare fino ad esito
positivo. Non tentate il messaggio di LETTURA fin quando non avete completato
quello di SCRITTURA.
| Bit ERRORE|                                                        Bit ABIL   |
| mess scrit|                                                        mess scritt|
|     N7:0                          N7:0   ①                             N7:0   |
|----] [----------------------------]/[-----------------------------------(U)-----|
|      12                             10                                   15    |

Ramo 2:3
Una volta completato il messaggio di SCRITTURA con successo, abilitate il
messaggio di LETTURA.
| bit FINE                                                                       |
| mess scritt                                                                    |
|     N7:0                                        +MSG--------------------+      |
|----] [----------------------------------------+READ/WRITE MESSAGE     +-(EN)-|
|                                                 |Tipo       PEER-TO-PEER+-(DN) |
|                                                 |Lett/Scritt         READ+-(ER)|
|                                                 |Dispos. destin   500CPU|      |
|                                                 |Locale/Remoto     LOCAL|      |
|                                                 |Blocco controllo  N7:20|      |
|                                                 |Lungh. blocco contr  14|      |
|                                                 +-----------------------+      |
```

Ramo 2:4
Se il messaggio di LETTURA va in errore, continuate a provare fino ad esito positivo. Non tentate nuovamente la SCRITTURA fin quando non avete completato la lettura con successo.

```
| Bit ERRORE|                                                    Bit ABIL   |
| mess lett |                                                    mess LETT  |
|   N7:20                          N7:20  ①                        N7:20    |
|----] [---------------------------]/[-------------------------------(U)-----|
|      12                            10                                15    |
```

Ramo 2:5
Al completamento con successo di entrambi i messaggi di LETTURA E SCRITTURA, riavviate la sequenza dei messaggio sganciando il bit di abilitazione del messaggio di SCRITTURA.

```
| Bit FINE  |Bit FINE  |                                             Bit ABIL   |
| mess lett |mess scrit|                                             mess scritt|
|   N7:20        N7:0                    N7:20  ①                      N7:0   |
|----] [--------] [----------------------]/[-------------------------(U)-----|
|      13         13                       10                            15    |
```

Ramo 2:6

```
|                                                                            |
|-----------------------------------+END+-----------------------------------|
|                                                                            |
```

① Questa istruzione è richiesta per i processori SLC 5/03 OS300, OS301 e SLC 5/04 OS400.

Utilizzo di messaggi locali

Esempio 1 – Lettura locale da un 500CPU

```
Tipo:                          Peer–to–Peer
Lettura/Scrittura:                  LETTURA                ign. se tempo scad.:  0 TO
Dispos. destin.:                     500CPU                       da riprovare:  0 NR
Locale/Remoto:                       Locale                  attesa esecuzione:  0 EW
Blocco controllo:                     N10:0                  funzion. continuo:  0 CO
Canale:                                   1                             errore:  0 ER
Nodo destin.:                             2                      messaggio OK:  0 DN
                                                        trasmissione messagg.:  0 ST
                                                             abilit. messagg.:  0 EN
Indirizzo file destin.:                N7:0                 attesa spazio coda:  0 WQ
Ind. file sorg. destinatario:         N7:50
Lungh. messag. in elementi:              10
Scad. messaggio (secondi):                5

CODICE ERR: 0                                            indiriz. bit contr.:  N10:0/8
Descr. cod. err:
```

Nella visualizzazione qui sopra, il processore SLC 5/03 o SLC 5/04 legge 10 elementi dal file N7 del nodo di destinazione 2, iniziando dalla parola N7:50. Le 10 parole vengono poste nel vostro file intero iniziando dalla parola N7:0. Se passano cinque secondi senza una risposta, viene impostato il bit di errore N10:0/12, indicante che l'istruzione è scaduta. Il dispositivo al nodo 2 adotta il protocollo del gruppo di processori SLC 500 (SLC 500, SLC 5/01, SLC 5/02, SLC 5/03 e SLC 5/04).

Tasto funzione	Descrizione
Nodo di destinazione	Specifica il numero di nodo del processore che riceve il messaggio. La gamma valida è 0-31 (specifica l'indirizzo DH-485).
Indirizzo file	Per una lettura (destinazione) questo è l'indirizzo nel processore locale che riceve i dati.
	Per una scrittura (sorgente) questo è l'indirizzo nel processore locale che invia i dati.
	I tipi di file validi sono S, B, T, C, R, N, I, O, M0, M1, F, ST,e A.
Indirizzo destinazione	Per una lettura (sorgente) questo è l'indirizzo nel processore di destinazione che invia i dati.
	Per una scrittura (destinazione) questo è l'indirizzo nel processore di destinazione che riceve i dati.
	I tipi di file validi sono S, B, T, C, R, N, I, O, M0, M1, F, ST e A.
Lunghezza messaggio	Definisce la lunghezza del messaggio in elementi. Gli elementi ad una parola sono limitati ad una lunghezza massima di 1-103. Gli elementi di 3 parole sono limitati ad una lunghezza massima di 1-37.

Tasto funzione	Descrizione
Scadenza messaggi	Definisce la durata del timer messaggi in secondi. Una scadenza di 0 secondi significa che non esiste timer ed il messaggio attende in modo indefinito una risposta. La gamma valida è 0-255 secondi.
Canale	Identifica il canale fisico utilizzato per la comunicazione del messaggio. I canali disponibili sono: SLC 5/03 – (0, RS-232) o (1, DH-485) SLC 5/04 – (0, RS-232) o (1, DH+).

Esempio 2 – Lettura locale da un 485CIF

```
Tipo:                          Peer–to–Peer
Lettura/Scrittura:                  LETTURA                ign. se tempo scad.:  0 TO
Dispos. destin.:                     485CIF                       da riprovare:  0 NR
Locale/Remoto:                       Locale                  attesa esecuzione:  0 EW
Blocco controllo:                     N10:0                  funzion. continuo:  0 CO
Canale:                                   1                             errore:  0 ER
Nodo destin.:                             2                       messaggio OK:  0 DN
                                                         trasmissione messagg.:  0 ST
                                                              abilit. messagg.:  0 EN
Indirizzo file destin.:                N7:0                 attesa spazio coda:  0 WQ
Offset destinazione.:                    20
Lungh. messag. in elementi:               5
Scad. messaggio (secondi):               15

CODICE ERR: 0                                            indiriz. bit contr.:  N10:0/8
Descr. cod. err:
```

Nella visualizzazione qui sopra, i processori SLC 5/03 o SLC 5/04 leggono cinque elementi (parole) dal file CIF del nodo di destinazione 2, cominciando dalla parola 20 (o byte 20 per dispositivi non SLC 500). I cinque elementi vengono posti nel vostro file intero a cominciare dalla parola N7:0. Se passano 15 secondi senza una risposta, viene impostato il bit di errore N10:0/12, indicante che il tempo per l'istruzione è scaduto. Il dispositivo al nodo 2 adotta il protocollo 485CIF (emulazione PLC-2).

Tasto funzione	Descrizione
Nodo di destinazione	Specifica il numero di nodo del processore che riceve il messaggio. La gamma valida è 0-31.
Indirizzo file	Per una lettura (destinazione) questo è l'indirizzo nel processore locale che riceve i dati.
	Per una scrittura (sorgente) questo è l'indirizzo nel processore locale che invia i dati.
	I tipi di file validi sono S, B, T, C, R, N, I, O, M0, M1, F, ST e A.
Offset destinazione	Per una lettura o scrittura questo è il valore di offset di parole nel file di interfaccia comune (offset di byte per un dispositivo non SLC).

Tasto funzione	Descrizione
Lunghezza messaggio	Quando si utilizza un'istruzione di messaggio 485CIF, la lunghezza messaggio corrisponde al numero di parole a 16 bit. Potete specificare da1 a 103 elementi (parole di informazione).
Scadenza messaggio	Definisce la durata del timer messaggi in secondi. Una scadenza di 0 secondi significa che non esiste timer ed il messaggio attende in modo indefinito una risposta. La gamma valida è 0-255 secondi.
Canale	Identifica il canale fisico utilizzato per la comunicazione del messaggio. I canali disponibili sono: SLC 5/03 – (0, RS-232) o (1, DH-485) SLC 5/04 – (0, RS-232) o (1, DH+).

Esempio 3 – Lettura locale da un PLC-5

```
Tipo:                          Peer–to–Peer
Lettura/Scrittura:                  LETTURA                ign. se tempo scad.:  0 TO
Dispos. destin.:                       PLC5                       da riprovare:  0 NR
Locale/Remoto:                       Locale                  attesa esecuzione:  0 EW
Blocco controllo:                     N10:0                  funzion. continuo:  0 CO
Canale:                                   1                             errore:  0 ER
Nodo destinazione:                        2                      messaggio OK:  0 DN
                                                           trasmissione messagg.:  0 ST
                                                                abilit. messagg.:  0 EN
Indirizzo file destin.:                N7:0                 attesa spazio coda:  0 WQ
Ind. file sorg. destin.:              N7:50
Lungh. messag. in elementi:              10
Scad. messaggio (secondi):                5

CODICE ERR: 0                                              indiriz. bit contr.:  N10:0/8
Descr. cod. err:
```

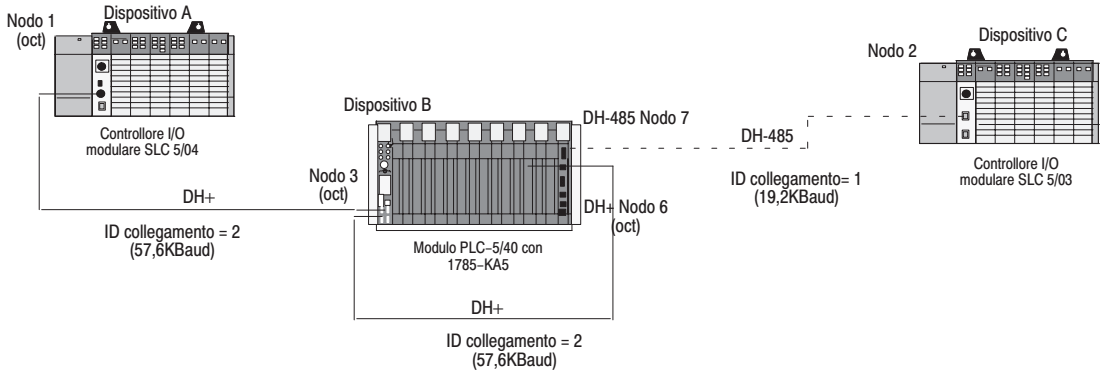
Nella visualizzazione di cui sopra il processore SLC 5/03 o SLC 5/04 legge 10 elementi dal file N7 del nodo di destinazione cominciando dalla parola N7:50. Le 10 parole vengono poste nel file di numeri interi cominciando dalla parola N7:0. Se passano cinque secondi senza risposta, viene impostato il bit di errore N10:0/12, ad indicare che l'istruzione è scaduta. Il dispositivo al nodo 2 adotta il protocollo del processore PLC-5.

Tasto funzione	Descrizione
Nodo di destinazione	Specifica il numero di nodo del processore che riceve il messaggio. La gamma valida è 0-31 (specifica l'indirizzo DH-485).
Indirizzo file	Per una lettura (destinazione) questo è l'indirizzo nel processore locale che riceve i dati.
	Per una scrittura (sorgente) questo è l'indirizzo nel processore locale che invia i dati.
	I tipi di file validi sono S, B, T, C, R, N, I, O, F, ST, e A.

Tasto funzione	Descrizione
Ind.file (nodo dest)	Per una lettura (sorgente) questo è l'indirizzo nel processore di destinazione che invia i dati.
	Per una scrittura (destinazione) questo è l'indirizzo nel processore di destinazione che riceve i dati.
	I tipi di file validi sono S, B, T, C, R, N, I, O, F, ST e A.
Lunghezza messaggio	Definisce la lunghezza del messaggio in elementi. Gli elementi di una parola sono limitati ad una lunghezza massima di 1-103. Gli elementi di 3 parole sono limitati ad una lunghezza massima di 1-37.
Scadenza messaggi	Definisce la durata del timer messaggi in secondi. Una scadenza di 0 secondi significa che non esiste timer ed il messaggio attende in modo indefinito una risposta. La gamma valida è 0-255 secondi.
Canale	Identifica il canale fisico utilizzato per la comunicazione del messaggio. I canali disponibili sono: SLC 5/03 – (0, RS-232) o (1, DH-485) SLC 5/04 – (0, RS-232) o (1, DH+).

Utilizzo di messaggi remoti

Esempio 1 – Comunicazione con processori A–B che usano un 1785-KA5



Da processore SLC 5/04 (A) a processore SLC 5/03 (C) tramite 1785-KA5

```
Tipo:                                  Peer–to–Peer
Lettura/Scrittura:                           Lettura
Dispos. destinazione:                        500 CPU
Locale/Remoto:                                Remoto
Blocco controllo:                     specif. utente
Canale:                                            1
Nodo destinazione (decimale):                      2
ID colleg. ponte remoto <dec>:                     1
Ind. nodo ponte remoto <dec>:                      0
Ind. nodo ponte locale <dec>:                      6
Ind. file destin/sorgente:            specif. utente
Ind. file sorg/destin.:               specif. utente
Lungh. messaggio in elementi:                     11
Scadenza messaggio (secondi):                      5
```

Commenti

Il canale è impostato su 1 poiché il comando di origine viene iniziato da un processore SLC 5/04 su DH+ (ID collegamento 2).

Il nodo di destinazione è il processore SLC 5/03 all'indirizzo di nodo 2.

L'ID di collegamento ponte remoto è l'ID di collegamento della rete DH-485 remota con il processore SLC 5/03 (collegamento ID 1).

Indirizzo del nodo ponte remoto è impostato su 0 (non usato) poiché la comunicazione proviene da un dispositivo abilitato per Internet verso un altro dispositivo simile.

Indirizzo nodo ponte locale è impostato su 6 poiché questo è l'indirizzo del nodo DH+ usato dal modulo di interfaccia di comunicazione 1785-KA5.

Dal processore SLC 5/03 (C) al processore SLC 5/04 (A) tramite 1785-KA5

```
Tipo:                                  Peer–to–Peer
Lettura/Scrittura:                           Lettura
Dispos. destinazione:                        500 CPU
Locale/Remoto:                                Remoto
Blocco controllo:                     specif. utente
Canale:                                            1
Nodo destinazione (decimale):                      2
ID colleg. ponte remoto <dec>:                     1
Ind. nodo ponte remoto <dec>:                      0
Ind. nodo ponte locale <dec>:                      7
Ind. file destin/sorgente:            specif. utente
Ind. file sorg/destin.:               specif. utente
Lungh. messaggio in elementi:                     11
Scadenza messaggio (secondi):                      5
```

Commenti

Il canale è impostato su 1 poiché il comando di origine viene iniziato da un processore SLC 5/03 su DH-485 (ID collegamento 1).

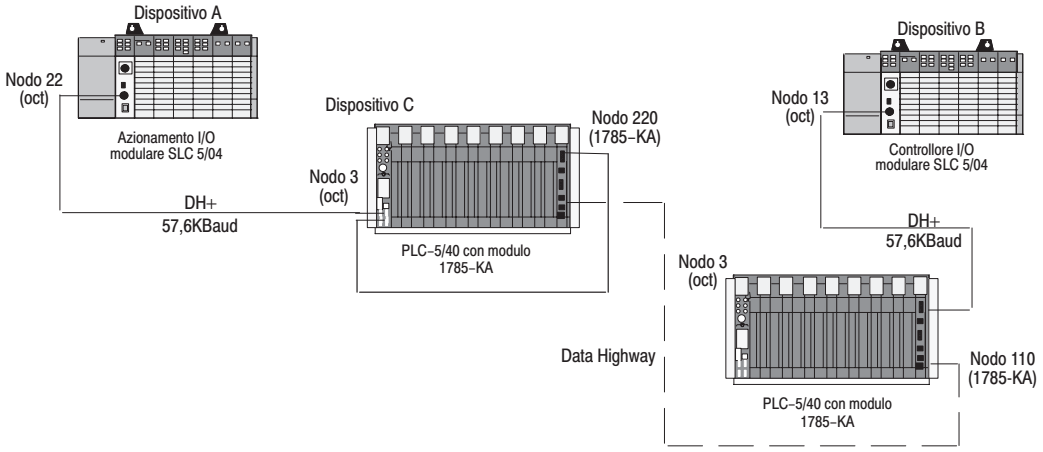
Il nodo di destinazione è il processore SLC 5/04 al nodo di indirizzo di 1.

L'ID di collegamento ponte remoto è il collegamento con il processore SLC 5/04 (ID di collegamento ID 2).

L'indirizzo del nodo ponte remoto è impostato su 0 (non usato) poiché la comunicazione proviene da un dispositivo abilitato per Internet ed è diretta ad un altro dispositivo Internet compatibile.

Indirizzo nodo ponte locale è impostato su 7 poiché questo è l'indirizzo del nodo DH-485 usato dal modulo di interfaccia di comunicazione 1785-KA5.

Esempio 2 – Comunicazione con processori A–B che usano due 1785-KA



Da processore SLC 5/04 (B) a processore PLC5 (C) tramite due 1785–KA

```
Tipo:                                  Peer–to–Peer
Lettura/Scrittura:                        Scrittura
Dispos. destinazione:                          PLC5
Locale/Remoto:                               Remoto
Blocco controllo:                     specif. utente
Canale:                                            1
Nodo destinazione (decimale):                      0
ID colleg. ponte remoto <dec>:                     0
Ind. nodo ponte remoto <dec>:                    131
Ind. nodo ponte locale <dec>:                      8
Ind. file destin/sorgente:            specif. utente
Ind. file sorg/destin.:               specif. utente
Lungh. messaggio in elementi:                     10
Scadenza messaggio (secondi):                      0
```

Commenti

Il canale è impostato su 1 poiché il comando di origine viene iniziato da un processore SLC 5/04 sulla rete DH+ .

Il nodo di destinazione è il processore PLC-5 all'indirizzo di nodo 0 (questo è in realtà l'indirizzo di nodo 3, ma l'indirizzo di nodo viene impostato su 0 poiché l'indirizzo di nodo ponte remoto gestisce la struttura di indirizzamento).

L'ID di collegamento ponte remoto è sempre impostato su 0 se si usa la struttura di indirizzamento.

L'indirizzo del nodo ponte remoto è impostato su 131. L'indirizzo di nodo ponte remoto consiste nella cifra più significativa (ottale) del 1785-KA (220) remoto più l'indirizzo del nodo di destinazione. Ad esempio, 200 + 3 = 203 ottale (131 decimali).

Indirizzo nodo ponte locale è impostato su 8 poiché questo è l'equivalente decimale della seconda cifra meno significativa dell'indirizzo 1785-KA5 (10 ottale).

Da processore SLC 5/04 (B) a processore SLC 5/04 (A) tramite due 1785–KA

```
Tipo:                                  Peer–to–Peer
Lettura/Scrittura:                        Scrittura
Dispos. destinazione:                       500 CPU
Locale/Remoto:                               Remoto
Blocco controllo:                     specif. utente
Canale:                                            1
Nodo destinazione (decimale):                      0
ID colleg. ponte remoto <dec>:                     0
Ind. nodo ponte remoto <dec>:                    146
Ind. nodo ponte locale <dec>:                      8
Ind. file destin/sorgente:            specif. utente
Ind. file sorg/destin.:               specif. utente
Lungh. messaggio in elementi:                     10
Scadenza messaggio (secondi):                      0
```

Commenti

Il canale è impostato su 1 poiché il comando di origine viene iniziato da un processore SLC 5/04 sulla rete DH+ .

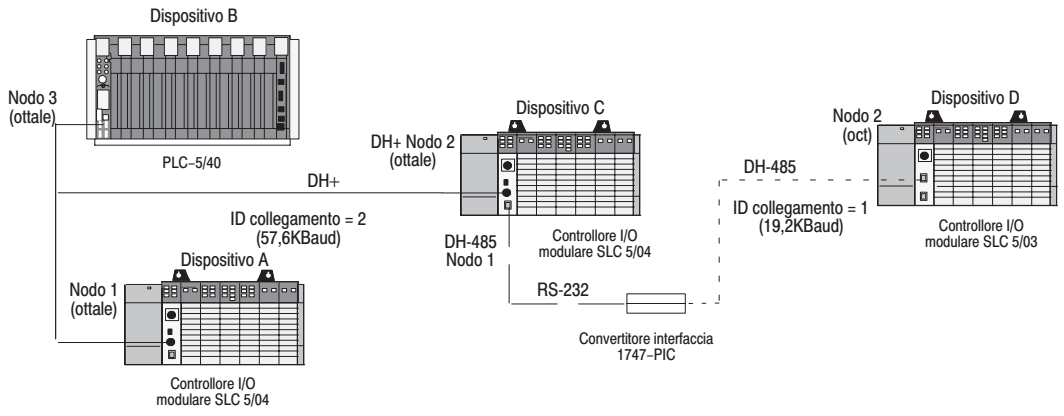
Il nodo di destinazione è il processore SLC 5/04 all'indirizzo di nodo 0 (questo è in realtà l'indirizzo di nodo 22, ma l'indirizzo di nodo viene impostato su 0 poiché l'indirizzo di nodo ponte remoto gestisce la struttura di indirizzamento).

L'ID di collegamento ponte remoto è sempre impostato su 0 se si usa la struttura di indirizzamento.

L'indirizzo del nodo ponte remoto è impostato su 146. L'indirizzo di nodo ponte remoto consiste nella cifra più significativa (ottale) del 1785-KA remoto più l'indirizzo del nodo di destinazione. Ad esempio, 200 +22 = 222 ottale (146 decimali).

Indirizzo nodo ponte locale è impostato su 8 poiché questo è l'equivalente decimale della seconda cifra meno significativa dell'indirizzo 1785-KA5 (10 ottale).

Esempio 3 – Attraversamento per il canale 0 DH-485 del processore SLC 5/04



Da processore SLC 5/04 (A) a processore SLC 5/03 (D) tramite un processore SLC 5/04 (C) (attraversamento usando il canale 0 DH-485)

```
Tipo:                                  Peer–to–Peer
Lettura/Scrittura:                          Lettura
Dispos. destinazione:                       500 CPU
Locale/Remoto:                               Remoto
Blocco controllo:                     specif. utente
Canale:                                            1
Nodo destinazione (decimale):                      2
ID colleg. ponte remoto <dec>:                     1
Ind. nodo ponte remoto <dec>:                      0
Ind. nodo ponte locale <dec>:                      2
Ind. file destin/sorgente:            specif. utente
Ind. file sorg/destin.:               specif. utente
Lungh. messaggio in elementi:                     10
Scadenza messaggio (secondi):                      5
```

Commenti

Il canale è impostato su 1 poiché il comando di origine viene iniziato da un processore SLC 5/04 sulla rete DH+ .

Il nodo di destinazione è il processore SLC 5/03 all'indirizzo di nodo 2.

L'ID di collegamento ponte remoto è il collegamento con il processore SLC 5/04 (canale 0, ID di collegamento 1).

L'indirizzo del nodo ponte remoto è impostato su 0 (non usato) poiché la comunicazione proviene da un dispositivo abilitato per Internet ed è diretta ad un altro dispositivo Internet compatibile.

Indirizzo nodo ponte locale è impostato su 2 poiché questo è l'indirizzo del nodo DH+.

Da processore SLC 5/03 (D) a processore SLC 5/04 (A) tramite un processore SLC 5/04 (C) (attraversamento usando il canale 0 DH–485)

```
Tipo:                                  Peer–to–Peer
Lettura/Scrittura:                           Lettura
Dispos. destinazione:                        500 CPU
Locale/Remoto:                                Remoto
Blocco controllo:                     specif. utente
Canale:                                            1
Nodo destinazione (decimale):                      3
ID colleg. ponte remoto <dec>:                     2
Ind. nodo ponte remoto <dec>:                      0
Ind. nodo ponte locale <dec>:                      1
Ind. file destin/sorgente:            specif. utente
Ind. file sorg/destin.:               specif. utente
Lungh. messaggio in elementi:                     10
Scadenza messaggio (secondi):                      5
```

Commenti

Il canale è impostato su 1 poiché il comando originante viene iniziato da un processore SLC 5/03 sulla rete DH-485 .

Il nodo di destinazione è il processore SLC 5/04 all’indirizzo di nodo 1.

L’ID di collegamento ponte remoto è il collegamento con il processore SLC 5/04 (canale 1, ID di collegamento 2).

L’indirizzo del nodo ponte remoto è impostato su 0 (non usato) poiché la comunicazione proviene da un dispositivo abilitato per Internet ed è diretta ad un altro dispositivo Internet compatibile.

Indirizzo nodo ponte locale è impostato su 1 poiché questo è l’indirizzo del nodo DH-485.

Processore SLC 5/03 (D) ad un processore PLC-5 (B) tramite un processore SLC 5/04 (passthru usando il canale 0 DH-485)

```
Tipo:                                  Peer–to–Peer
Lettura/Scrittura:                        Scrittura
Dispos. destinazione:                          PLC5
Locale/Remoto:                               Remoto
Blocco controllo:                     specif. utente
Canale:                                            1
Nodo destinazione (decimale):                      3
ID colleg. ponte remoto <dec>:                     2
Ind. nodo ponte remoto <dec>:                      0
Ind. nodo ponte locale <dec>:                      1
Ind. file destin/sorgente:            specif. utente
Ind. file sorg/destin.:               specif. utente
Lungh. messaggio in elementi:                     10
Scadenza messaggio (secondi):                      5
```

Commenti

Il canale è impostato su 1 poiché il comando originante viene iniziato da un processore SLC 5/03 sulla rete DH-485 .

Il nodo di destinazione è il processore PLC-5 all’indirizzo di nodo 3.

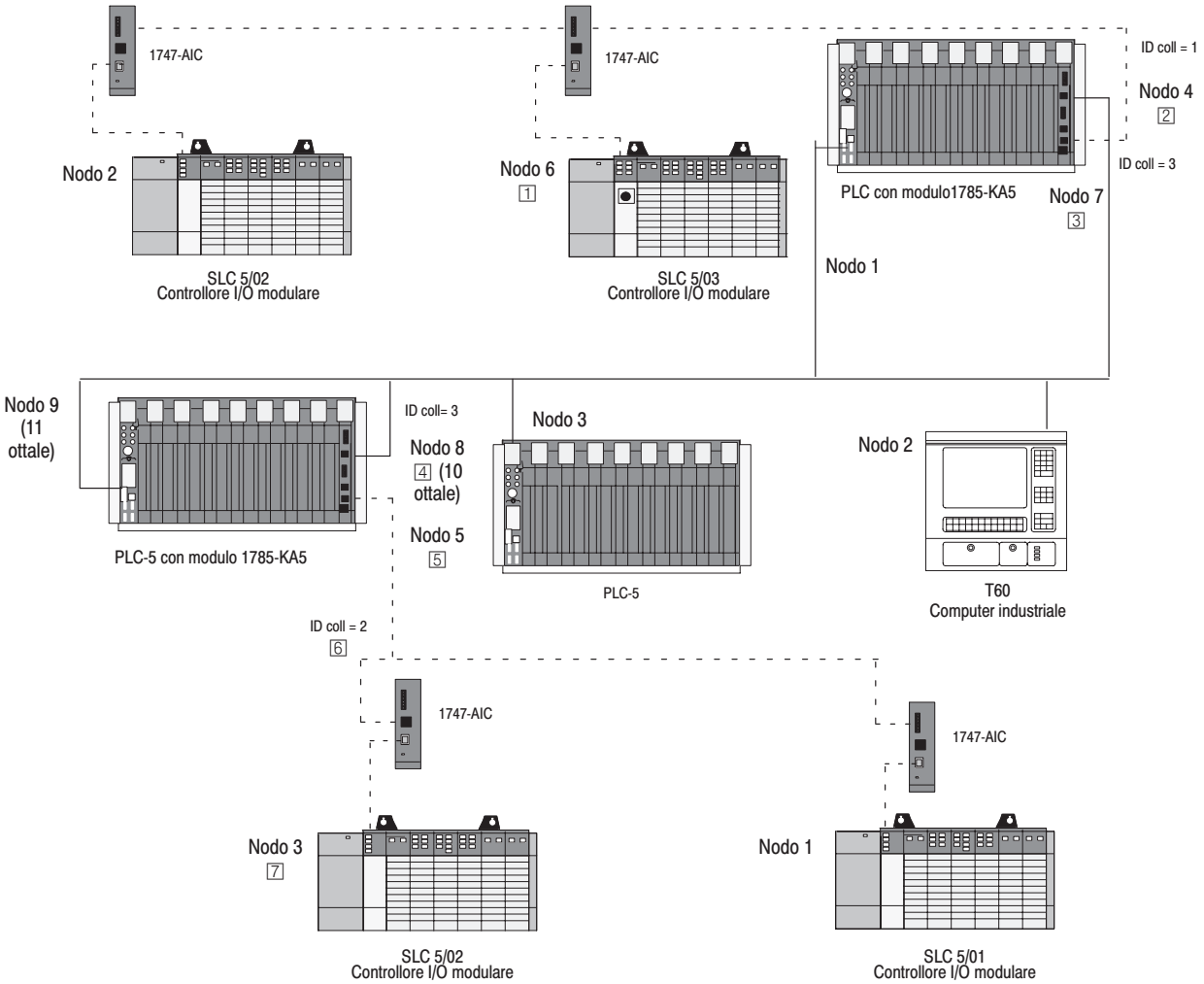
L’ID di collegamento ponte remoto è il collegamento con il processore SLC 5/04 (canale 1, ID di collegamento 2).

L’indirizzo del nodo ponte remoto è impostato su 0 (non usato) poiché la comunicazione proviene da un dispositivo abilitato per Internet ed è diretta ad un altro dispositivo Internet compatibile.

Indirizzo nodo ponte locale è impostato su 1 poiché questo è l’indirizzo del nodo DH-485.

Messaggistica remota (da un SLC 5/03 ad un SLC 500, SLC 5/01 o SLC 5/02)

La seguente illustrazione mostra il collegamento per l'invio di messaggi remoti .



- - - - - Lunghezza massima rete DH-485 pari a 1200 m

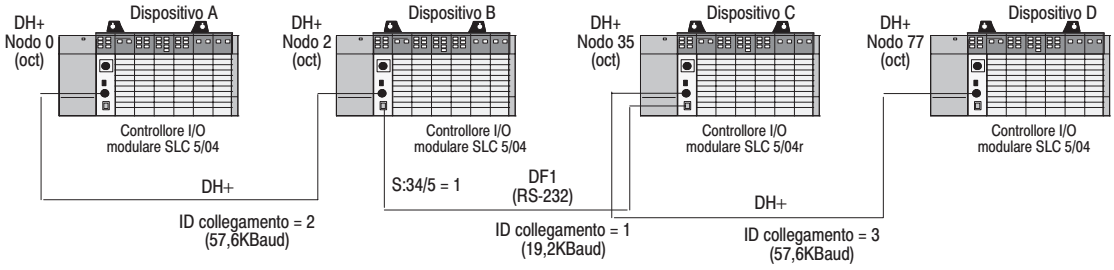
——— Rete DH+

Le seguenti voci descrivono i parametri di indirizzamento di un SLC 5/03 ad un processore SLC 5/02 remoto.

1 Si tratta del nodo di origine dell'istruzione MSG. Non è necessario specificarne l'indirizzo.

2 Si tratta dell'indirizzo di nodo del ponte locale.
3 Si tratta dell'indirizzo di nodo remoto del ponte locale. Non è necessario specificarne l'indirizzo.
4 Si tratta dell'indirizzo di nodo del ponte remoto.
5 Si tratta dell'indirizzo di nodo remoto del ponte remoto. Non è necessario specificarne l'indirizzo.
6 Si tratta dell'ID del collegamento remoto.
7 Si tratta dell'indirizzo del nodo di destinazione.

Esempio 4 – Attraversamento per il canale 0 DF1 del processore SLC 5/04



Da processore SLC 5/04 (A) a processore SLC 5/04 (D) tramite due processori SLC 5/04 (passthru usando il canale 0 DF1)

```
Tipo:                                  Peer–to–Peer
Lettura/Scrittura:                          Lettura
Dispos. destinazione:                       500 CPU
Locale/Remoto:                               Remoto
Blocco controllo:                     specif. utente
Canale:                                            1
Nodo destinazione (decimale):                     63
ID colleg. ponte remoto <dec>:                     1
Ind. nodo ponte remoto <dec>:                      0
Ind. nodo ponte locale <dec>:                      2
Ind. file destin/sorgente:            specif. utente
Ind. file sorg/destin.:               specif. utente
Lungh. messaggio in elementi:                     10
Scadenza messaggio (secondi):                      5
```

Nota *Una configurazione incorretta può causare la scrittura o la lettura dei dati su/da un processore non prestabilito. Accertatevi che tutti i parametri e gli ID di collegamento dei canali siano impostati correttamente.*

Commenti

Il canale è impostato su 1 poiché il comando di origine viene iniziato da un processore SLC 5/04 sulla rete DH-485 .

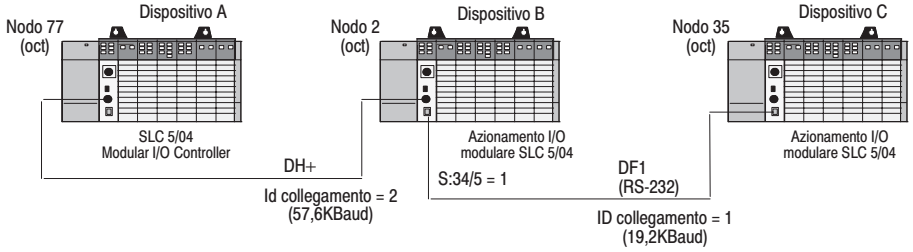
Il nodo di destinazione è il processore SLC 5/04 all'indirizzo di nodo 77 (63 decimali).

L'ID di collegamento ponte remoto è il collegamento con il processore SLC 5/04 (ID di collegamento 1).

L'indirizzo del nodo ponte remoto è impostato su 0 (non usato) poiché il canale 1 è DF1 full-duplex.

Indirizzo nodo ponte locale è impostato su 2 poiché questo è l'indirizzo del nodo DH+.

Esempio 5 – Attraversamento per canale 0 DH+ del processore SLC 5/04



Nota *Il dispositivo B ha S:34/5 impostato su 1.*

Dal processore SLC 5/04 (A) al processore SLC 5/04 (C) attraverso un singolo processore SLC 5/04 (attraversamento usando il canale 0 DF1)

```
Tipo:                                  Peer–to–Peer
Lettura/Scrittura:                          Lettura
Dispos. destinazione:                       500 CPU
Locale/Remoto:                               Remoto
Blocco controllo:                     specif. utente
Canale:                                            1
Nodo destinazione (decimale):                      0
ID colleg. ponte remoto <dec>:                     1
Ind. nodo ponte remoto <dec>:                      0
Ind. nodo ponte locale <dec>:                      2
Ind. file destin/sorgente:            specif. utente
Ind. file sorg/destin.:               specif. utente
Lungh. messaggio in elementi:                     10
Scadenza messaggio (secondi):                      5
```

Commenti

Il canale è impostato su 1 poiché il comando di origine viene iniziato da un processore SLC 5/04 sulla rete DH+.

Il nodo di destinazione è il processore SLC 5/04 all'indirizzo di nodo 0 (DF1 full-duplex).

L'ID di collegamento ponte remoto è il collegamento con il processore SLC 5/04 (ID di collegamento 1).

L'indirizzo del nodo ponte remoto è impostato su 0 (non usato) poiché il canale 0 è DF1 full-duplex.

Indirizzo nodo ponte locale è impostato su 2 poiché questo è l'indirizzo del nodo DH+.

Da processore SLC 5/04 (C) a processore SLC 5/04 (A) attraverso un singolo processore SLC 5/04 (attraversamento usando il canale 0 DF1)

```
Tipo:                                Peer–to–Peer
Lettura/Scrittura:                        Lettura
Dispos. destinazione:                     500 CPU
Locale/Remoto:                             Remoto
Blocco controllo:                  specif. utente
Canale:                                         1
Nodo destinazione (decimale):                  63


Ind. file destin/sorgente:         specif. utente
Ind. file sorg/destin.:            specif. utente
Lungh. messaggio in elementi:                  10
Scadenza messaggio (secondi):                   5
```

Commenti

Il canale è impostato su 0 poiché il comando di origine viene iniziato da un processore SLC 5/04 connesso tramite DF1 full-duplex.

Il nodo di destinazione è il processore SLC 5/04 all'indirizzo di nodo 63 (77 ottale).

Da processore SLC 5/04 (C) a processore SLC 5/04 (B) con attraversamento abilitato

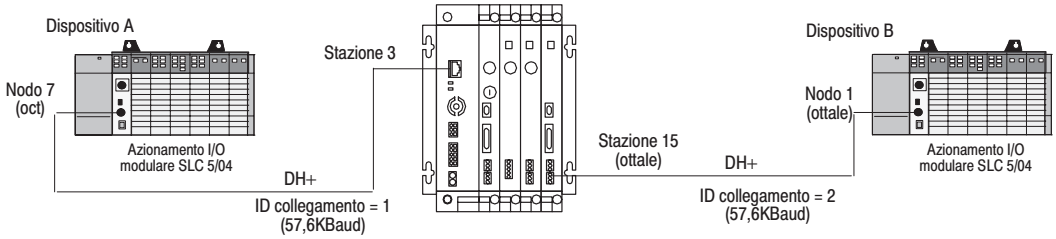
```
Tipo:                                Peer–to–Peer
Lettura/Scrittura:                        Lettura
Dispos. destinazione:                     500 CPU
Locale/Remoto:                             Locale
Blocco controllo:                   specif. utente
Canale:                                         0
Nodo destinazione (decimale):                   2


Ind. file destin/sorgente:          specif. utente
Ind. file sorg/destin.:             specif. utente
Lungh. messaggio in elementi:                  10
Scadenza messaggio (secondi):                   5
```

Commenti

Il canale è impostato su 1 poiché il comando di origine viene iniziato da un processore SLC 5/04 sulla rete DH+.

Il nodo di destinazione è il processore SLC 5/04 all'indirizzo di nodo DH+ 29 decimale (35 ottale).

Esempio 6 – Attraversamento usando Pyramid Integrator per l'instradamento di un'istruzione di messaggio



Da processore SLC 5/04 (B) a processore SLC 5/04 (A) tramite Pyramid Integrator usando l'instradamento PI

```
Tipo:                                  Peer–to–Peer
Lettura/Scrittura:                           Lettura
Dispos. destinazione:                        500 CPU
Locale/Remoto:                                Remoto
Blocco controllo:                     specif. utente
Canale:                                            1
Nodo destinazione (decimale):                      7
ID colleg. ponte remoto <dec>:                     1
Ind. nodo ponte remoto <dec>:                      0
Ind. nodo ponte locale <dec>:                     13
Ind. file destin/sorgente:            specif. utente
Ind. file sorg/destin.:               specif. utente
Lungh. messaggio in elementi:                     10
Scadenza messaggio (secondi):                      5
```

Commenti

Il canale è impostato su 1 poiché il comando originante viene iniziato da un processore SLC 5/04 sulla rete DH+.

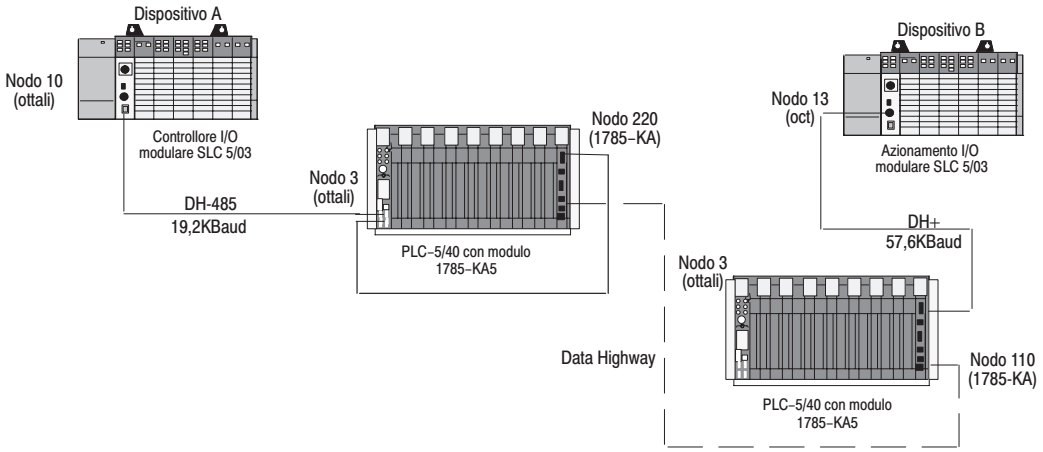
Il nodo di destinazione è il processore SLC 5/04 all'indirizzo di nodo 7.

L'ID di collegamento ponte remoto è il collegamento con il processore SLC 5/04 (ID di collegamento 1).

L'indirizzo del nodo ponte remoto è impostato su 0 (non usato) poiché la comunicazione proviene da un dispositivo abilitato per Internet ed è diretta ad un dispositivo Internet compatibile.

Indirizzo nodo ponte locale è impostato su 13 decimali (15 ottali), poiché questo è l'indirizzo del nodo DH+.

Esempio 7 –



Da processore SLC 5/03 ad processore SLC 5/03 (attraversamento usando due 1785–KA5)

```
Tipo:                                Peer–to–Peer
Lettura/Scrittura:             Lettura o Scrittura
Dispos. destinazione:             485CIF o 500 CPU
Locale/Remoto:                                Remoto
Blocco controllo:                   specif. utente
Canale:                                            1
Nodo destinazione (decimale):                      2
ID colleg. ponte remoto <dec>:                     8
Ind. nodo ponte remoto <dec>:                      0
Ind. nodo ponte locale <dec>:                     20
Ind. file destin/sorgente:          specif. utente
Ind. file sorg/destin.:             specif. utente
Lungh. messaggio in elementi        specif. utente
Scadenza messaggio (secondi):                     10
```

Commenti

Il canale è impostato su 1 poiché il comando viene inviato dal canale RS485 del 5/03 all'ID 4 di collegamento locale.

Il nodo di destinazione è impostato su 2 poiché questo è l'indirizzo in cui risiede il dispositivo di destinazione sul collegamento di destinazione (ID di collegamento 8).

L'ID di collegamento ponte remoto è impostato su 8 poiché il collegamento di destinazione è una DH-485.

L'indirizzo del nodo ponte remoto è impostato su 0 (non usato) poiché la comunicazione proviene da un dispositivo abilitato per Internet ed è diretta ad un altro dispositivo Internet compatibile.

L'indirizzo nodo ponte locale è impostato su 20 poiché è attraverso il dispositivo ponte (ID di collegamento 4) che viene inviato il comando.

Servizio comunicazioni (SVC)

Fixed	5/01	5/02	5/03	5/04	Micro
		✓	✓	✓	

Utilizzo di un processore SLC 5/02

—(SVC)—

Istruzione di uscita

L'istruzione SVC è un'istruzione di uscita senza parametri di programmazione. Quando viene considerata vera, la scansione del programma viene interrotta per eseguire la parte di servizio comunicazioni del ciclo di funzionamento. Quindi la scansione riprende dall'istruzione che segue l'istruzione SVC. Utilizzate questa istruzione per aumentare la capacità di comunicazione del vostro processore SLC 5/02.

Non vi è permesso porre un'istruzione SVC in un interrupt STI, I/O o in una subroutine di guasto dell'utente.

I seguenti bit di stato vi permettono di personalizzare o controllare il servizio comunicazioni. Fare riferimento al capitolo 1 del presente manuale per ulteriori informazioni sul file di stato.

- S:2/5 DH-485 Comando di ingresso in attesa
- S:2/6 DH-485 Messaggio di risposta in attesa
- S:2/7 DH-485 Comando di messaggio in uscita in attesa
- S:2/15 DH-485 Selezione di evasione comunicazioni.

Utilizzo di un processore SLC 5/03 o SLC 5/04

```
SVC
SERVIZIO COMUNICAZIONI
Canale 0
Canale 1
```

Istruzione di uscita

Utilizzando un processore SLC 5/03 o SLC 5/04, l'istruzione SVC funziona come descritto sopra. Questi processori permettono inoltre di servire un canale di comunicazione specificamente selezionato (0, 1 o entrambi). Non vi è permesso porre un'istruzione SVC in un subroutine di guasto, DII, STI o I/O comandata ad evento.

I seguenti bit di stato vi permettono di personalizzare o controllare l'assistenza alla comunicazione. Fare riferimento al capitolo 1 del presente manuale per ulteriori informazioni circa il file di stato.

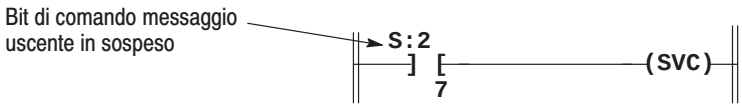
Canale 1		Canale 0	
S:2/5	DH-485 Comando in ingresso in attesa	S:33/0	Comando in ingresso in attesa
S:2/6	DH-485 Messaggio di risposta in attesa	S:33/1	Messaggio di risposta in attesa
S:2/7	DH-485 Comando di messaggio in uscita in attesa	S:33/2	Comando di messaggio in uscita in sospeso
S:2/15	DH-485 Selezione di evasione comunicazioni	S:33/5	Selezione di evasione comunicazioni
S:33/7	DH-485 Selezione di evasione messaggi	S:33/6	Selezione di evasione messaggi

Servizi ai canali

Quando un canale non viene selezionato per essere processato da parte dell'istruzione SVC, tale canale viene normalmente processato alla fine della scansione.

Esempio di applicazione

L'istruzione SVC viene utilizzata per eseguire una funzione di comunicazione, come la trasmissione di un messaggio, prima della normale porzione di servizio comunicazioni del ciclo di funzionamento. L'esempio che segue mostra come utilizzare in modo selettivo l'istruzione SVC.



Potete porre questo ramo dopo un'istruzione di messaggio di scrittura. S:2/7 viene impostato quando l'istruzione del messaggio viene abilitata e rimane in attesa (ammesso che non venga al momento trasmesso alcun messaggio). Quando viene impostato S:2/7, l'istruzione SVC viene valutata come vera e la scansione del programma viene interrotta per eseguire la porzione di servizio comunicazioni del ciclo di funzionamento. Quindi la scansione riprende dall'istruzione che segue l'istruzione SVC.

Questo esempio presume che il bit di selezione di evasione comunicazioni S:2/15 sia azzerato e che questa sia l'unica istruzione MSG attiva.

Nota *Potete programmare l'istruzione SVC in modo incondizionato; questa è la tecnica di programmazione comune per l'istruzione SVC.*

Il processore SLC 5/03 o SLC 5/04 può inviare un'istruzione MSG attraverso una rete remota al proprio nodo di destinazione (è possibile fare un solo salto attraverso una rete). Oppure, il processore SLC 5/03 o SLC 5/04 può anche inviare un'istruzione MSG alla rete che esiste sull'altro lato del ponte locale.

9 Proporzionale Integrata Derivativa

Questo capitolo descrive l’istruzione Proporzionale Integrata Derivativa (PID).

Panoramica

ML1000	Fixed	5/01	5/02	5/03	5/04
			✓	✓	✓

```
PID
PID
Blocco di controllo
Variabile processo
Variabile controllo
Lungh. blocco control  23
```

Istruzione uscita

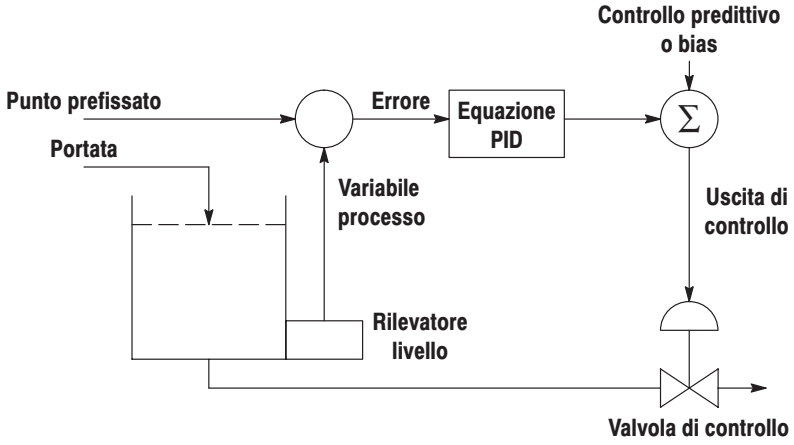
Si tratta di un’istruzione di uscita che controlla le grandezze fisiche come la temperatura, la pressione, il livello di un liquido o una portata tramite anelli chiusi di processo.

L’istruzione PID controlla normalmente un anello chiuso utilizzando ingressi da un modulo di ingresso analogico e fornendo un’uscita ad un modulo di uscita analogico. Per il controllo della temperatura, è possibile convertire l’uscita analogica in un’uscita on/off con tempi proporzionali in modo da pilotare un dispositivo di raffreddamento o un elemento riscaldante. Un esempio a proposito appare nelle pagine da 9-16 a 9-18.

L’istruzione PID può essere utilizzata nella modalità temporizzata o in quella STI. Nella modalità temporizzata, l’istruzione aggiorna periodicamente le proprie uscite ad una velocità determinata dall’utente. Nella modalità STI, l’istruzione deve essere posta in una subroutine di interrupt STI, quindi aggiorna le proprie uscite ogni volta che avviene la scansione della subroutine STI. L’intervallo di tempo dell’ STI e la velocità di aggiornamento dell’anello PID devono essere gli stessi per poter eseguire l’equazione correttamente.

Il concetto PID

Il controllo PID ad anello chiuso mantiene una variabile di processo ad un punto prefissato. Segue un esempio di livello di fluido/portata.



L'equazione PID controlla il processo inviando un segnale di uscita alla valvola di controllo. Maggiore è lo scostamento tra setpoint e variabile di processo e maggiore è il segnale di uscita, e vice versa. Un valore addizionale (controllo predittivo o bias) può essere aggiunto all'uscita di controllo come offset. Il risultato del calcolo PID (variabile di controllo) mantiene la variabile del processo che state controllando intorno al valore prefissato.

L’equazione PID

L’istruzione PID utilizza il seguente algoritmo:

Equazione standard con guadagni dipendenti:

$$Uscita = K_C\ [(E) + 1/T_I \int (E)dt + T_D \cdot D(PV)/dt] + bias$$

Le costanti dei guadagni standard sono:

Termine	Gamma (da basso ad alto)	Riferimento
Guadagno controllore K_C	da 0,1 a 25,5 (adimensionale) da 0,01 a 327,67 (adimensionale)①	Proporzionale
Termine di reset $1/T_I$	da 25,5 a 0,1 (minuti per ripetizione) da 327,67 a 0,01 (minuti per ripetizione)①	Integrale
Termine di velocità T_D	da 0,01 a 2,55 (minuti) da 0,01 a 327,67 (minuti)①	Derivativo

① Riguarda le gamme PID per l’SLC 5/03 e SLC 5/04 quando il bit RG è impostato su 1.

Il termine Derivativo (rapidità) effettua un ’attenuazione attraverso un filtro passa-basso. La frequenza di taglio del filtro è 16 volte maggiore della frequenza d’angolo del termine derivativo.

Immissione dei parametri

Normalmente l’istruzione PID viene posta su un ramo senza logica condizionale. Quando il ramo risulta essere falso l’uscita rimane al suo ultimo valore. Inoltre, quando il ramo è falso il termine integrale viene azzerato.

Nota *L’istruzione PID è un unico tipo di algoritmo PID a numero intero e non consente di immettere valori a virgola mobile per uno qualsiasi dei suoi parametri. Se tentate pertanto di trasferire un valore a virgola mobile in uno dei parametri PID usando la logica ladder, si verifica una conversione da virgola mobile a numero intero.*

Durante la programmazione immettete gli indirizzi del blocco di controllo, della variabile di processo e della variabile di controllo, dopo aver posto l'istruzione PID su un ramo:

- **Blocco di controllo** – È un file che memorizza i dati richiesti per far funzionare l'istruzione. La lunghezza del file è fissa a 23 parole e dovrebbe essere immessa come indirizzo di file intero. Ad esempio, un immissione di N10:0 assegna gli elementi da N10:0 a N10:22. La disposizione del blocco di controllo viene indicata a pagina 9-11.
- Non scrivete dati negli indirizzi del blocco di controllo tramite altre istruzioni nel programma, eccetto che per quelli descritti più avanti nel capitolo. Se state riutilizzando un blocco di dati assegnato in precedenza per altro utilizzo, è buona norma prima azzerare i dati. Vi consigliamo di utilizzare un file di dati univoco per contenere i blocchi di controllo PID, come ad esempio N10:0. Questo evita un riutilizzo accidentale degli indirizzi del blocco di controllo PID da parte di altre istruzioni nel programma.
- **Variabile di processo PV** – Indirizzo di un elemento che memorizza il valore in ingresso del processo. Questo indirizzo può essere la locazione della parola di ingresso analogica dove viene memorizzato il valore di ingresso A/D; potrebbe anche essere un valore intero se scegliete di mettere prima in scala il valore di ingresso nella gamma da 0 a 16383.
- **Variabile di controllo CV** – Indirizzo di elemento che memorizza l'uscita dell'istruzione PID. Il valore di uscita va da 0 a 16383, con 16383 come il 100% del valore "on". Si tratta normalmente di un valore intero, in modo da poter mettere in scala la gamma di uscita PID secondo la gamma analogica specifica richiesta dall'applicazione.

La figura che segue mostra un'istruzione PID con indirizzi tipici per questi parametri immessi:

```
PID
PID
Blocco di controllo   N10:0
Variabile processo   N10:28
Variabile controllo  N10:29
Lung. blocco control     23
```

```
     auto/manuale: MANUAL*                                  bit modo tempo:  1 TM
             modo: TIMED *                               bit auto/manuale:  1 AM
        controllo: E=SP-PV *                             bit modo control:  0 CM
    setpoint (SP):       0                     bit abilitaz. limite uscita:  0 OL
    processo (PV):       0 *                           gamma reset e guad.:  0 RG
 errore in scala:        0 *                           flag scala setpoint:  0 SC
      banda morta:       0                     aggiorn. loop troppo rapido:  0 TF
      uscita (CV):       0 %*                     azione derivativa (rap.):  0 DA
                                               DB, impost. se errore in DB:  0 DB
     aggior. loop:       0 [.01 secs]            allarme uscita, lim. sup.:  0 UL
         guadagno:       0 [/10]                 allarme uscita, lim. inf.:  0 LL
            reset:       0 [/10 m/r]                 setpoint fuori campo:  0 SP
        velocità.:       0 [/100 min]            var. processo fuori campo:  0 PV
 fondo scala min.:       0                                       PID OK:  0 DN
 fondo scala max.:       0
limit.uscita (CV):       NO *                                abilit. PID:  0 EN
  uscita (CV) min:       0 %
  uscita (CV) max:       0 %
```

La colonna a sinistra elenca ulteriori parametri dell'istruzione PID che dovete immettere.

- **Auto/Man AM (parola 0, bit 1),** permette di scegliere tra modalità Automatica e Manuale. Auto indica che il PID sta controllando l'uscita (il bit è cancellato). Manuale indica che l'utente sta impostando il valore di uscita (il bit è impostato). Durante la messa a punto, vi consigliamo di effettuare le modifiche nella modalità Manuale, seguita da un ritorno alla modalità Auto. La limitazione dell'uscita vale anche nella modalità Manuale.
- **Modo TM (parola 0, bit 0),** permette di scegliere tra i modi Temporizzato e STI. Temporizzato indica che il PID aggiorna le proprie uscite ad una frequenza specificata nel parametro di aggiornamento del loop.

Nota

Utilizzando il modo temporizzato, il tempo di scansione del processore dovrebbe essere almeno dieci volte più veloce del tempo di aggiornamento del loop per evitare inesattezze o problemi.

STI indica che il PID aggiorna le proprie uscite ogni volta che avviene la sua scansione. Selezionando STI, l'istruzione PID dovrebbe essere programmata in una subroutine di interrupt STI e la routine STI dovrebbe avere un intervallo di tempo uguale all'impostazione del parametro "aggiornamento del loop" PID. Impostate il periodo STI nella parola S:30. Ad esempio, se il tempo di aggiornamento del loop contiene il valore 10 (per 100ms), l'intervallo di tempo STI deve essere uguale a 10 (per 10ms).

- **Controllo CM (parola 0, bit 2),** permette di selezionare tra le espressioni E=SP–PV e E=PV–SP. L'intervento diretto (E=PV–SP) fa sì che l'uscita CV aumenti quando l'ingresso PV è superiore al setpoint SP (ad esempio, un'applicazione di raffreddamento). L'intervento inverso (E=SP–PV) fa sì che l'uscita CV aumenti quando l'ingresso PV è inferiore del setpoint SP (ad esempio, un applicazione di riscaldamento).

  – **Setpoint SP** (parola 2) è il punto di controllo desiderato per la variabile di processo. Potete cambiare questo valore con le istruzioni contenute nel programma ladder. Scrivete il valore nella terza parola nel blocco di controllo (ad esempio, scrivete il valore in N10:2 se il blocco di controllo è N10:0). Senza mettere in scala, la gamma di questo valore è 0-16383; altrimenti, la gamma va dal fondo scala inferiore (parola 8) a quello superiore (parola 7).

  – **Guadagno K_c** (parola 3) è il guadagno proporzionale, da 0,1 a 25,5. Come criterio approssimativo potete impostare questo guadagno a metà del valore necessario perchè l'uscita oscilli quando i termini reset e velocità sono impostati a zero.

    Solo SLC 5/03 e SLC 5/04 – La gamma valida va da 0 a 32767. Questa parola non è influenzata dal bit RG.

  – **Reset T_i** (parola 4) è il guadagno integrale, da 0,1 a 25,5 minuti a ripetizione. Come criterio approssimativo potete impostare il tempo di reset come uguale al periodo naturale misurato nella calibrazione del guadagno di cui sopra.

    Solo SLC 5/03 e SLC 5/04 – La gamma valida va da 0 a 32767 minuti a ripetizione. Notare che il valore 1 somma il termine integrale minimo possibile all'equazione PID.

  – **Velocità T_d** (parola 5) è il termine Derivativo. La gamma di regolazione va da 0,01 a 2,55 minuti. Come criterio approssimativo potete impostare questo valore su 1/8 del tempo integrale di cui sopra.

    Solo SLC 5/03 e *SLC 5/04* – La gamma valida va da 0 a 32767 minuti.

  – **Fondo scala massima Smax** (parola 7) – Se il setpoint deve essere letto in unità ingegneristiche, questo parametro corrisponde al valore del setpoint in unità ingegneristiche quando l'ingresso di controllo è 16383. La gamma valida va da –16383 a +16383.

    Solo SLC 5/03 e SLC 5/04 – La gamma valida va da –32768 a +32767.

– **Fondo Scala minimo Smin** (parola 8) – Se il setpoint deve essere letto in unità ingegneristiche, questo parametro corrisponde al valore del setpoint in unità ingegneristiche quando l'ingresso di controllo è zero. La gamma valida va da –16383 a +16383.

Solo SLC 5/03 e *SLC 5/04* – La gamma valida va da –32768 a +32767.

Nota: *Mettendo in scala tra Smin e Smax potete immettere il setpoint in unità ingegneristiche. Anche la banda morta, l'errore ed il valore PV verranno visualizzati in unità ingegneristiche. La variabile di processo PV deve comunque rimanere tra 0 e 16383. L'utilizzo di Smin – Smax non minimizza la risoluzione PID PV.*

Solo SLC 5/03 e SLC 5/04: gli errori in scala maggiori di +32767 o minori di –32768 non possono essere rappresentati. Se l'errore in scala è maggiore di +32767, viene rappresentato come +32767; se invece è minore di –32768, viene rappresentato come –32768.

– **Banda morta DB** (parola 9) è un valore non negativo. La banda morta si estende sopra e sotto il setpoint con il valore da voi immesso. La banda morta diviene operativa nel punto di incontro (errore zero) tra la variabile di processo PV ed il setpoint SP. Questo significa che la banda morta entra in vigore solo dopo che la variabile di processo PV è all'interno della banda morta *ed* è passata dal setpoint SP.
La gamma valida va da 0 al fondo scala massimo, o da 0 a 16383 se non esiste una scala.

– **Aggiornamento loop** (parola 13) è l'intervallo di tempo tra i calcoli PID. L'immissione avviene per multipli di 0,01 secondi. Come criterio approssimativo potete immettere un tempo di aggiornamento loop da cinque a 10 volte più veloce del periodo naturale del carico (determinato impostando i parametri di reset e velocità a zero ed aumentando il guadagno fin quando l'uscita non comincia ad oscillare). Se si è nella modalità STI, questo valore deve essere uguale a quello dell'intervallo di tempo STI S:30. La gamma valida va da 1 a 2,55 secondi.

Solo SLC 5/03 e *SLC 5/04* – La gamma valida da da 0,01 a 10,24 secondi.

– **Variabile di processo in scala PV** (parola 14) ha senso solo per la visualizzazione. Si tratta del valore in scal della variabile di processo (ingresso analogico). Senza scala la gamma di questo valore va da 0 a 16383. Altrimenti, la gamma va dal fondo scala minimo (parola 8) al fondo scala massimo (parola 7).

– **Errore in scala** (parola 15) ha senso solo per la visualizzazione. Si tratta dell'errore in scala come selezionato dal parametro della modalità di controllo. Gamma: in scala dal massimo al minimo, o da 16383 a –16383 quando non si applica una scala.

Nota *Solo SLC 5/03 e SLC 5/04: gli errori in scala maggiori di +32767 o minori di –32768 non possono essere rappresentati. Se l'errore in scala è maggiore di +32767, viene rappresentato come +32767; se invece è minore di –32768, viene rappresentato come –32768.*

– **Uscita CV%** (parola 16) Visualizza l'uscita CV effettiva da 0 a 16383 in forma di percentuale (gamma da 0 a 100%.) Selezionando la modalità AUTO con il tasto funzione F1, ha senso solo per la visualizzazione. Selezionando la modalità manuale o utilizzando una monitorizzazione dei dati con APS, potete cambiare la CV% di uscita e tale modifica verrà applicata a CV. La scrittura della CV% di uscita con il programma utente o con un dispositivo di programmazione non intelligente non incide sulla CV. Utilizzando un dispositivo non APS, dovete scrivere direttamente su CV, con una gamma da 0 a 16383.

- **Limite di uscita (CV) OL (parola 0, bit 3),** permette di scegliere tra Sì e No. Selezionate Sì se volete limitare l'uscita tra un valore minimo e uno massimo.

CV% di uscita	SÌ (1) Limitazione della CV% di uscita selezionata	NO (0) Limitazione della CV% di uscita non selezionata
min	Il valore immesso sarà la percentuale minima di uscita che assumerà la variabile di controllo CV. Se CV scende al di sotto del valore minimo: ● CV viene impostata sul valore immesso e ● Viene impostato l'allarme di uscita, bit di limite inferiore LL.	Il valore immesso determina quando viene impostato o meno l'allarme di uscita, bit di limite inferiore. Se CV scende al di sotto del valore minimo, viene impostato l'allarme di uscita, bit di limite inferiore (LL).
max	Il valore immesso sarà la percentuale massima di uscita che assumerà la variabile di controllo CV. Se CV eccede questo valore massimo: ● CV viene impostata sul valore immesso e ● Viene impostato l'allarme di uscita, bit di limite superiore UL.	Il valore immesso determina quando viene impostato l'allarme di uscita, bit di limite superiore. Se CV eccede questo valore massimo, viene impostato l'allarme di uscita, bit di limite superiore (UL).

Flag dell'istruzione PID

```
      auto/manuale: AUTO  *                                  bit modo tempo:  1 TM
             modo: STI   *                               bit auto/manuale:  0 AM
         controllo: E=SP–PV *                            bit modo control:  0 CM
     setpoint (SP):       500                   bit abilitaz. limite uscita:  1 OL
     processo (PV):       0 *                           gamma reset e guad.:  0 RG
   errore in scala:       0 *                           flag scala setpoint:  0 SC
       banda morta:       5                     aggiorn. loop troppo rapido:  0 TF
       uscita (CV):       0 %*                     azione derivativa (rap.):  0 DA
                                                DB, impost. se errore in DB:  0 DB
      aggior. loop:       50 [.01 secs]           allarme uscita, lim. sup.:  0 UL
          guadagno:       25 [/10]                allarme uscita, lim. inf.:  0 LL
             reset:       10 [/10 m/r]                 setpoint fuori campo:  0 SP
              vel.:       1 [/100 min]            var. processo fuori campo:  0 PV
  fondo scala min.:       0                                        PID OK:  0 DN
  fondo scala max.:       1000
 limit.uscita (CV):       NO *                                  abilit. PID:  0 EN
   uscita (CV) min:       0 %
   uscita (CV) max:       0 %
```

La colonna a destra mostra i vari flag associati all'istruzione PID. La seguente sezione li descrive:

- **Bit modo tempo TM (parola 0, bit 0)**, specifica la modalità del PID. Viene impostato quando è attivata la mondalità TEMPORIZZATO ed azzerato attivando la modalità STI. Questo bit può essere impostato o azzerato dalle istruzioni presenti nel programma ladder.
- **Bit auto/manuale AM (parola 0, bit 01)**, specifica il funzionamento automatico quando è cancellato e quello manuale se viene impostato. Questo bit può essere impostato o azzerato dalle istruzioni presenti nel programma ladder.
- **Bit modo di controllo CM (parola 0, bit 02)**, viene azzerato se il controllo è E=SP–PV ed impostato se il controllo è E=PV–SP. Questo bit può essere impostato o azzerato dalle istruzioni presenti nel programma ladder.
- **Bit di abilitazione limite uscita OL (parola 0, bit 03)**, impostato se decidete di limitare la variabile di controllo utilizzando il tasto di funzione [F4]. Questo bit può essere impostato o azzerato dalle istruzioni presenti nel programma ladder.
- **Solo SLC 5/03 e SLC 5/04 – Bit di ampliamento della gamma del reset e del guadagno RG (parola 0, bit 4)**. Se impostato, questo bit provoca l'aumento del valore del reset minuti a ripetizione e del moltiplicatore di guadagno di un fattore 10 (moltiplicatore di reset di 0,01 e moltiplicatore di guadagno di 0,01).

  Ad esempio con il bit 4 impostato: il valore di reset 1 indica che il valore integrale di 0,01 minuti a ripetizione (0,6 secondi a ripetizione) verrà applicato all'algoritmo integrale del PID. Il valore di guadagno 1 indica che l'errore verrà moltiplicato per 0,01 ed applicato all'algoritmo del PID.

Se azzerato, questo bit permette ai valori del reset minuti a ripetizione e al moltiplicatore del guadagno di essere valutati nelle stesse unità dell'istruzione PID del 5/02, (moltiplicatore di reset 0,1 e di guadagno 0,1).

Ad esempio con il bit 4 azzerato: il valore reset 1 indica che il valore integrale di 0,1 minuti per ripetizione (6,0 secondi per ripetizione) verrà applicato all'algoritmo integrale della PID. Il valore di guadagno 1 indica che l'errore verrà moltiplicato per 0,1 ed applicato all'algoritmo della PID.

Notare che questa selezione non incide sul moltiplicatore della velocità (la release iniziale del software, versione 4.0, potrebbe non permettervi di immettere questo bit; tuttavia, potete modificare lo stato di questo bit direttamente nel blocco di controllo).

- **Flag di scala del setpoint SC (parola 0, bit 05)**, viene azzerato specificando i valori di scala del setpoint.
- **Aggiornamento loop troppo rapido TF (parola 0, bit 06)**, impostato dall'algoritmo PID se il tempo di aggiornamento loop specificato non può essere rispettato da un certo programma (a causa dei limiti di tempo di scansione).

  Se questo bit è impostato, provate a risolvere il problema aggiornando l'anello PID ad una frequenza inferiore o a spostare l'istruzione PID in una routine di interrupt STI. I guadagni di reset e velocità risulteranno errati se l'istruzione funziona con questo bit impostato.
- **Bit di azione derivativa (velocità) DA (parola 0, bit 07)**. Se impostato, questo bit causa l'esecuzione del calcolo dell'azione derivativa (velocità) sull'errore invece che sulla PV. Se cancellato, questo bit permette l'esecuzione del calcolo dell'azione derivativa (velocità) come per l'istruzione PID 5/02 (dove la derivativa viene eseguita sulla PV). Questo bit è usato solo dai processori SLC 5/03 e SLC 5/04.
- **DB, impostato quando l'errore è in DB (parola 0, bit 08)**, impostato quando la variabile di processo è all'interno della banda morta dopo aver attraversato lo zero.
- **Allarme di uscita, limite superiore UL (parola 0, bit 09)**, impostato quando l'uscita CV di controllo calcolata eccede il limite CV superiore.
- **Allarme di uscita, limite inferiore LL (parola 0, bit 10)**, impostato quando l'uscita CV di controllo calcolata è minore del limite CV inferiore.
- **Setpoint fuori campo SP (parola 0, bit 11)**, impostato quando il punto prefissato eccede il fondo scala massimo o è minore del fondo scala minimo.
- **Variabile di processo fuori campo PV (parola 0, bit 12)**, impostato quando la variabile di processo non in scala (valore grezzo) eccede 16383 o è minore di zero.

- **Bit di esecuzione effettuata dell'istruzione PID DN (parola 0, bit 13)**, impostato nelle scansioni in cui viene calcolato l'algoritmo PID; viene calcolato alla velocità di aggiornamento anello.
- **Bit di abilitazione dell'istruzione PID EN (parola 0, bit 15)**, impostato mentre è abilitato il ramo dell'istruzione PID.

Struttura del blocco di controllo

La lunghezza del blocco di controllo è fissata a 23 parole e deve essere programmata su un file intero. I flag dell'istruzione PID (parola 0) ed altri parametri sono situati come segue:

Struttura del blocco di controllo

15	14	13	12	11	10	09	08	07 ②	06	05	04 ②	03	02	01	0	Parola
EN		DN	PV	SP	LL	UL	DB	DA	TF	SC	RG	OL	CM	AM	TM	0
* Cod. secondario errore PID (MSbyte)																1
* setpoint SP																2
* Guadagno K_C																3
* Reset T_i																4
* Velocità T_d																5
* Compensazione anticipata																6
* Setpoint massimo (Smax)																7
* Setpoint minimo (Smin)																8
* Banda morta																9
USO INTERNO – NON MODIFICARE																10
* Uscita massima																11
* Uscita minima																12
* Aggiornamento anello																13
Variabile di processo in scala																14
Errore in scala SE																15
Uscita di controllo CV% (0–100%)																16
Somma integrale (MSW) 5/03 Somma integrale (MSW)																17
Somma integrale (LSW) 5/03 Somma integrale (LSW)																18
USO INTERNO NON MODIFICARE																19
																20
																21
																22

OL, CM, AM, TM ①

① Potete alterare lo stato di questi valori con il programma ladder.

② Solo per i processori SLC 5/03 e SLC 5/04.

Non modificare lo stato di alcuno dei valori del blocco di controllo del PID a meno che non ne comprendiate a pieno la funzione ed i relativi effetti sul processo.

Errori durante l'esecuzione

Il codice di errore 0036 appare nel file di stato quando si verifica un errore di esecuzione dell'istruzione PID. Il codice 0036 copre le seguenti condizioni di errore; a ciascuna è stata assegnato un valore di codice univoco a byte singolo che appare nel byte più significativo (MSB) della seconda parola del blocco di controllo.

Cod. errore	Descrizione della condizione/i di errore		Azione correttiva	
11H	*Solo SLC 5/02* 1) Tempo di aggiornamento loop **D_t** > 255, o 2) Tempo di aggiornamento loop **D_t** = 0	*Solo SLC 5/03 e SLC 5/04* 1) Tempo di aggiornamento loop **D_t** > 1024 2) Tempo di aggiornamento loop **D_t** = 0	*Solo SLC 5/02* Cambiate il tempo di aggiornamento del loop **D_t** 0 < **D_t** ≤ 255	*Solo SLC 5/03 e SLC 5/04* Cambiate il tempo di aggiornamento del loop **D_t** in 0 < **D_t** ≤ 1024
12H	*Solo SLC 5/02* 1) Guadagno proporzionale **K_c** > 255, o 2) Guadagno proporzionale **K_c** = 0	*Solo SLC 5/03 e SLC 5/04* 1) Guadagno proporzionale **K_c** < 0	*Solo SLC 5/02* Cambiate il guadagno proporzionale **K_c** in 0 < **K_c** ≤ 255	*Solo SLC 5/03 e SLC 5/04* Cambiate il guadagno proporzio nale K_c in 0 < **K_c**
13H	*Solo SLC 5/02* Guadagno integrale (reset) T_i > 255	*Solo SLC 5/03* e *SLC 5/04* Guadagno integrale (reset) T_i < 0	*Solo SLC 5/02* Cambiate il guadagno integrale (reset) T_i in 0 ≤ **T_i** ≤ 255	*Solo SLC 5/03 e SLC 5/04* Cambiate il guadagno inte-grale (reset) T_i in 0 ≤ **T_i**
14H	*Solo SLC 5/02* Guadagno derivativo (velocità) T_d > 255	*Solo SLC 5/03* e *SLC 5/04* Guadagno derivativo (vel.) T_d < 0	*Solo SLC 5/02* Cambiate il guadagno derivativo (velocità) T_d in 0 ≤ **T_d** ≤255	*Solo SLC 5/03 e SLC 5/04* Cambiate il guadagno derivativo (velocità) T_d in 0 ≤ **T_d**
21H (solo 5/02)	1) Massimo setpoint in scala **Smax** > 16383, o 2) Massimo setpoint in scala **Smax** < –16383		Cambiate il massimo del setpoint in scala **Smax** in –16383 ≤ **Smax** ≤ 16383	
22H (solo 5/02)	1) Minimo setpoint in scala **Smin** > 16383, o 2) Minimo setpoint in scala **Smin** < –16383		Cambiate il minimo del setpoint in scala **Smin** in –16383 ≤ **Smin** ≤ **Smax** ≤ 16383	
23H	Minimo setpoint in scala **Smin** > Massimo setpoint in scala **Smax**		Cambiate il minimo del setpoint in scala **Smin** –16383 ≤ **Smin** ≤ **Smax** ≤ 16383 *(SLC 5/03 e SLC 5/04 specifico:* –32768 to +32767)	
31H	Se state utilizzando una scala per setpoint e **Smin** > setpoint **SP** > **Smax** oppure se non utilizzate una scala per il setpoint e 0 > setpoint SP > 16383, allora durante l'esecuzione iniziale del loop PID, si verifica questo errore e viene impostato il bit 11 della parola 0 del blocco di controllo. Tuttavia, durante l'esecuzione successiva del loop PID, se viene immesso un setpoint non valido, il PID continua l'esecuzione usando il setpoint vecchio e viene impostato il bit 11 della parola 0 del blocco di controllo.		Se state utilizzando una scala per setpoint, cambiate il setpoint **SP** in **Smin** ≤ **SP** ≤ **Smax,** oppure Se non state utilizzando una scala per setpoint, cambiate il setpoint SP in 0 ≤ SP ≤ 16383.	

Cod. errore	Descrizione della condizione/i di errore		Azione correttiva	
	Scalaggio selezionato	Scalaggio non selezionato	Scalaggio selezionato	Scalaggio non selezionato
41H	1) **Banda morta** < 0, 2) **Banda morta** > (Smax - Smin), o 3) **Banda morta** > 16383 (solo 5/02)	1) **Banda morta** < 0, o 2) **Banda morta** > 16383	Cambiate la banda morta con 0 ≤ banda morta ≤ **(Smax – Smin)** ≤ 16383	Cambiate la banda morta co 0 ≤ banda morta ≤ 16383
51H	1) **Limite superiore uscita** < 0, o 2) **Limite superiore uscita** > 100		Cambiate il **limite superiore uscita** in 0 ≤ **limite superiore uscita** ≤ 100	
52H	1) **Limite inferiore uscita** < 0, o 2) **Limite inferiore uscita** > 100		Cambiate il limite inferiore uscita in 0 ≤ **limite inferiore uscita** ≤ limite superiore uscita ≤ 100	
53H	**Limite inferiore uscita > Limite superiore uscita**		Cambiate il **limite inferiore uscita** in 0 ≤ **limite inferiore uscita** ≤ **limite superiore uscita** ≤ 100	
60H	*SLC 5/02* – Si è verificato un secondo accesso al PID (il loop PID è stato interrotto da un interrupt di I/O, a sua volta interrotto da un interrupt STI dell'istruzione PID).		Avete almeno tre loop PID nel vostro programma: uno nel programma principale o file di subroutine, uno in un file di interrupt di I/O ed uno in un file di subroutine STI. Dovete cambiare il programma ladder ed eliminare la possibilità di annidamento dei loop PID.	

Scalaggio di PID e I/O analogici

Per le istruzioni PID SLC 500, la scala numerica per entrambe le variabili di processo (PV) e di controllo (CV) va da 0 a 16383. Per utilizzare unità ingegneristiche, come ad esempio PSI o gradi, dovete prima mettere in scala le gamme degli I/O analogici all'interno della scala numerica di cui sopra. Per fare questo, utilizzate l'istruzione Scala (SCL) e seguite le fasi descritte di seguito.

1. Mettete in scala l'ingresso analogico calcolando la pendenza (o coefficiente) della gamma di ingresso analogico rispetto alla gamma della PV (da 0 a 16383). Ad esempio, un ingresso analogico con una gamma da 4 a 20mA avrà una gamma decimale da 3277 a 16384. Per utilizzarla come PV la gamma decimale deve essere messa in scala ad una gamma da 0 a 16383.

2. Scalate la CV in modo da coprire in maniera uniforme la gamma di uscita analogica. Ad esempio, un'uscita analogica in scala da 4 a 20mA ha una gamma decimale da 6242 a 31208. In questo caso, la gamma da 0 a 16383 deve essere riportata alla gamma da 6242 a 31208.

Una volta scalate le gamme di I/O analogici a/da l'istruzione PID, potete immettere le unità ingegneristiche minima e massima che riguardano l'applicazione. Ad esempio, se la gamma di ingresso analogica da 4 a 20mA rappresenta da 0 a 300 PSI, potete immettere 0 e 300 rispettivamente come parametri minimo (Smin) e massimo (Smax). La variabile di processo, l'errore, il setpoint e la banda morta vengono visualizzati in unità ingegneristiche nella

schermata di monitorizzazione dati PID. Il setpoint e la banda morta possono essere immessi nell'istruzione PID utilizzando unità ingeneristiche.

Le seguenti equazioni mostrano la relazione lineare tra il valore di ingresso ed il valore scalato che ne risulta.

Valore scalato = *(valore di ingresso x pendenza) + offset*

Pendenza = *(fondo scala max. – fondo scala min.) / (max. ingresso – min. ingresso)*

Offset = *fondo scala min. – (ingresso min. x pendenza)*

Utilizzo dell'istruzione SCL

Utilizzate i seguenti valori nell'istruzione SCL per scalare le *gamme di ingresso analogico comuni* per le variabili di processo PID.

Parametro	da 4 a 20mA	da 0 a 5V	da 0 a 10V
Coefficiente /10.000	12.499	10.000	5.000
Offset	–4096	0	0

Utilizzate i seguenti valori nell'istruzione SCL per scalare le *variabili di controllo per le uscite analogiche comuni.*

Parameter	4 to 20mA	0 to 5V	0 to 10V
Coefficiente /10.000	15.239	10.000	19.999
Offset	6242	0	0

Utilizzo dell'istruzione SCP

Utilizzate i seguenti valori in un'istruzione SCP per scalare gli ingressi analogici per la gamma PV e scalare la gamma CV per l'uscita analogica.

Parametro	da 4 a 20mA	da 0 a 5V	da 0 a 10V
Ingresso minimo	3277	0	0
Ingresso massimo	16384	16384	32767
Fondo scala minimo	0	0	0
Fondo scala massimo	16383	16383	16383

Utilizzate i seguenti valori in un'istruzione SCP per scalare le *variabili di controllo per uscite analogiche comuni.*

Parametro	da 4 a 20mA	da 0 a 5V	da 0 a 10V
Ingresso minimo	3277	0	0
Ingresso massimo	16383	16383	16383
Scalato massimo	6242	0	0
Scalato massimo	31208	16384	32764

Esempio

Il seguente programma ladder mostra un tipico loop PID programmato nella modalità STI. Questo esempio viene fornito principalmente per mostrare le giuste tecniche di scalaggio: mostra un'uscita analogica da 4 a 20mA. Vengono usati i seguenti parametri:

- file di subroutine STI (S:31) = 3
- setpoint STI (S:30) = 10
- bit abilitato STI (S:2/1) = 1

Ramo 3:0

Questo ramo aggiorna immediatamente l'ingresso analogico utilizzato per PV.

```
IIM
INPUT IMM MASCHERATO
Slot            I:1.0
Maschera         FFFF
```

Questi due rami assicurano che l'ingresso analogico da scalare rimanga entro i limiti da 3277 a 16384. Questo è necessario per prevenire errori di conversione "fuori gamma" in entrambe le istruzioni SCL e PID. I bit di aggancio possono essere utilizzati in altri punti del programma per identificare la particolare condizione di fuori gamma verificatasi.

Ramo 3:1

```
LES
MINORE DI
Sorgente A    I:1.0
                  0
Sorgente B     3277
```

Sotto gamma

```
B3
(L)
0
```

```
MOV
SPOSTAMENTO
Sorgente       3277

Destin        I:1.0
                  0
```

Ramo 3:2

```
GRT
MAGGIORE DI
Sorgente A    I:1.0
                  0
Sorgente B    16384
```

Sopra gamma

```
B3
(L)
1
```

```
MOV
SPOSTAMENTO
Sorgente      16384

Destin        I:1.0
                  0
```

La sorgente da scalare è l'ingresso I:1 e la sua destinazione è la variabile di processo dell'istruzione PID. Questi valori sono calcolati sapendo che la gamma di ingresso va da 3277 a 16384, mentre quella in scala (PV) va da 0 a 16383.

Ramo 3:3

```
SCL
SCALAGGIO
Sorgente        I:1.0
                    0
Coeff. [/10000] 12499

Offset          -4096

Destin         N10:28
                    0
```

Ramo 3:4

```
PID
PID
Blocco di controllo   N10:0
Variabile processo   N10:28
Variabile controllo  N10:29
Lung. blocco control     23
```

La variabile di controllo del PID è l'ingresso per l'istruzione di scalaggio. L'istruzione PID garantisce che la CV rimanga entro la gamma da 0 a 16383. Questo valore deve essere scalato nella gamma da 6242 a 31208, che rappresenta la gamma numerica necessaria per produrre un segnale di uscita analogico da 4 a 20mA.

Ramo 3:5

```
SCL
SCALAGGIO
Sorgente        N10:29
                     0
Coeff. [/10000] 15239

Offset            6242

Destin           O:1.0
                     0
```

Questo ramo aggiorna immediatamente la scheda di uscita analogica dal valore della variabile di controllo del PID.

Ramo 3:6

```
IOM
OUTPUT IMM MASCHERATO
Slot             O:1.0
Maschera          FFFF
```

```
|END|
```

La routine STI deve avere un intervallo di tempo pari all'impostazione del parametro di "aggiornamento loop" PID.

Note applicative

I seguenti paragrafi trattano di:

- Gamme dei valori di ingresso/uscita
- Conversione in scala in unità ingegneristiche
- Banda morta con attraversamento dello zero
- Allarmi di uscita
- Limitazione dell' uscita con funzione antiaccumulo dell'integrale
- Modalità manuale
- Compensazione anticipata
- Uscite con proporzionamento del tempo

Gamme dei valori di ingresso/uscita

Il modulo di ingresso che misura la variabile di processo (PV) deve avere una gamma binaria dell'intera scala da 0 a 16383. Se questo valore è minore di 0 (bit 15 impostato), per la PV viene utilizzato un valore zero e viene impostato il bit "Variabile di processo fuori campo" (bit 12 della parola 0 nel blocco di controllo). Se la variabile di processo è > 16383 (bit 14 impostato), per la PV viene utilizzato un valore 16383 e viene impostato il bit "Variabile di processo fuori gamma".

La variabile di controllo, calcolata dall'istruzione PID, ha la stessa gamma da 0 a 16383. L'uscita di controllo (parola 16 del blocco di controllo) ha una gamma da 0 a 100%. Potete impostare i limiti inferiore e superiore per i valori calcolati di uscita dell'istruzione (dove un limite superiore di 100% corrisponde al limite di 16383 della variabile di controllo).

Conversione in scala in unità ingegneristiche

La conversione in scala permette di immettere i valori del setpoint e della banda morta con attraversamento dello zero in unità ingegneristiche, e di visualizzare i valori della variabile di processo e dell' errore nelle stesse unità. Ricordate che la variabile di processo PV deve rimanere nella gamma 0-16383. PV viene tuttavia visualizzata in unità ingegneristiche.

Scegliete la conversione in scala come segue:

1. Immettete i valori di fondo scala massimo e minimo Smax e Smin nel blocco di controllo del PID. Vedere il blocco di controllo dell'istruzione PID a pagina 9–11. Il valore Smin corrisponde ad un valore analogico di zero per la lettura più bassa della variabile di processo, e Smax corrisponde ad un valore analogico di 16383 per la lettura più alta. Questi valori riflettono i limiti del processo. La messa in scala del setpoint viene selezionata immettendo un valore diverso da zero per uno o entrambi i parametri. Immettendo lo stesso valore per entrambi i parametri, la conversione in scala del setpoint viene disabilitata.

Ad esempio, misurando una gamma di temperature con valori estremi da – 73 (PV=0) a +1156°C (PV=16383), immettete un valore di –73 per Smin e 1156 per Smax. Ricordate che le uscite dell'istruzione PID devono essere comprese tra 0 e 16383. Le conversioni dei segnali potrebbero essere come segue:

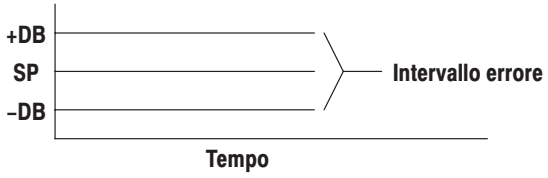
Limiti del processo	da –73 a +1156° C
Uscita del trasmettitore (se usata)	da +4 a +20 mA
Uscita del modulo di ingresso analogico	da 0 a 16383
Istruzione PID, da Smin a Smax	da –73 a +1156° C

2. Immettete il setpoint (parola 2) e la banda morta (parola 9) nella stessa scala delle unità ingegneristiche. Leggete la variabile di processo e l'errore scalato nelle stesse unità. La percentuale dell'uscita di controllo (parola 16) viene visualizzata come una percentuale della gamma da 0 a 16383 di CV. Il valore effettivo trasferito all'uscita CV è sempre tra 0 e 16383.

Selezionando la conversione in scala, l'istruzione mette in scala il setpoint, la banda morta, la variabile di processo e l'errore. Modificando la scala, considerate l'effetto su tutte queste variabili.

Banda morta con attraversamento dello zero DB

La banda morta regolabile permette di selezionare un'intervallo per l'errore sopra e sotto il setpoint all'interno del quale l'uscita non cambia fin quando l'errore rimane entro tale intervallo. Questo permette di controllare di quanto la variabile di processo può discostarsi dal setpoint senza modificare l'uscita.



L'attraversamento dello zero è un controllo con banda morta che permette all'istruzione di utilizzare l'errore per effettuare calcoli finché la variabile di processo attraversa la banda morta e fino a quando non attraversa il setpoint. Una volta attraversato il setpoint (l'errore attraversa lo zero e cambia di segno), e fin quando rimane nella banda morta, l'istruzione considera che ai fini del calcolo il valore dell'errore sia zero.

Selezionate la banda morta immettendo un valore nella parola di memorizzazione della banda morta (parola 9) nel blocco di controllo. La banda morta si estende sopra e sotto il setpoint nella misura del valore immesso. Un valore pari a zero inibisce questa funzione. Selezionando la conversione in scala, la banda morta adotta le stesse unità di scala del setpoint.

Allarmi di uscita

Potete impostare un allarme di uscita sull'uscita di controllo (CO) ad un valore selezionato sopra e/o sotto la percentuale di uscita selezionata. Quando l'istruzione rileva che l'uscita (CO) ha superato uno dei valori, imposta un bit di allarme (10 per il limite inferiore, 9 per il limite superiore) nella parola 0 del blocco di controllo dell'istruzione PID. I bit di allarme vengono azzerati dall'istruzione quando l'uscita (CO) rientra nei limiti. L'istruzione non evita che l'uscita (CO) superi i valori di allarme a meno che voi non selezioniate la limitazione di uscita.

Selezionate gli allarmi di uscita inferiore e superiore immettendo un valore per l'allarme superiore (parola 11) ed inferiore (parola 12). I valori vengono specificati come percentuale dell'uscita. Se non volete attivare gli allarmi, immettete zero e 100% rispettivamente per i valori di allarme inferiore e superiore ed ignorate i bit di allarme.

Limitazione dell’ uscita con funzione antiaccumulo dell’ integrale

Potete impostare un limite di uscita (percentuale di uscita) sull’uscita di controllo. Quando l’istruzione rileva che l’uscita (CO) ha superato un limite, imposta un bit di allarme (bit 10 per il limite inferore, bit 9 per quello superiore) nella parola 0 del blocco di controllo dell’istruzione PID, ed evita che l’uscita (CO) superi uno qualsiasi dei valori di limitazione. Se scegliete di non porre limitazioni, l’istruzione limita l’uscita (CO) da 0 a 100%.

Selezionate i limiti di uscita superiore ed inferiore impostando il bit di abilitazione limiti (bit 3 della parola di controllo 0) ed immettendo un limite superiore (parola 11) ed inferiore (parola 12). I valori sono una percentuale (da 0 a 100%) dell’uscita di controllo (CO).

La differenza tra la la selezione degli allarmi di uscita e dei limiti di uscita è che dovete selezionare la limitazione dell’ uscita per poter abilitare la limitazione; i valori di limitazione e di allarme vengono memorizzati nelle stesse parole. L’immissione di tali valori abilita gli allarmi, ma non la limitazione. L’immissione di questi valori e l’impostazione del bit di abilitazione limitazione abilita la limitazione e gli allarmi.

L’antiaccumulo dell’ integrale è una funzione che evita che il termine integrale diventi troppo grande quando l’uscita (CO) raggiunge un limite. Quando la somma dei termini PID e bias nell’uscita (CO) raggiunge il limite, l’istruzione arresta il calcolo della somma integrale fin quando l’uscita (CO) non rientra nella gamma. La somma integrale è contenuta nelle parole 17 e 18 del blocco di controllo.

Modalità manuale

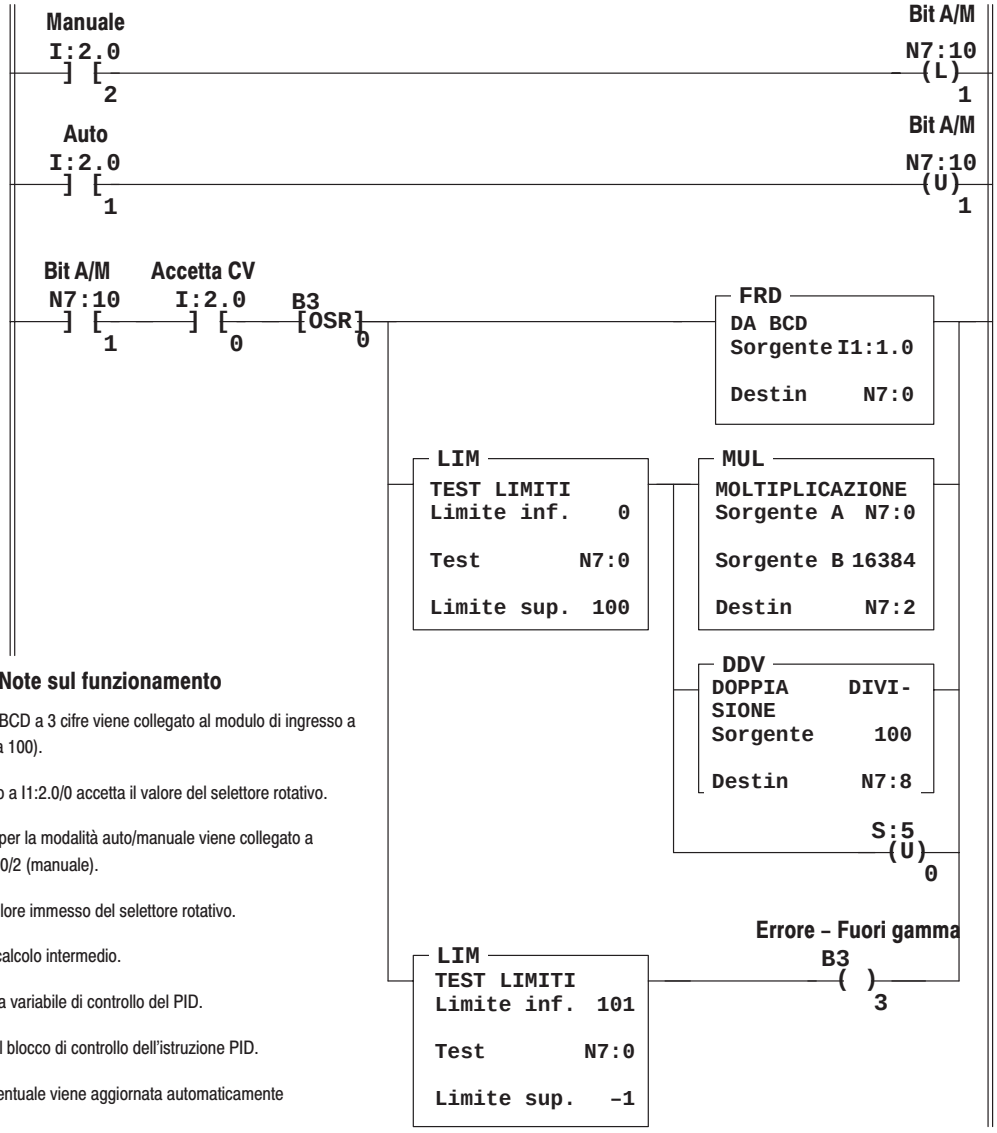
Nella modalità manuale l’algoritmo PID non calcola il valore della variabile di controllo. Utilizza piuttosto il valore come un ingresso per regolare la somma integrale (parole 17 e 18), in modo che avvenga un passaggio senza sbalzi al momento del rientro nella modalità AUTO.

Nella modalità manuale il terminale di programmazione permette di immettere un nuovo valore CV da 0 a 100%. Questo valore viene convertito in un numero da 0 a 16383 e scritto nell’indirizzo della variabile di controllo. Se per questo indirizzo state utilizzando un modulo di ingresso analogico , dovete salvare (compilare) il programma con l’opzione di protezione del file disattivata (“Nessuna”). Questo permette di scrivere nella tabella dati di uscita. Se non eseguite questa operazione di salvataggio, non sarete in grado di impostare il livello di uscita nella modalità manuale. Se il programma ladder imposta il livello di uscita manuale, realizzate il programma ladder in modo che scriva sull’indirizzo di CV quando si trova nella modalità manuale. Notare che questo numero si trova nella gamma da 0 a 16383 e non da 0 a 100. La scrittura nella percentuale di CV (parola 16) con il programma ladder non incide sulla modalità manuale.

L'esempio nella pagina seguente mostra come potete controllare manualmente l'uscita della variabile di controllo (CV) con il programma ladder.

Stato del ramo PID

Se la condizione del ramo PID risulta essere falsa, la somma integrale (parole 17 e 18) viene cancellata e la CV rimane nel suo ultimo stato.



Note sul funzionamento

Un selettore rotativo BCD a 3 cifre viene collegato al modulo di ingresso a I1:1.0 (gamma da 0 a 100).

Un pulsante collegato a I1:2.0/0 accetta il valore del selettore rotativo.

Un selettore rotativo per la modalità auto/manuale viene collegato a I1:2.0/1 (auto) e I1:2.0/2 (manuale).

N7:0 memorizza il valore immesso del selettore rotativo.

N7:2 memorizza un calcolo intermedio.

N7:8 è l'indirizzo della variabile di controllo del PID.

N7:10 è l'indirizzo del blocco di controllo dell'istruzione PID.

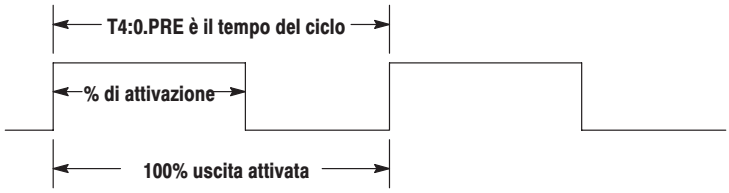
N7:26 L'uscita percentuale viene aggiornata automaticamente dall'istruzione PID.

Compensazione anticipata o bias

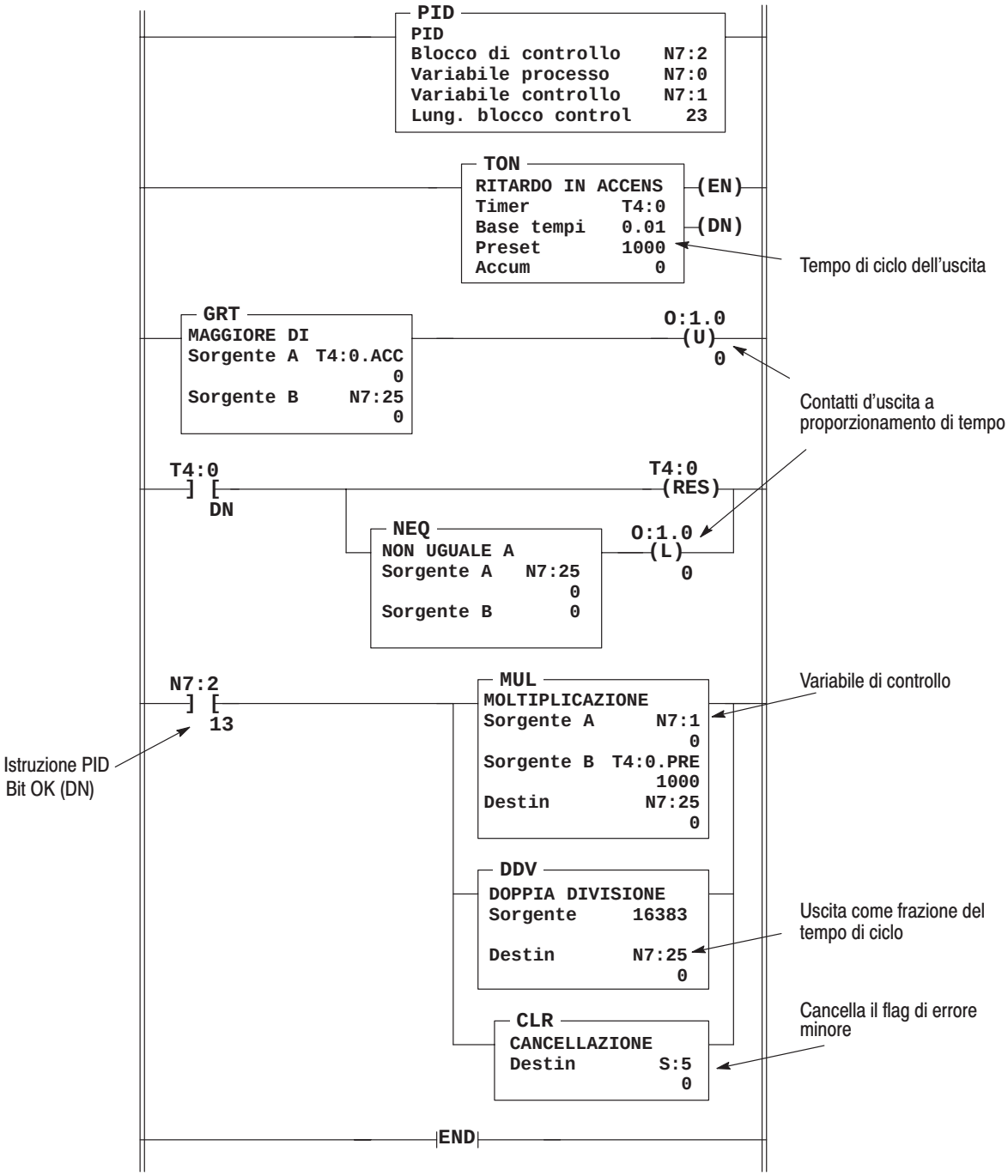
Le applicazioni nelle quali sono presenti dei ritardi di trasporto possono richiedere che all'uscita CV venga aggiunto un termine per prevenire disturbi. Questa compensazione può venire realizzata nei processori SLC 5/02, SLC 5/03 e SLC 5/04 scrivendo un valore sull'elemento Compensazione anticipata o bias, il settimo elemento (parola 6) nel file del blocco di controllo (vedere pagina 9-11). Il valore scritto viene aggiunto all'uscita, permettendo una compensazione anticipata. Potete aggiungere una compensazione scrivendo un valore compreso tra –16383 e +16383 sulla parola 6 utilizzando il terminale di programmazione o il programma ladder.

Uscite con proporzionamento del tempo

Per le applicazioni con dispositivi di riscaldamento o raffreddamento, l'uscita analogica della variabile di controllo viene di solito convertita in un'uscita con proporzionamento del tempo. Mentre questo non può essere fatto direttamente nei processori SLC 5/02, SLC 5/03 e SLC 5/04, potete utilizzare il programma nella pagina seguente per convertire la variabile di controllo in un'uscita con proporzionamento del tempo. In questo programma, il tempo di ciclo è quello prefissato del timer T4:0. Il tempo di ciclo è in relazione di % con il tempo di attivazione come segue:



Esempio – Uscite con proporzionamento di tempo



Taratura del PID

La messa a punto del PID richiede una conoscenza del controllo di processo. Se non avete esperienza, vi consigliamo un corso di addestramento sulla teoria del controllo di processo e sui metodi utilizzati dalla vostra azienda.

Esistono diverse tecniche che possono essere utilizzate per tarare un anello PID. Il seguente metodo di taratura PID è di carattere generale ed ha una limitata capacità di gestire disturbi di carico. Durante la messa a punto, consigliamo di effettuare le modifiche in modalità MANUALE, seguite da un ritorno a quella AUTO. La limitazione di uscita è valida nella modalità MANUALE.

Nota *Questo metodo richiede che l'istruzione PID controlli un'applicazione non critica in termini di sicurezza del personale o di danni all'attrezzatura.*

Procedura

1. Create il programma ladder. Assicuratevi di avere adeguatamente messo in scala l'ingresso analogico nella gamma della variabile di processo PV e di avere adeguatamente messo in scala la variabile di controllo CV dell'uscita analogica.

2. Collegate l'apparecchiatura di controllo di processo ai moduli analogici. Caricate il programma nel processore. Lasciate il processore in modalità programmazione.

Assicuratevi di aver considerato tutte le possibilità di spostamento della macchina tenendo presente la sicurezza del personale ed i danni all'apparecchiatura. È possibile che l'uscita CV possa variare tra 0 a 100% durante la regolazione.

Se volete controllare lo scalaggio del sistema continuo e/o determinare il tempo di aggiornamento iniziale del loop del sistema, passate alla procedura riportata a pagina 9-28.

3. Immettete i seguenti valori: il valore iniziale del setpoint SP, un reset T_i uguale a 0, una velocità T_d duguale a 0, un guadagno K_c uguale a 1, ed un aggiornamento di loop uguale a 5.

   Impostate la modalità PID su STI o temporizzato secondo il diagramma ladder. Se viene selezionato STI, assicuratevi che il tempo di aggiornamento del loop sia uguale all'intervallo di tempo STI.

   Immettete le impostazioni facoltative necessarie (limitazioni di uscita, allarme di uscita, conversione in scala Smax – Smin e compensazione anticipata).

4. Prepararsi a fare un grafico dei valori CV, PV, ingresso analogico o uscita analogica tenendo conto delle variazioni nel tempo rispetto al valore SP del setpoint.

5. Ponete l'istruzione PID nella modalità MANUALE ed il processore nella modalità Esecuzione.

6. Controllando la visualizzazione del PID, regolate il processo manualmente scrivendo nel valore di percentuale CO.

7. Se pensate di avere il processo sotto controllo manualmente, ponete l'istruzione PID nella modalità AUTO.

8. Regolate il guadagno osservando la relazione nel tempo tra uscita e setpoint.

Utilizzando il processore SLC 5/02, le regolazioni del guadagno alterano il processo quando si cambiano i valori. Per evitare questo, passare alla modalità MANUALE prima di modificare il guadagno, quindi ritornare alla modalità AUTO. Utilizzando il processore SLC 5/03 o SLC 5/04 le modifiche del guadagno non alterano il processo, quindi non c'è bisogno di passare alla modalità MANUALE.

9. Se notate che il processo oscilla sopra e sotto il setpoint in modo regolare, registrate il tempo di 1 ciclo; in tal modo otterrete il periodo naturale del processo.

Periodo naturale ≅ 4x tempo morto

Registrate il valore del guadagno. Tornate alla modalità MANUALE (se necessario, arrestate il processo).

10. Impostate il tempo di aggiornamento del loop (e, se necessario, l'intervallo di tempo STI) su un valore da 5 a 10 volte più veloce del periodo naturale.

Se il tempo di ciclo è ad esempio 20 secondi, e scegliete di impostare il tempo di aggiornamento di loop pari a 10 volte più veloce della velocità naturale, impostate il tempo di aggiornamento del loop su 200, che si tradurrà in una frequenza di 2 secondi.

11. Impostate il valore del guadagno K_c su 1/2 di quello che necessita per ottenere il periodo naturale del processo. Se ad esempio il valore del guadagno registrato nella fase 9 fosse 80, impostate il guadagno su 40.

12. Impostate il termine T_i all'incirca sul periodo naturale. Se quest'ultimo è di 20 secondi, impostate il termine di reset su 3 (0,3 minuti a ripetizione si avvicina a 20 secondi).

13. Impostate la velocità T_d uguale al valore di 1/8 del termine di reset. Secondo il nostro esempio, il valore 4 viene utilizzato per fornire un termine di velocità di 0,04 minuti a ripetizione.

14. Ponete il processo nella modalità AUTO. Se avete un processo ideale, la regolazione PID sarà completa.

15. Per effettuare delle regolazioni da questo punto, ponete l'istruzione PID nella modalità MANUALE, immettete la regolazione e ponete l'istruzione PID nella modalità AUTO.

Questa tecnica di passare dalla modalità MANUALE a quella AUTO assicura che venga rimossa la maggioranza dell'errore di guadagno al momento di ogni regolazione. Questo permette di vedere gli effetti di ciascuna regolazione immediatamente. Il cambio di stato del ramo PID permette all'istruzione PID di ricominciare daccapo, eliminando tutti gli "accumuli dell'integrale". Potreste desiderare di porre il ramo PID nella condizione di falso durante la regolazione per eliminare gli effetti delle regolazioni precedenti.

Verifica della conversione in scala del sistema continuo

Per assicurarsi che il processo sia lineare, e che l'apparecchiatura sia collegata e convertita in scala in modo corretto:

1. Ponete l'istruzione PID nella modalità manuale ed immettete i seguenti parametri:

- immettete: `0` per Smin
- immettete: `100` per Smax
- immettete: `0` per CO%

2. Passate alla modalità Esecuzione REM e verificate che PV=0.

3. Immettete: `20` in CO%

4. Registrate la PV = _____

5. Immettete: `40` in CO%.

6. Registrate la PV = _____

7. Immettete: `60` in CO%.

8. Registrate la PV = _____

9. Immettete: `80` in CO%.

10. Registrate la PV = _____

11. I valori registrati dovrebbero avere uno scostamento da CO% sempre della stessa quantità, provando così la linearità del processo. L'esempio che segue mostra uno scostamento costante pari a quindici.

CO 20% = PV 35%

CO 40% = PV 55%

CO 60% = PV 75%

CO 80% = PV 95%

Se i valori registrati non hanno uno scostamento costante:

- La conversione in scala potrebbe essere errata oppure
- il processo non è lineare oppure
- l'apparecchiatura non è collegata e/o configurata correttamente.

Effettuate le correzioni necessarie e ripetere le fasi 2-10.

Determinazione del tempo iniziale di aggiornamento di anello

Per determinare il tempo approssimativo di aggiornamento di anello da utilizzare per il processo:

1. Ponete i valori normali dell' applicazione in Smin e Smax.

2. Immettete: `50` in CO%.

3. Immettete: `60` in CO% ed avviate immediatamente il cronometro.

4. Osservate la PV: quando comincia a cambiare, arrestate il cronometro. Registrate il valore, che corrisponde al tempo morto.

5. Moltiplicate il tempo morto per 4. Questo valore si avvicina al periodo naturale. Ad esempio, se:
tempo morto = 3 secondi, allora $4 \times 3 = 12$ secondi ($\cong$ periodo naturale)

6. Dividete il valore ottenuto nella fase 5 per 10. Utilizzate questo valore come tempo di aggiornamento del loop. Ad esempio se:

periodo naturale = 12 secondi, quindi $12 \div 10 = 1{,}2$ secondi.

Quindi, il valore 120 verrebbe immesso come tempo di aggiornamento del loop. (120 × 10ms = 1,2 secondi)

7. Immettete i seguenti valori: valore iniziale SP del setpoint, un reset T_i pari a 0, una velocità T_d pari a 0, un guadagno K_c pari a 1, ed un tempo di aggiornamento dell' anello determinato nella fase 17.

Impostate la modalità PID su STI o temporizzato, secondo il diagramma ladder. Se viene selezionata STI, assicuratevi che il tempo di aggiornamento dell' anello sia uguale all'intervallo di tempo STI.

Immettete le impostazioni facoltative necessarie (limitazione di uscita, allarme di uscita, conversione in scala Smax – Smin, compensazione anticipata).

8. Tornate a pagina 9-27 e completate la procedura di regolazione cominciando dalla fase 4.

10 Istruzioni ASCII

Questo capitolo contiene informazioni generali sulle istruzioni ASCII e spiega come esse funzionano nel vostro programma applicativo. Ciascuna di queste istruzioni include informazioni su:

- rappresentazione grafica delle istruzioni
- come usare l'istruzione

Istruzioni ASCII

Istruzione		Scopo	Pagina
Mnemonico	**Nome**		
ABL	Prova buffer per una riga	Determinare il numero di caratteri nel buffer, fino a ed inclusa la fine del carattere della riga.	**10–7**
ACB	Numero di caratteri nel buffer	Determinare il numero totale di caratteri nel buffer.	**10–8**
ACI	Da stringa a numero intero	Convertire una stringa in un valore a numero intero.	**10–10**
ACL	Azzeramento buffer ASCII di ricezione ed invio	Svuotare i buffer di ricevimento e/o di trasmissione.	**10–11**
ACN	Concatenazione stringhe	Collegare due stringhe insieme.	**10–12**
AEX	Estrazione stringa	Estrarre una parte di una stringa per crearne una nuova.	**10–13**
AHL	Linee di hand-shake ASCII	Impostare o ripristinare le linee di handshaking del modem.	**10–14**
AIC	Da numero intero a stringa	Convertire un valore a numeri interi in una stringa.	**10–16**
ARD	Lettura caratteri ASCII	Leggere i caratteri dal buffer di ingresso e porli in una stringa.	**10–17**

continua alla pagina seguente

Istruzione		Scopo	Pagina
Mnemonico	**Nome**		
ARL	Lettura riga ASCII	Leggere una riga di caratteri dal buffer di ingresso e porla in una stringa.	**10–20**
ASC	Ricerca stringa	Ricercare una stringa.	**10–22**
ASR	Confronto stringhe ASCII	Confrontare due stringhe.	**10–23**
AWA	Scrittura ASCII con aggiunta	Scrivere una stringa con l'aggiunta dei caratteri configurati dall'utente.	**10–24**
AWT	Scrittura ASCII	Scrivere una stringa.	**10–27**

Panoramica delle istruzioni ASCII

Le istruzioni ASCII sono disponibili in processori SLC 5/03 OS301 e superiori e in tutti i processori SLC 5/04. Esistono due tipi di istruzioni ASCII:

- Istruzioni di controllo porte ASCII – queste includono le istruzioni che usano oppure modificano il canale di comunicazione per il ricevimento o la trasmissione di dati. Facendo uso di queste istruzioni, la configurazione del sistema deve essere impostata su "Modalità utente".

  (ABL, ACB, ACL, AHL*, ARD, ARL, AWA, AWT*)
  * – significa che deve essere in utente o sistema

  Le istruzioni di controllo delle porte ASCII sono messe in coda secondo l'ordine di esecuzione e dipendono l'una dall'altra per l'esecuzione (ad eccezione di ACL che viene eseguita immediatamente). Ad esempio, se avete una ARD (istruzione di lettura ASCII) e poi una AWT (istruzione di scrittura ASCII), deve essere impostato il bit di Fine o di Errore della ARD prima che la AWT possa cominciare l'esecuzione (anche se AWT era stata abilitata mentre il processore stava eseguendo ARD). Una seconda istruzione di controllo porte ASCII non può cominciare l'esecuzione fin quando non e terminata la prima. Tuttavia il processore *non* attende il completamento dell'istruzione di controllo porte ASCII prima di continuare l'esecuzione del programma ladder.

- Istruzioni di controllo stringhe ASCII – Queste includono istruzioni che manipolano i dati delle stringhe (ACI, ACN, AEX, AIC, ASC, ASR).

  Le istruzioni di controllo stringhe ASCII vengono eseguite immediatamente. Non vengono mai messe in coda per attendere di essere eseguite.

Panoramica sui parametri del protocollo

Segue un elenco dei parametri del protocollo ASCII che impostate tramite le pagine di configurazione del Canale 0 nel vostro software di programmazione.

Descrizione	Specifica
Velocità di trasmissione	Possibile tra 110, 300, 600, 1200, 2400, 4800, 9600 e 19200. Il valore predefinito è 1200.
Bit di inizio	Il valore predefinito è 1 e non può essere cambiato.
Bit di stop	Le opzioni includono 1, 1,5 e 2 . Il valore predefinito è 1.
Parità	Possibile tra Nessuno, Dispari e Pari. Il valore predefinito è Nessuno.
Bit di dati	Possibile tra 7 e 8. Il valore predefinito è 8.
Caratteri di terminazione	Consente di configurare fino a 2 caratteri ASCII. L'istruzione ABL utilizza i blocchi per determinare la lunghezza della stringa. Il valore predefinito è CR.
Aggiunge caratteri	Consente di configurare fino a 2 caratteri ASCII. L'istruzione AWA aggiunge i caratteri alla fine di ogni stringa per servire come caratteri di terminazione per il dispositivo ricevente. Il valore predefinito è CR LF.

Utilizzo del tipo di file di dati ASCII

Questi sono elementi ad 1 parola. Assegnate gli indirizzi ASCII come segue:

Formato	Spiegazione		
Af:e/b	**A**	File ASCII	
	f	Numero di file. Può essere usato un numero di file tra 9 e 255.	
	:	Delimitatore di elemento	
	e	Numero di elemento	Da 0 a 255. Questo è un elemento ad 1 parola.
	/	Deliminatore di bit	
	b	Numero di bit	Locazione bit all'interno dell'elemento. Da 0 a 15.
Esempi:	**A9:2**	Elemento 2, file ASCII 9	
	A10:0/7	Bit 7, elemento 0, file ASCII 10	

Utilizzo del tipo di file dati di stringhe (ST)

Questo tipo di file è valido per i processori SLC 5/03 OS301, OS302 e SLC 5/04 OS400, OS401. Questi sono elementi a 42 parole. Potete indirizzare le lunghezze delle stringhe aggiungendo un .LEN a ciascun indirizzo di stringa (ad esempio, ST17:1.LEN). I numeri di file di dati di stringa validi sono 9–255.

La lunghezza delle stringhe deve essere compresa tra 0 e 82. In linea di massima, le lunghezze eccedenti questa gamma inducono il processore ad impostare il bit di errore ASCII (S:5/15) e l'istruzione non viene eseguita.

Nota

Configurate i caratteri aggiuntivi o di fine riga tramite la pagina Channel Configuration. I caratteri di configurazione predefiniti sono il ritorno a capo e l'avanzamento di una riga; il carattere di fine riga predefinito (terminazione) è il ritorno a capo.

Se la porta viene disabilitata tutte le istruzioni, ad eccezione di ACL e AHL, riportano un errore.

Assegnate gli indirizzi di stringa come segue:

Formato	Spiegazione		
STf:e.s/b	**ST**	File di stringhe	
	f	Numero di file. Può essere usato un numero di file compreso tra 9 e 255.	
	:	Delimitatore di elemento	
	e	Numero di elemento	Da 0 a 255. Questi sono elementi di 42 parole. 16 bit per elemento.
	.	Delimitatore di sottoelemento	
	s	Numero di sottoelemento	Da 0 a 41. La parola 0 è la lunghezza, .LEN.
	/	Delimitatore di bit	
	b	Numero di bit	Locazione di bit all'interno dell'elemento. Va da 0 a 15. L'indirizzamento a livello di bit non è disponibile per la parola 0 degli elementi di stringa.

Esempi:

ST9:2	Elemento 2, file di stringa 9
ST10:2.3/8	Bit 8 nel sottoelemento 3 dell'elemento 2, file di stringa 10

Immissione dei parametri

L'elemento di controllo per le istruzioni ASCII comprende otto bit di stato, un byte per il codice di errore e due parole per i caratteri:

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Parola 0	EN	EU	DN	EM	ER	UL	IN	FD	Error Code							
Parola 1	Numero di caratteri per invio o ricevimento (LEN)															
Parola 2	Numero di caratteri inviati o ricevuti (POS)															

```
EN = Bit di abilitazione
EU = Bit di coda
DN = Bit di OK asincrono
EM = Bit di OK sincrono
ER = Bit di errore
UL = Bit di scaricamento
IN = Bit di esecuzione (questo bit corrisponde al bit
FD = Bit "trovato"     IN nel file dati di controllo [R6:].)
```

- **Bit FD** (bit 8) Bit "trovato". Indica che l'istruzione ha raggiunto la fine dei caratteri o i caratteri di terminazione nel buffer (vale solo per le istruzioni ABL e ACB)
- **Bit IN** (bit 9) Bit di esecuzione. Indica l'esecuzione di un'istruzione in coda.
- **Bit UL** (bit 10) Bit di scaricamento. Arresta il funzionamento dell'istruzione prima (può essere messa in coda) o durante l'esecuzione. Se questo bit viene impostato durante l'esecuzione di un'istruzione, i dati già elaborati vengono inviati a destinazione. Notate che l'istruzione non viene rimossa dalla coda, bensì i dati rimasti non vengono elaborati. Questo bit lo impostate voi.
- **Bit ER** (bit 11) Bit di errore. Indica il verificarsi di un errore durante l'esecuzione dell'istruzione, come ad esempio un cambio di modo attraverso il canale 1 oppure la cancellazione di un'istruzione facendo uso del bit UL o dell'istruzione ACL.
- **Bit EM** (bit 12) Bit di completamento sincrono. Viene impostato simultaneamente alla scansione di un programma per indicare il completamento di un'istruzione ASCII.
- **Bit DN** (bit 13) Bit di completamento asincrono. Viene impostato indipendentemente dalla scansione del programma quando un'istruzione completa il proprio funzionamento con successo. Notare che l'esecuzione di un'istruzione può durare più a lungo dell'esecuzione di una scansione del programma.
- **Bit EU** (bit 14) Bit di coda. Indica che un'istruzione ASCII è stata posta nella coda ASCII. Se la coda è già piena, l'azione viene ritardata. La coda può contenere un massimo di 16 istruzioni.
- **Bit EN** (bit 15) Bit di abilitazione. Indica che un'istruzione è abilitata a seguito di una transizione da falso a vero. Questo bit rimane impostato fin quando l'istruzione non ha completato l'esecuzione o va in errore.

Prova il buffer per una riga (ABL)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
ABL
PROVA IL BUFFER PER
UNA RIGA                 —(EN)—
Canale                   —(DN)
Controllo                —(ER)
Caratteri            0
Errore
```

Istruzione di uscita

Usate l'istruzione ABL per determinare il numero totale di caratteri nel buffer di ingresso, fino a ed inclusi i caratteri di fine riga (terminazione). Questa istruzione cerca due caratteri di terminazione che configurate tramite la pagina di configurazione della porta ASCII. Su una transizione da falso a vero, il processore riporta il numero di caratteri nel campo POS del blocco di controllo ASCII. La porta seriale deve essere configurata per il modo Utente.

Immissione dei parametri

Immettete i seguenti parametri durante la programmazione dell'istruzione:

- **Canale** – Numero della porta RS-232 (canale 0).
- **Controllo** – L'area che memorizza il registro di controllo richiesto per attivare l'istruzione.
- **Caratteri** – Numero di caratteri nel buffer trovati dal processore (0-1024). Questo parametro viene solo visualizzato e risiede nella parola 2 del blocco di controllo.
- **Errore** visualizza il codice di errore esadecimale che indica perché il bit ER è stato impostato nel file di dati di controllo (R6:). Fate riferimento a pagina 10–29 per una descrizione dei codici di errore.

Esempio

```
I:1                                  ABL
]   [                                PROVA PER LINEA ASCII   —(EN)—
10                                   Canale            0     —(DN)
                                     Controllo      R6:32
                                     Caratteri         0     —(ER)
                                     Errore
```

Se viene impostato lo slot di ingresso 1, bit 10, il processore esegue un'operazione ABL per il canale 0.

Quando il ramo passa da falso a vero, viene impostato il bit di abilitazione (EN). L'istruzione viene posta nella coda di istruzioni ASCII, viene impostato il bit di coda (EU) e la scansione del programma continua. L'istruzione viene quindi eseguita fuori dalla scansione del programma. Tuttavia se la coda è vuota, l'istruzione viene eseguita immediatamente; all'esecuzione viene impostato il bit di esecuzione (RN).

Il processore determina il numero di caratteri (fino a ed inclusi i caratteri di fine riga/terminazione) e pone questo valore nel campo di posizione. Viene quindi impostato il bit di fine (DN).

Se nel campo POS appare uno zero, non sono stati trovati caratteri di fine riga/terminazione. Viene impostazione il bit "trovato" (FD) se il campo di posizione risulta impostato su un valore diverso da zero.

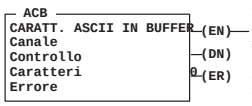
Quando il programma effettua la scansione del programma e trova il bit di fine (DN) impostato, il processore imposta il bit di completamento asincrono (EM), che agisce da bit di completamento secondario corrispondente alla scansione del programma.

Il bit di errore (ER) viene impostato durante l'esecuzione dell'istruzione se:

- l'istruzione viene annullata – porta seriale non nel modo Utente
- l'istruzione viene annullata a seguito del cambiamento del modo del canale
- il bit di scaricamento (UL) viene impostato e l'istruzione non viene eseguita

Numero di caratteri nel buffer (ACB)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓



Istruzione di uscita

Usate l'istruzione ACB per determinare i caratteri totali nel buffer. Su una transizione da falso a vero, il processore determina il numero totale di caratteri e lo registra nel campo di posizione del blocco di controllo ASCII. La porta seriale deve essere nel modo Utente.

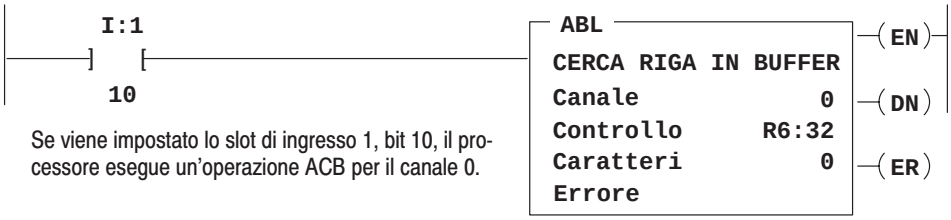
Immissione dei parametri

Immettete i seguenti parametri durante la programmazione dell'istruzione:

- **Canale** – Numero della porta RS-232 (canale 0).

- **Controllo** – L'area che memorizza il registro di controllo richiesto per attivare l'istruzione.
- **Caratteri** – Numero di caratteri nel buffer trovati dal processore (0–1024). Questo parametro viene solo visualizzato.
- **Errore** visualizza il codice di errore esadecimale che indica perché il bit ER è stato impostato nel file di dati di controllo (R6:). Fate riferimento a pagina 10–29 per la descrizione degli errori.

Esempio



Se viene impostato lo slot di ingresso 1, bit 10, il processore esegue un'operazione ACB per il canale 0.

Quando il ramo passa da falso a vero, viene impostato il bit di abilitazione (EN). Quando l'istruzione viene posta nella coda ASCII, viene impostato il bit di coda (EU). Il bit di esecuzione (RN) viene impostato durante l'esecuzione dell'istruzione. Al completamento dell'operazione, viene impostato bit di completamento (DN).

Il processore determina il numero di caratteri nel buffer e pone questo valore nel campo di posizione del blocco di controllo. Viene quindi impostato il bit di completamento (DN). Se nel campo dei caratteri appare uno zero, non sono stati trovati caratteri.

Quando il programma effettua la scansione del programma e trova il bit di completamento (DN) impostato, il processore imposta il bit asincrono (EM), che agisce da bit di completamento secondario corrispondente alla scansione del programma.

Il bit di errore (ER) viene impostato durante l'esecuzione dell'istruzione se:

- l'istruzione viene annullata – porta seriale non nel modo Utente
- l'istruzione viene annullata a seguito del cambiamento del modo del canale
- il bit di scaricamento (UL) viene impostato e l'istruzione non viene eseguita

Da stringa a numero intero (ACI)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
ACI
DA STRINGA A INTERO
Sorgente
Destin
```

Istruzione di uscita

Usate l'istruzione ACI per convertire una stringa ASCII in un valore a numero intero tra –32.768 e 32.767.

Esempio

```
 I:1                                  ACI
]   [                                 DA STRINGA A INTERO
 10                                   Sorgente      ST38:90
                                      Destin.        N7:123
                                                         75
```

Se viene impostato lo slot di ingresso 1, bit 10, converte la stringa in ST38:90 in numero intero e memorizza il risultato in N7:123

Il processore cerca nella sorgente (tipo di file **ST**) il primo carattere compreso tra 0 e 9. Tutti i caratteri numerici vengono estratti fin quando non viene raggiunto un carattere non numerico oppure la fine della stringa. L'azione ha luogo *solo* se vengono trovati dei caratteri numerici. Se la stringa contiene una lunghezza non valida (< 0 o $> \times 82$), viene impostato il bit di errore ASCII S:5/15. Nella stringa sono permessi virgole e segni (+, –). Tuttavia nella tabella dati viene visualizzato solo il segno meno.

La stringa di numeri estratta viene quindi convertita in numero intero. In caso di overflow o se la stringa contiene una lunghezza stringa non valida viene impostato il bit di errore ASCII S:5/15. Il risultato ottenuto è 32.767.

Questa istruzione imposta anche i flag aritmetici (che si trovano nella parola 0, bit 0-3 nel file di stato del processore S:0):

Con questo bit:	Azione del processore:
S:0/0 Riporto (C)	è riservato.
S:0/1 Overflow (V)	viene impostato se il valore del numero intero non rientra nei valori validi della gamma.
S:0/2 Zero (Z)	si imposta se il valore di numero intero è zero.
S:0/3 Segno (S)	si imposta se il risultato è negativo.

Azzeramento buffer ASCII di ricezione e/o invio (ACL)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
ACL
CANCELLA BUFFER ASCII
Canale
Buffer ricezione
Buffer trasmissione
```

Istruzione di uscita

Usate questa istruzione per azzerare un buffer ASCII. Le istruzioni ASCII vengono rimosse dalla coda e viene impostato il bit di errore (ER). Questa istruzione viene eseguita immediatamente dopo la transizione del ramo allo stato di vero. L'istruzione funziona quando la porta è nel modo Utente o Sistema. Nel modo Sistema, funziona solo l'azzeramento del buffer di invio e quindi solo se viene selezionato DF1 come protocollo del modo Sistema.

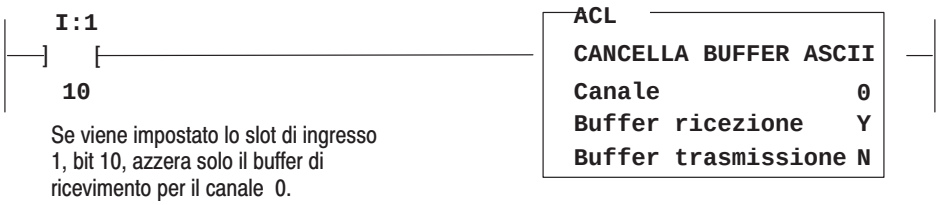
Immissione dei parametri

Immettete i seguenti parametri durante la programmazione dell'istruzione:

- **Canale** – Numero della porta RS-232 (canale 0).
- **Azzera buffer di ricevimento** azzera il buffer di ricevimento e rimuove le istruzioni ARD e ARL dalla coda. Viene impostato il bit di errore (ER) in ciascuna delle istruzioni.
- **Azzera buffer di invio** azzera il buffer di invio e rimuove le istruzioni AWA e AWT dalla coda. Viene impostato il bit di errore (ER) in ciascuna di queste istruzioni.

Quando entrambi i buffer di ricezione e di trasmissione sono impostati su Sì, tutte le istruzioni vengono rimosse dalla coda.

Esempio



Se viene impostato lo slot di ingresso 1, bit 10, azzera solo il buffer di ricevimento per il canale 0.

Quando il ramo diventa vero, il buffer selezionato viene azzerato e l'istruzione ASCII viene rimossa dalla coda delle istruzioni ASCII.

Concatenazione stringhe (ACN)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
ACN
CONCATENA STRINGHE
Sorgente A
Sorgente B
Destin
```

Output Instruction

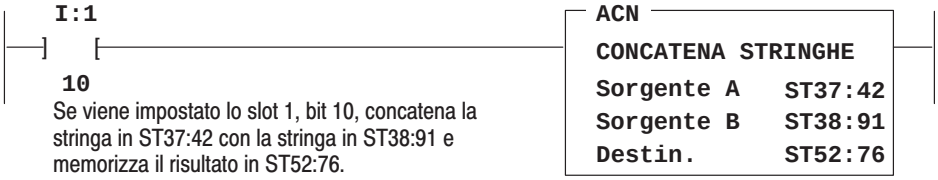
L'istruzione ACN combina due stringhe facendo uso di stringhe ASCII come operando. La seconda stringa viene concatenata alla prima ed il risultato viene memorizzato nella destinazione.

Immissione dei parametri

Immettete i seguenti parametri durante la programmazione dell'istruzione:

- **Sorgente A** è la prima stringa nella procedura di concatenazione.
- **Sorgente B** è la seconda stringa nella procedura di concatenazione.
- **Destinazione** è dove viene memorizzato il risultato della Sorgente A e Sorgente B.

Esempio



Se viene impostato lo slot 1, bit 10, concatena la stringa in ST37:42 con la stringa in ST38:91 e memorizza il risultato in ST52:76.

Solo i primi 82 caratteri (0-81) vengono scritti nella destinazione.
Se il risultato è < 0 o > 82, viene impostato il bit di errore ASCII S:5/15.

Estrazione stringa (AEX)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
AEX
ESTRAZIONE STRINGA
Sorgente
Indice
Numero
Destin
```

Istruzione di uscita

Usate l'istruzione AEX per creare una nuova stringa prendendo una porzione di una stringa esistente e collegandola ad una nuova.

Immissione dei parametri

Immettete i seguenti parametri durante la programmazione dell'istruzione:

- **Sorgente** è la stringa esistente. Il valore di sorgente non viene modificato da questa istruzione.
- **Indice** è la posizione iniziale (da 1 a 82) della stringa che volete estrarre (un indice di 1 indica il carattere più a sinistra della stringa).
- **Numero** è il numero di caratteri (da 1 a 82) che volete estrarre, cominciando dalla posizione indicizzata. Se l'indice più il numero superano il numero di caratteri totali nella stringa sorgente, la stringa di destinazione corrisponderà ai caratteri dall'indice fino alla fine della stringa sorgente.
- **Destinazione** è l'elemento stringa (ST) dove volete memorizzare la stringa estratta.

Esempio

```
I:1
]   [
10
```

Se viene impostato lo slot 1, bit 10, estrae 10 caratteri a partire dal 43esimo carattere di ST38:40 e memorizza il risultato in ST52:75.

```
AEX
ESTRAE STRINGA
Sorgente     ST38:40
Indice             42
Numero             10
Destin       ST52:75
```

Le seguenti condizioni causano l'impostazione da parte del processore del bit di errore ASCII (S:5/15):

- lunghezza della stringa sorgente non valida o lunghezza zero
- valori di indice o numero fuori gamma
- valore dell'indice superiore alla lunghezza della stringa sorgente

La stringa di destinazione non cambia in nessuno delle condizioni di errore di cui sopra. Tuttavia la destinazione cambia se il valore dell'indice più il valore del numero sono maggiori della lunghezza della stringa. Notare che il bit di errore ASCII (S:5/15) non viene impostato.

Linee di handshake ASCII (AHL)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
AHL
LINEE HANDSHAKE ASCII —(EN)—
Canale
Maschera AND —(DN)
Maschera OR —(ER)
Controllo
Stato canale
Errore
```

Istruzione di uscita

Usate l'istruzione AHL per impostare o azzerare le linee di controllo di handshake RS-232 Data Terminal Ready (DTR- Terminale Dati Pronto) e Request to Send (RTS - Richiesta di Invio). Su una transizione da falso a vero, il processore usa le due maschere per determinare se impostare o azzerare le linee DTR e RTS oppure lasciarle immutate. Questa istruzione funziona quando la porta è in uno dei due modi o è disabilitata.

Nota *Accertatevi che il controllo automatico del modem usato dalla porta non sia in conflitto con questa istruzione.*

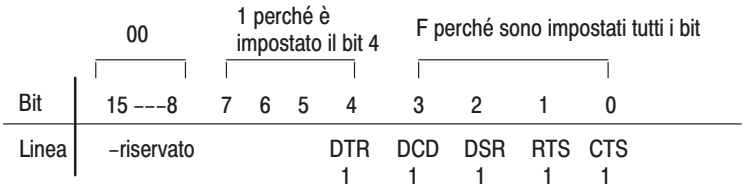
Immissione dei parametri

Immettete i seguenti parametri durante la programmazione dell'istruzione:

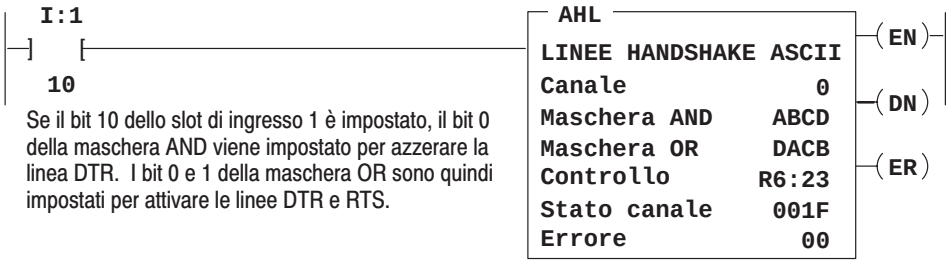
- **Canale** è il numero della porta RS-232 (canale 0).
- **Maschera AND** è il tipo di maschera usato per azzerare le linee di controllo DTR e RTS. Il bit 0 corrisponde alla linea DTR ed il bit 1 alla linea di controllo RTS. Un bit di naschera a 1 causa l'azzeramento della linea, mentre uno 0 lascia la linea immutata. Notare che i valori della maschera non hanno una corrispondenza uno a uno con le linee di controllo del modem.
- **Maschera OR** è il tipo di maschera usato per impostare le linee di controllo DTR e RTS. Il bit 0 corrisponde alla linea DTR ed il bit 1 alla linea di controllo RTS. Un bit di maschera a 1 causa l'impostazione della linea, mentre 0 lascia la linea immutata. Notare che i valori della maschera non hanno una corrispondenza uno a uno con le linee di controllo del modem.
- **Controllo** è l'area che memorizza il registro di controllo richiesto per attivare l'istruzione.

- **Stato canale** visualizza lo stato corrente (da 0000 a 001F) delle linee di handshake per il canale specificato sopra. Questo campo viene solo visualizzato e risiede nella parola 2 dell'elemento di controllo.
- **Errore** visualizza il codice di errore esadecimale che indica perché il bit ER è stato impostato nel file di controllo dati (R6:). Fate riferimento a pagina 10–29 per la descrizione degli errori.

Esempio: segue uno stato 001F del canale.



Esempio



Se il bit 10 dello slot di ingresso 1 è impostato, il bit 0 della maschera AND viene impostato per azzerare la linea DTR. I bit 0 e 1 della maschera OR sono quindi impostati per attivare le linee DTR e RTS.

Durante l'esecuzione dell'istruzione, viene impostato il bit di errore (ER) se:

- l'istruzione viene annullata a seguito di un cambiamento del modo del canale
- viene impostato il bit di scaricamento (UL) e l'istruzione non viene eseguita

Da numero intero a stringa (AIC)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
AIC
DA NO. INTERO A STRINGA
Sorgente
Destin
```

Istruzione di uscita

L'istruzione AIC converte un valore intero (–32.768 e 32.767) in una stringa ASCII. La sorgente può essere una costante o un indirizzo di numero intero.

Esempio

```
I:1
]   [
10

AIC
DA NO. INTERO A STRINGA
Sorgente          867
Destin        ST38:42
```

Se viene impostato lo slot di ingresso 1, bit 10, converte il valore 867 in una stringa e memorizza il risultato in ST38:42.

Lettura caratteri ASCII (ARD)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
ARD
LETTURA CARATT. ASCII ─(EN)─
Canale                ─(DN)
Destin                ─(ER)
Controllo
Lunghezza stringa
Caratteri letti
Errore
```

Istruzione di uscita

Usate l'istruzione ARD per leggere i caratteri dal buffer e memorizzarli in una stringa. Per ripetere l'operazione, il ramo deve passare da falso a vero.

Immissione dei parametri

- Immettete i seguenti parametri durante la programmazione dell'istruzione:
- **Canale** è il numero della porta RS-232 (canale 0).
- **Destinazione** è l'elemento della stringa dove volete memorizzare i caratteri.
- **Controllo** è l'indirizzo del blocco di controllo usato per memorizzare i dati per l'istruzione ARD.
- **Lunghezza stringa** (.LEN) è il numero di caratteri che volete leggere dal buffer. Il massimo è 82 caratteri. Se specificate una lunghezza superiore, vengono comunque letti 82 caratteri (0 diventa automaticamente 82). Questo valore corrisponde alla parola 1 nel blocco di controllo.
- **Caratteri letti** (.POS) è il numero di caratteri che il processore ha spostato dal buffer alla stringa (da 0 a 82). Questo campo viene aggiornato durante l'esecuzione dell'istruzione e viene solo visualizzato. Corrisponde alla parola 2 nel blocco di controllo.
- **Errore** visualizza il codice esadecimale di errore che indica perché il bit ER è stato impostato nel file di dati di controllo (R6:). Fate riferimento a pagina 10–29 per una descrizione dei codici di errore.

Esempio

```
I:1
─] [──────────────────────────────────────────────────────────────────────
 10

ARD
LETTURA CARATT. ASCII ─(EN)─
Canale                0
Destinazione ST52:76  ─(DN)
Controllo      R6:23
Lunghezza stringa 50  ─(ER)
Caratteri letti    0
Errore            00
```

Se viene impostato lo slot di ingresso 1, bit 10, legge 50 caratteri dal buffer e li sposta su ST52:76.

Quando il ramo passa da falso a verso, viene impostato il bit di abilitazione (EN). Quando l'istruzione viene posta nella coda ASCII, viene impostato il bit di coda (EU). Il bit di esecuzione (RN) viene impostato durante l'esecuzione dell'istruzione, mentre il bit di completamento DN viene impostato al completamento della stessa.

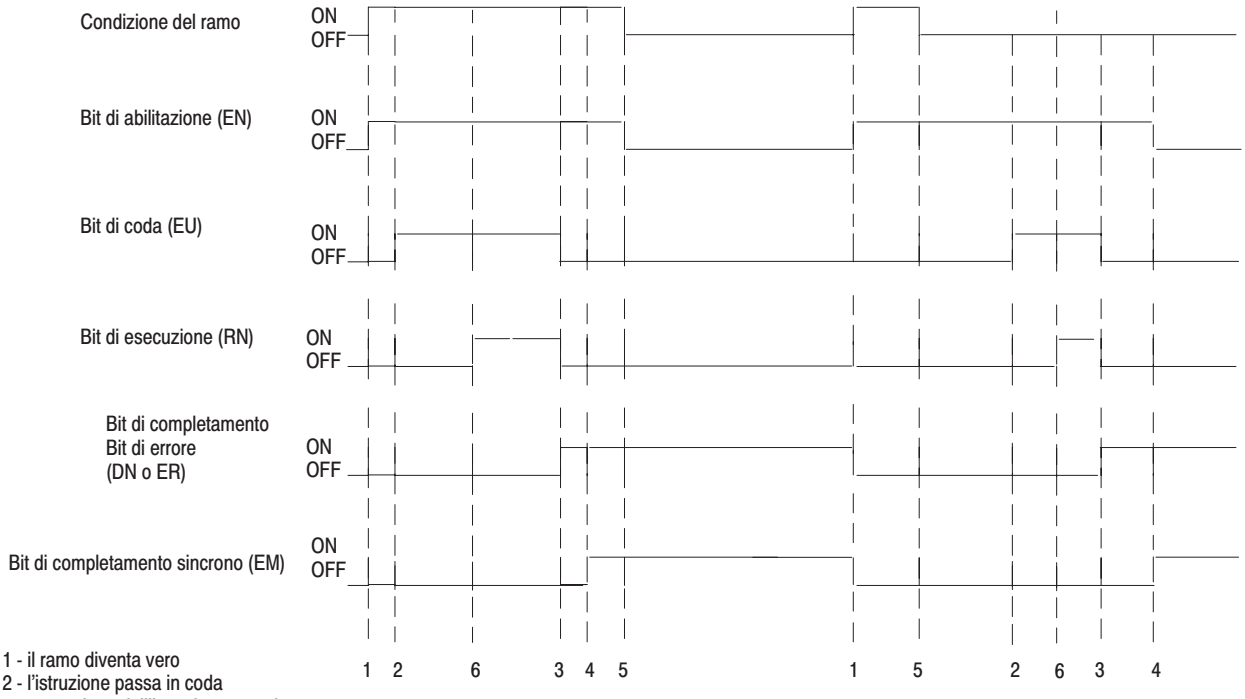
Quando il numero di caratteri richiesti si trova nel buffer, i caratteri vengono spostati alla stringa di destinazione. Il numero di caratteri spostato viene posto nel campo POS del blocco di controllo. Il numero nel campo Caratteri letti viene aggiornato continuamente ed il bit di completamento (DN) non viene impostato fin quando tutti i caratteri non sono stati letti.

Quando il programma effettua la scansione dell'istruzione e trova il bit di completamento(DN) impostato, il processore imposta il bit di completamento sincrono (EM), che agisce da bit di completamento secondario corrispondente alla scansione del programma.

Il bit di errore (ER) viene impostato durante l'esecuzione dell'istruzione se:

- l'istruzione viene cancellata – la porta seriale non è nel modo Utente
- il modem è scollegato (la selezione della linea di controllo è diversa da "SENZA HANDSHAKING")
- l'istruzione viene cancellata a seguito del cambiamento del modo del canale
- viene impostato il bit di scaricamento (UL). L'istruzione arresta l'esecuzione, ma i caratteri ricevuti vengono inviati a destinazione.
- viene eseguita una ACL per azzerare il buffer di ricevimento, rimuovendo l'istruzione ARD dalla coda

Diagramma dei tempi per istruzioni ARD, ARL, AWA e AWT ad esito positivo



1 - il ramo diventa vero
2 - l'istruzione passa in coda
3 - esecuzione dell'istruzione completata
4 - istruzione scandita per la prima volta dopo il completamento dell'esecuzione
5 - il ramo diventa falso
6 - l'istruzione non è in coda o è in fase di esecuzione

Lettura di una riga ASCII (ARL)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
ARL
Lettura riga ASCII
Canale
Destin
Controllo
Lunghezza stringa
Caratteri
Errore
```

Istruzione di uscita

Usate l'istruzione ARL per leggere i caratteri dal buffer, fino a ed inclusi i caratteri di fine riga (terminazione) e memorizzateli in una stringa. I caratteri di fine riga vengono specificati tramite la schermata di Configurazione ASCII.

Immissione dei parametri

Immettete i seguenti parametri durante la programmazione dell'istruzione:

- **Canale** è il numero della porta RS-232 (canale 0).
- **Destinazione** è l'elemento della stringa dove volete memorizzare i caratteri.
- **Controllo** è l'indirizzo del blocco di controllo usato per memorizzare i dati per l'istruzione ARL.
- **Lunghezza stringa** (.LEN) è il numero di caratteri che volete leggere dal buffer. Il massimo è 82 caratteri. Se specificate una lunghezza superiore, vengono comunque letti 82 caratteri (0 diventa automaticamente 82). Questo valore corrisponde alla parola 1 nel blocco di controllo.
- **Caratteri letti** (.POS) è il numero di caratteri che il processore ha spostato dal buffer alla stringa (da 0 a 82). Questo campo viene aggiornato durante l'esecuzione dell'istruzione e viene solo visualizzato. Corrisponde alla parola 2 nel blocco di controllo.
- **Errore** visualizza il codice di errore esadecimale che indica perché il bit ER è stato impostato nel file di dati di controllo (R6:). Fate riferimento a pagina 10–29 per una descrizione dei codici di errore.

Esempio

```
I:1
]  [
10
```

Se viene impostato lo slot di ingresso 1, bit 10, legge 18 caratteri (o fino alla fine riga) dal buffer e li sposta su ST52:72.

```
ARL
LETTURA RIGA ASCII
Canale                 0
Destinazione      ST52:72
Controllo          R6:23
Lunghezza stringa     18
Caratteri letti        0
Errore                00
```

(EN) (DN) (ER)

Quando il ramo passa da falso a verso, viene impostato il bit di abilitazione (EN). Quando l'istruzione viene posta nella coda ASCII, viene impostato il bit di coda (EU). Il bit di esecuzione (RN) viene impostato durante l'esecuzione dell'istruzione, mentre il bit di fine DN viene impostato al completamento della stessa.

Quando il numero di caratteri richiesti si trova nel buffer, i caratteri vengono spostati alla stringa di destinazione. Il numero di caratteri spostato viene posto nel campo POS del blocco di controllo. Il numero nel campo Caratteri letti viene aggiornato continuamente ed il bit di completamento (DN) non viene impostato fin quando tutti i caratteri non sono stati letti. Eccezione: se il processore trova i caratteri di terminazione prima di aver terminato la lettura, viene impostato il bit di completamento (DN) ed il numero di caratteri trovato viene memorizzato nella parola POS del blocco di controllo.

Quando il programma effettua la scansione dell'istruzione e trova il bit di completamento (DN) impostato, il processore imposta il bit di completamento sincrono (EM), che agisce da bit di completamento secondario corrispondente alla scansione del programma.

Il bit di errore (ER) viene impostato durante l'esecuzione dell'istruzione se:

- l'istruzione viene cancellata – la porta seriale non è nel modo Utente
- il modem è scollegato (la selezione della linea di controllo è diversa da "SENZA HANDSHAKING")
- l'istruzione viene cancellata a seguito del cambiamento del modo del canale
- viene impostato il bit di scaricamento (UL). L'istruzione arresta l'esecuzione, ma i caratteri ricevuti vengono inviati a destinazione.
- viene eseguita una ACL per azzerare il buffer di ricevimento, rimuovendo l'istruzione ARD dalla coda ASCII

Note

Per informazioni sui tempi di questa istruzione, fate riferimento al diagramma dei tempi a pagina 10–19.

Ricerca stringa (ASC)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
ASC
RICERCA STRINGA
Sorgente
Indice
Ricerca
Risultato
```

Istruzione di uscita

Usate l'istruzione ASC per ricercare in una stringa esistente la coincidenza con la stringa sorgente.

Immissione dei parametri

Immettete i seguenti parametri durante la programmazione dell'istruzione:

- **Sorgente** è la stringa che volete trovare nella stringa da esaminare.
- **Indice** è la posizione iniziale (da 1 a 82) della porzione di stringa che volete trovare (un indice 0 indica il carattere più a sinistra della stringa).
- **Ricerca** è la stringa che volete esaminare.
- **Risultato** è un numero intero dove il processore memorizza la posizione della ricerca stringa dal punto in cui inizia la ricerca. Se non viene trovata una corrispondenza, non avviene alcun cambiamento.

Esempio

```
I:1                                   ASC
]   [                                 RICERCA STRINGA
10                                    Sorgente     ST38:40
                                      Indice            35
                                      Ricerca      ST52:80
                                      Risultato      N10:0
```

Se viene impostato lo slot di ingresso 1, bit 10, cerca la stringa in ST52:80 a cominciare dal 36esimo carattere nella stringa trovata in ST38:40. In questo esempio, il risultato viene memorizzato in N10:0.

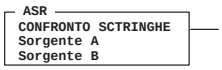
Le seguenti condizioni causano l'impostazione da parte del processore del bit di errore ASCII (S:5/15):

- lunghezza stringa non valida o lunghezza zero
- valore dell'indice fuori gamma
- valore dell'indice maggiore della lunghezza della stringa sorgente

La destinazione non cambia in nessuno di questi casi.

Confronto stringhe ASCII (ASR)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓



Istruzione di ingresso

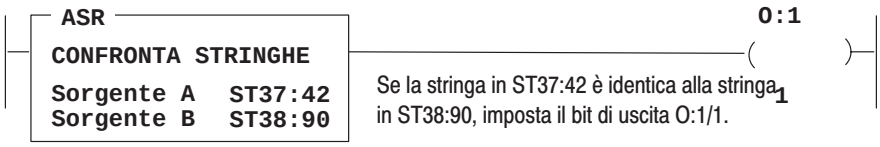
Usate l'istruzione ASR per confrontare due stringhe ASCII. Il sistema cerca una corrispondenza nella lunghezza e nei caratteri maiuscoli/minuscoli. Se due stringhe risultano identiche, il ramo è vero; se esistono differenze, il ramo è falso.

Immissione dei parametri

Immettete i seguenti parametri durante la programmazione dell'istruzione:

- **Sorgente A** è la prima stringa di confronto.
- **Sorgente B** è la seconda stringa di confronto.

Esempio



Una lunghezza stringa non valida causa l'impostazione da parte del processore del bit di errore ASCII S:5/15, ed il ramo diventa falso.

Scrittura ASCII con aggiunta (AWA)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
AWA
SCRITT. ASCII+   (EN)
AGGIUNTA         (DN)
Canale           (ER)
Sorgente
Controllo
Lunghezza stringa
Caratteri inviati
Errore
```

Istruzione di uscita

Usate l'istruzione AWA per scrivere i caratteri da una stringa sorgente su un dispositivo esterno. Questa istruzione aggiunge i due caratteri addizionali che configurate sulla schermata Configurazione ASCII. Il valore di default sono il ritorno carrello (CR) e l'avanzamento riga (LF) aggiunti alla fine della stringa. Facendo uso di queste istruzione potete anche eseguire l'indirizzamento indiretto in linea. Fate riferimento alla pagina 10-26 per informazioni in merito.

Immissione dei parametri

Immettete i seguenti parametri durante la programmazione dell'istruzione:

- **Canale** è il numero della porta RS-232 (canale 0).
- **Sorgente** è l'elemento della stringa che volete scrivere.
- **Controllo** è l'area che memorizza il registro di controllo richiesto per attivare l'istruzione.
- **Lunghezza stringa** (.LEN) è il numero di caratteri che volete scrivere dalla stringa di derivazione (da 0 a 82). Immettendo 0, viene scritta l'intera stringa. Si tratta della parola 1 nel blocco di controllo.
- **Caratteri inviati** (.POS) è il numero di caratteri che il processore ha inviato all'area di visualizzazione (0 to 82). Questo campo viene aggiornato continuamente durante l'esecuzione dell'istruzione. Questo valore può essere maggiore della lunghezza della stringa se vengono usati i caratteri addizionali o i valori inseriti dall'indirizzamento indiretto in linea. Se la lunghezza della stringa è maggiore di 82, la stringa scritta a destinazione viene trocata ad 82 caratteri. Si tratta della parola 2 nel blocco di controllo.
- **Errore** visualizza il codice esadecimale di errore che indica perché il bit ER è stato impostato nel file dati di controllo (R6:). Fate riferimento a pagina 10–29 per la descrizione dei codici errore.

Esempio

```
  I:1                                  AWA
──]   [──────────────────────────────  SCRITT. ASCII  + AGG.   ──(EN)──
  10                                   Canale            0    ──(DN)
                                       Sorgente    ST37:42
                                       Controllo     R6:23
                                       Lunghezza stringa25    ──(ER)
                                       Caratteri inviati 0
                                       Errore           00
```

Se viene impostato lo slot di ingresso 1, bit 10, legge 25 caratteri da ST37:42 e li scrive al dispositivo di visualizzazione. Quindi scrive un ritorno carrello e un avanzamento riga (default).

Quando il ramo passa da falso a vero, viene impostato il bit di abilitazione (EN) dell'elemento di controllo. Quando l'istruzione è posta nella coda ASCII, viene impostato il bit di coda (EU). Il bit di esecuzione (RN) è impostato durante l'esecuzione dell'istruzione. Il bit di completamento DN viene impostato al completamento della stessa.

Il sistema invia 25 caratteri dall'inizio della stringa ST37:42 al dispositivo di visualizzazione ed invia i caratteri addizionali configurati dall'utente. Viene impostato il bit di completamento (DN) ed è presente un valore di 27 nella parola .POS del blocco di controllo ASCII.

Quando il programma effettua la scansione dell'istruzione e trova il bit di completamento (DN) impostato, il processore imposta il bit di completamento sincrono (EM), che agisce da bit di completamento secondario corrispondente alla scansione del programma.

Il bit di errore (ER) viene impostato durante l'esecuzione dell'istruzione se:

- il modem è scollegato (la selezione della linea di controllo è diversa da "SENZA HANDSHAKING")
- la porta è nella modalità sistema e viene configurata per DH-485
- viene impostato il bit di scaricamento (UL). L'istruzione arresta l'esecuzione, ma i caratteri ricevuti vengono inviati a destinazione.
- viene eseguita una ACL per azzerare il buffer di ricevimento, rimuovendo l'istruzione ARD dalla coda ASCII.

Nota *Per informazioni sui tempi di questa istruzione, fate riferimento al diagramma dei tempi a pagina 10–19.*

Uso dell'indirizzamento indiretto in linea

Questo vi consente di inserire i valori dei numeri interi ed a virgola mobile nelle stringhe ASCII. Il bit di esecuzione (RN) deve essere impostato prima di poter usare il valore della stringa.

Le seguenti condizioni valgono per l'esecuzione dell'indirizzamento indiretto in linea:

- possono essere usati tutti i file validi di numeri interi (N) ed a virgola mobile. Le gamme di valori validi sono 7, 8, e 9-255
- per i tipi di file non hanno importanza maiuscole o minuscole e si possono usare i due punti (:) o il punto e virgola (;)
- il segno dei valori positivi e gli zero iniziali non vengono stampati. I valori negativi vengono stampati con il segno meno iniziale.

Esempio

Per gli esempi che seguono:
N7:0 = 250
N7:1 = –37
F8:0 = 2,015000
F8:1 = 0,873000

Indirizzamento indiretto in linea valido:

- Ingresso: la portata al momento è [N7:0] GPH e contiene [F8:0] PPM di contaminanti.
  Uscita: la portata al momento è 250 GPH e contiene 2,015000 PPM di contaminanti.
- Ingresso: posizione corrente è [N7:1] alla velocità di [F8:1] RPM.
  Uscita: posizione corrente è –37 alla velocità di 0,873000 RPM.

Indirizzamento indiretto in linea non valido:

- Ingresso: posizione corrente [N5:1] alla velocità di [F8:1] RPM.
  Uscita: posizione corrente [N5:1] alla velocità di 0,873000 RPM.

Nota *La stringa di uscita viene troncata se l'indirizzamento indiretto provoca il superamento degli 80 caratteri. I caratteri addizionali sono sempre applicati all'uscita.*

Scrittura ASCII (AWT)

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

```
AWT
SCRITTURA ASCII
Canale
Sorgente
Controllo
Lunghezza stringa
Caratteri inviati
Errore
(EN)
(DN)
(ER)
```

Istruzione di uscita

Usate l'istruzione AWT per scrivere i caratteri da una stringa sorgente su un dispositivo esterno. Per ripetere l'istruzione, il ramo deve passare da falso a vero. Facendo uso di questa istruzione è inoltre possibile eseguire l'indirizzamento indiretto in linea. Fate riferimento a pagina 10–26 per informazioni in merito.

Immissione dei parametri

Immettete i seguenti parametri durante la programmazione dell'istruzione:

- **Canale** è il numero della porta RS-232 (canale 0).
- **Sorgente** è l'elemento della stringa che volete scrivere.
- **Controllo** è l'area che memorizza il registro di controllo richiesto per attivare l'istruzione.
- **Lunghezza stringa** (.LEN) è il numero di caratteri che volete scrivere dalla stringa sorgente (da 0 a 82). Immettendo 0, viene scritta l'intera stringa. Si tratta della parola 1 nel blocco di controllo.
- **Caratteri inviati** (.POS) è il numero di caratteri che il processore ha inviato all'area di visualizzazione (0 to 82). Questo campo viene aggiornato continuamente durante l'esecuzione dell'istruzione. Questo valore può essere maggiore della lunghezza della stringa se vengono usati i caratteri addizionali o i valori inseriti dall'indirizzamento indiretto in linea. Se la lunghezza della stringa è maggiore di 82, la stringa scritta a destinazione viene trocata ad 82 caratteri. Si tratta della parola 2 nel blocco di controllo.
- **Errore** visualizza il codice esadecimale di errore che indica perché il bit ER è stato impostato nel file dati di controllo (R6:). Fate riferimento a pagina 10–29 per ulteriori informazioni.

Esempio

```
I:1
]  [
 10

AWT
SCRITTURA ASCII
Canale              0
Sorgente      ST37:20
Controllo       R6:23
Lunghezza stringa 40
Caratteri inviati
(EN)
(DN)
(ER)
```

Se viene impostato lo slot di ingresso 1, bit 10, scrive 40 caratteri da ST37:20 sul dispositivo di visualizzazione.

Quando il ramo passa da falso a vero, viene impostato il bit di abilitazione (EN) dell'elemento di controllo. Quando l'istruzione è posta nella coda ASCII, viene impostato il bit di coda (EU). Il bit di esecuzione (RN) viene impostato durante l'esecuzione dell'istruzione. Il bit di completamento DN viene impostato al completamento della stessa.

Quaranta caratteri dalla stringa ST37:40 vengono inviati attraverso il canale 0. Viene impostato il bit di completamento (DN) ed è presente un valore di 40 nella parola POS del blocco di controllo ASCII.

Quando il programma effettua la scansione dell'istruzione e trova il bit di completamento (DN) impostato, il processore imposta il bit di completamento sincrono (EM), che agisce da bit di completamento secondario corrispondente alla scansione del programma.

Il bit di errore (ER) viene impostato durante l'esecuzione dell'istruzione se:

- il modem è scollegato (la selezione della linea di controllo è diversa da "SENZA HANDSHAKING")
- la porta è nella modalità sistema e viene configurata per DH485
- viene impostato il bit di scaricamento (UL). L'istruzione arresta l'esecuzione, ma i caratteri ricevuti vengono inviati a destinazione.
- viene eseguita una ACL per azzerare il buffer di ricevimento, rimuovendo l'istruzione ARD dalla coda ASCII.

Nota

Per informazioni sui tempi di questa istruzione, fate riferimento al diagramma dei tempi a pagina 10–19.

Codici di errore delle istruzioni ASCII

I seguenti codici di errore indicano perché il bit di errore (ER) è impostato nel file di dati di controllo (R6:).

Codice di errore (HEX)	Condizione risultante dall'impostazione del bit ER	Azione consigliata
00	Nessun errore. L'istruzione è stata completata con successo.	Nessuna richiesta.
02	L'operazione non può essere completata poiché il modem è andato offline.	Controllate il cablaggio del modem al canale di comunicazione. Se il canale viene configurato per l'handshaking del modem, entrambe le linee DCD (Data-Carrier-Detect) e DSR (Data-Set-Ready) del canale devono essere attive per portare il modem online.
03	La trasmissione non può essere completata poiché il segnale Clear-to-Send è stato perso.	Controllate il modem ed i collegamenti di cablaggio dello stesso.
04	Impossibile eseguire i ricevimenti ASCII perché il canale di comunicazione è configurato per il modo Sistema.	Riconfigurate il canale di comunicazione per il modo Utente.
05	Durante il tentativo di eseguire la trasmissione ASCII, è stata rilevata una comunicazione nel modo Sistema (DF1).	Controllate che il modem sia online e comunicante con i dispositivi richiesti.
07	Impossibile inviare o ricevere in ASCII poiché la configurazione del canale è stata annullata tramite il menu di configurazione del canale.	Riconfigurate il menu di configurazione del canale e riprovate l'operazione.
08	Impossibile eseguire una scrittura ASCII a causa di una trasmissione già in corso.	Ripetete la trasmissione.
09	La comunicazione ASCII richiesta non viene supportata dalla configurazione corrente (il canale 0 è configurato per DH-485 mentre si tenta allo stesso tempo di iniziare una trasmissione ASCII o il controllo dell'handshake del modem).	Configurate il canale 0 per DF1, Full-Duplex.
0A	Era stato impostato il bit di scaricamento (UL), arrestando l'esecuzione dell'istruzione.	Nessuna.

Codice di errore (HEX)	Condizione risultante dall'impostazione del bit ER	Azione consigliata
0B	La lunghezza richiesta per la stringa o non è valida, un numero negativo maggiore di 82, o 0. Vale per le istruzioni ARD e ARL.	Immettete una lunghezza di stringa valida e riprovate l'operazione.
0C	La lunghezza della stringa origine non è valida, un numero negativo, maggiore di 82 o è 0. Vale per le istruzioni AWA e AWT.	Immettete una lunghezza stringa valida e riprovate l'operazione.
0D	La lunghezza richiesta (.LEN) nel blocco di controllo è un numero negativo o un valore maggiore delle dimensioni stringa memorizzate con la stringa di origine. Vale per le istruzioni AWA e AWT.	Immettete una lunghezza stringa valida e riprovate l'operazione.
0E	L'istruzione ACL è stata annullata.	Nessuna.
0F	Modificato il modo di configurazione del canale.	Nessuna.

Tabella di conversione ASCII

La tabella elenca le conversioni decimali, esadecimali, ottali ed ASCII.

Colonna 1				Colonna 2				Colonna 3				Colonna 4			
DEC	ESA	OTT	ASC	DEC	ESA	OTT	ASC	DEC	ESA	OTT	ASC	DEC	ESA	OTT	ASC
00	00	000	NUL	32	20	040	SP	64	40	100	@	96	60	140	\
01	01	001	SOH	33	21	041	!	65	41	101	A	97	61	141	a
02	02	002	STX	34	22	042	”	66	42	102	B	98	62	142	b
03	03	003	ETX	35	23	043	#	67	43	103	C	99	63	143	c
04	04	004	EOT	36	24	044	$	68	44	104	D	100	64	144	d
05	05	005	ENQ	37	25	045	%	69	45	105	E	101	65	145	e
06	06	006	ACK	38	26	046	&	70	46	106	F	102	66	146	f
07	07	007	BEL	39	27	047	’	71	47	107	G	103	67	147	g
08	08	010	BS	40	28	050	(	72	48	110	H	104	68	150	h
09	09	011	HT	41	29	051	)	73	49	111	I	105	69	151	i
10	0A	012	LF	42	2A	052	*	74	4A	112	J	106	6A	152	j
11	0B	013	VT	43	2B	053	+	75	4B	113	K	107	6B	153	k
12	0C	014	FF	44	2C	054	,	76	4C	114	L	108	6C	154	l
13	0D	015	CR	45	2D	055	–	77	4D	115	M	109	6D	155	m
14	0E	016	SO	46	2E	056	.	78	4E	116	N	110	6E	156	n
15	0F	017	SI	47	2F	057	/	79	4F	117	O	111	6F	157	o
16	10	020	DLE	48	30	060	0	80	50	120	P	112	70	160	p
17	11	021	DC1	49	31	061	1	81	51	121	Q	113	71	161	q
18	12	022	DC2	50	32	062	2	82	52	122	R	114	72	162	r
19	13	023	DC3	51	33	063	3	83	53	123	S	115	73	163	s
20	14	024	DC4	52	34	064	4	84	54	124	T	116	74	164	t
21	15	025	NAK	53	35	065	5	85	55	125	U	117	75	165	u
22	16	026	SYN	54	36	066	6	86	56	126	V	118	76	166	v
23	17	027	ETB	55	37	067	7	87	57	127	W	119	77	167	w
24	18	030	CAN	56	38	070	8	88	58	130	X	120	78	170	x
25	19	031	EM	57	39	071	9	89	59	131	Y	121	79	171	y
26	1A	032	SUB	58	3A	072	:	90	5A	132	Z	122	7A	172	z
27	1B	033	ESC	59	3B	073	;	91	5B	133	[	123	7B	173	{
28	1C	034	FS	60	3C	074	<	92	5C	134	\	124	7C	174	.
29	1D	035	GS	61	3D	075	=	93	5D	135	]	125	7D	175	}
30	1E	036	RS	62	3E	076	>	94	5E	135	^	126	7E	176	~
31	1F	037	US	63	3F	077	?	95	5F	137	_	127	7F	177	DEL

11 Comprensione della routine di gestione errori

Questo capitolo contiene informazioni generali sulle routine di interrupt e spiega come esse funzionano nel vostro programma logico. Ciascuna routine di interrupt include:

- una panoramica
- una procedura di programmazione
- una descrizione del funzionamento
- una descrizione dei bit associati

Inoltre, ciascuna routine di interrupt contiene un esempio applicativo che mostra la routine in funzione.

Routine di interrupt

Istruzione		Scopo	Pagina
Mnemonico	**Nome**		
	Routine di gestione errori	Offre l'opzione di prevenire un blocco del processore.	**11–2**
STI	Interrupt temporizzato selezionabile	Consente di interrompere automaticamente la scansione del file di programma principale, su base periodica, per eseguire la scansione di un file di routine specifico.	**11–7**
DII	Interrupt di ingressi discreti	Consente al processore di eseguire una subroutine quandola sequenza dei bit di ingresso di una scheda I/O discreta corrisponde ad un valore di confronto da voi programmato.	**11-19**
ISR	Inerrupt di I/O	Consente ad un modulo I/O speciale di interrompere il ciclo operativo normale di un processore per eseguire la scansione di uno specifico file di subroutine.	**11-30**

Panoramica della routine di gestione errori

ML1000	Fixed	5/01	5/02	5/03	5/04
✓			✓	✓	✓

La routine di gestione errori offre l'opportunità di prevenire il blocco di un processore quando si verifica uno specifico errore utente. Il file viene eseguito quando si verifica un qualsiasi errore utente recuperabile e non recuperabile. Il file non viene eseguito per gli errori non utente.

Potete fare questo programmando una subroutine ladder, quindi specificando quella subroutine come routine di gestione errori nella parola S:29 del file di stato. In questo modo potete gestire una quantità di errori utente, come indicato nell'esempio a pagina 11–4.

Gli errori vengono classificati come errori utente recuperabili ed non recuperabili, ed errori non utente. Un elenco completo degli errori è contenuto nelle appendici A e B, rispettivamente per i controllori MicroLogix 1000 ed i processori SLC .

Errori non utente	Errori utente non recuperabili	Errori utente recuperabili
La routine di gestione errori non viene eseguita.	La routine di gestione errori viene eseguita per 1 scansione. **Nota:** potete iniziare un'istruzione MSG su un altro nodo per identificare la condizione dell'errore del processore.	La routine di gestione errori può annullare l'errore azzerando il bit S:1/13.

Dati dei file di stato salvati

I dati nelle seguenti parole vengono salvati al passaggio alla subroutine utente e riscritti all'uscita dalla subroutine.

- S:0 Flag aritmetici
- Registro matematico S:13 e S:14
- Registro di indice S:24

Creazione di una routine di gestione errori

Per usare la subroutine errori utente:

1. Create un file di subroutine:
   - la gamma valida per il processore SLC va da 3 a 255
   - per il Micro Logix 1000 è designato il file 3
2. Immettete il numero di file nella parola S:29 del file di stato.

Nota *Non è richiesta alcuna azione per gli utenti MicroLogix 1000. S:29 è riservata.*

Funzionamento del processore SLC

Il verificarsi di errori utente recuperabili o non recuperabili induce il processore a leggere S:29 e ad eseguire il numero di subroutine conteunto in S:29. Se l'errore è recuperabile, la routine può essere usata per correggere il problema ed azzerare il bit di errore S:1/13. Il processore continua quindi nella modalità Esecuzione REM.

Per gli errori non utente la routine non viene eseguita.

Le parole S:20 e S:21 possono essere esaminate nella routine di gestione errori per individuare esattamente il numero di file e di ramo dove si è verificato l'errore. Se l'errore si è verificato fuori dalla scansione ladder, questo valore contiene il numero di ramo dove si trova l'istruzione TND, END o REF. Utilizzate le parole S:20 e S:21 con la routine di gestione errori di protezione all'accensione per determinare il punto esatto dello spegnimento precedente. Fate riferimento al capitolo 1 in questo manuale per ulteriori informazioni circa il bit S:1/9.

Nota *Per i processori SLC 5/02, dovete salvare il programma con la prova a passo singolo selezionata per poter attivare S:20 e S:21.*

Per i processori SLC 5/03 e SLC 5/04, se il programma contiene quattro istruzioni di messaggio con impostato il bit Funzionamento continuativo (CO), l'istruzione di messaggio della routine di gestione errori non viene eseguita.

Funzionamento del processore Micro Logix

Il verificarsi di un errore utente recuperabile o non recuperabile causa l'esecuzione del file 3. Se l'errore è recuperabile, la routine può essere usata per correggere il problema ed azzerare il bit di errore S:1/13. Il processore continua quindi nella modalità Esecuzione REM .

La routine non viene eseguita per gli errori non utente.

Esempio applicativo della routine di gestione errori

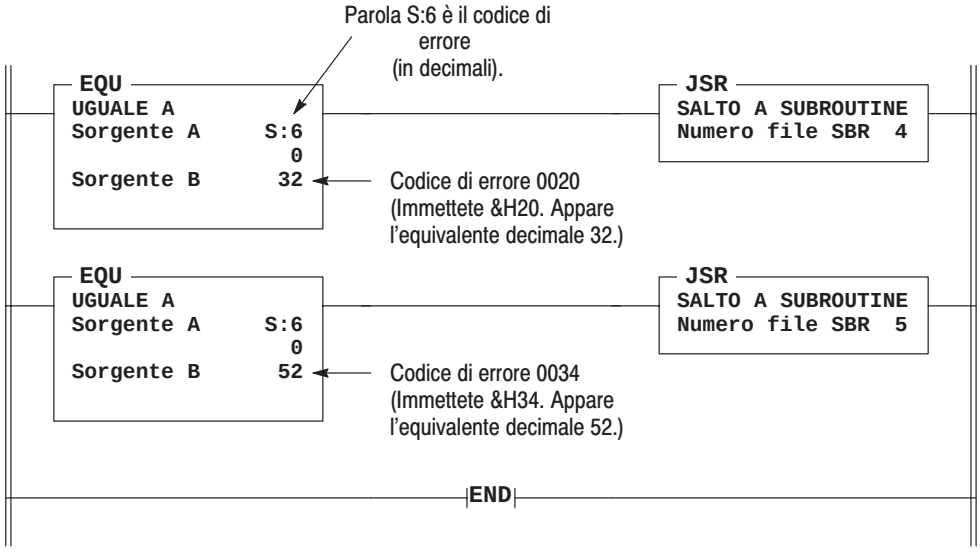
Supponiamo che abbiate un programma nel quale volete controllare gli errori gravi 0020 **(ERRORE NON GRAVE A FINE SCANSIONE)** e 0034 **(VALORE NEGATIVO NEL PRESET O ACCUMULATORE DI UN TIMER)** con le seguenti condizioni:

- Prevenire il blocco del processore se il bit trappola di overflow S:5/0 è impostato. Permettere il blocco di un processore quando S:5/0 è impostato per più di cinque volte.
- Prevenire il blocco di un processore se il valore dell'accumulatore del timer T4:0 diventa negativo. Portare il valore negativo dell'accumulatore a zero. Attivare un'uscita per indicare che l'accumulatore è diventato negativo una o più volte.
- Permettere il blocco del processore per tutti gli altri errori utente.

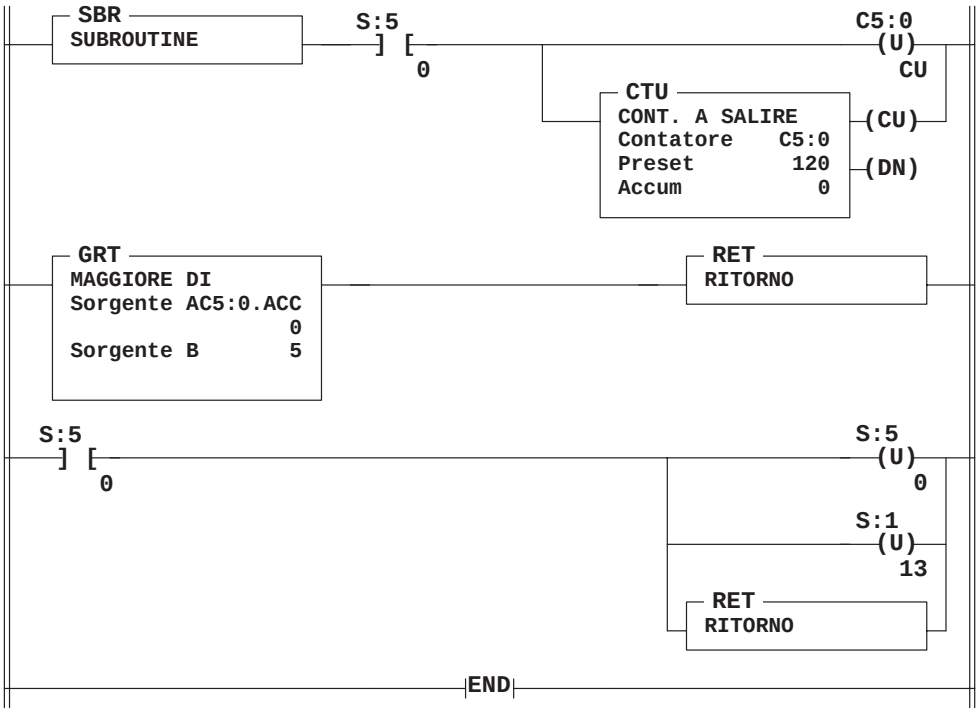
Un possibile metodo per fare questo è indicato nelle figure che seguono. La routine di gestione errori viene designata come file 3.

Quando si verifica un errore utente recuperabile o non recuperabile, il processore effettua la scansione del file 3. Il processore salta al file 4 se il codice di errore è 0020 e salta al file 5 in caso di codice di errore 0034. Per tutti gli altri errori recuperabili ed non recuperabili, il processore esce dalla routine di gestione errori ed arresta il funzionamento in modalità Errore.

Routine di gestione errori – File 3 di subroutine



File di subroutine 4 – Eseguito a causa dell’errore 0020

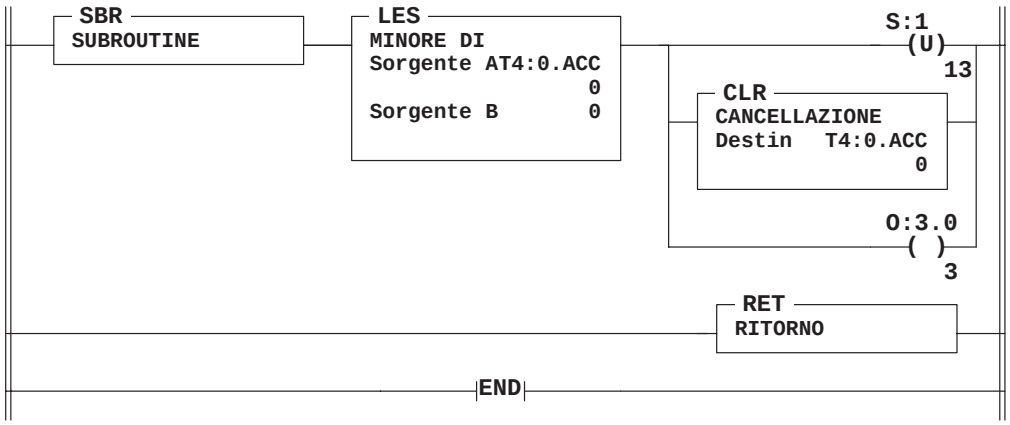


Se il bit trappola di overflow S:5/0 è impostato, il contatore C5:0 aumenta.

Se il conteggio di C5:0 è 5 o meno, il bit trappola di overflow S:5/0 viene azzerato, il bit S:1/13 di arresto errore grave viene azzerato ed il processore rimane nella modalità Esecuzione REM. Se il conteggio è maggiore di 5, il processore imposta i bit S:5/0 e S:1/13 e passa nella modalità Errore.

Questo file di subroutine viene eseguito anche quando è impostato il bit di errore del registro di controllo S:5/2. In questo caso, il processore viene posto nella modalità Errore.

File di subroutine 5 – Eseguito a causa dell'errore 0034



Se il valore dell'accumulatore del timer T4:0 è negativo, viene sganciato il bit di arresto per errore grave S:1/13, evitando al processore di entrare nella modalità Errore. Allo stesso tempo, il valore dell'accumulatore T4:0 ACC viene portato a zero e l'uscita O:3.0/3 viene attivata. Il codice di errore 0034 viene indicato nella visualizzazione del file di stato.

Se il valore prefissato del timer T4:0 è negativo, S:1/13 rimane impostato ed il processore passa nella modalità Errore (O:3.0/3 viene azzerato se impostato in precedenza). Inoltre, se il valore prefissato o quello dell'accumulatore di qualsiasi altro timer nel programma dovesse essere negativo, S:1/13 viene impostato ed il processore passa alla modalità Errore. Se impostato in precedenza, O:3.0/3 viene azzerato.

Panoramica degli interrupt temporizzati selezionabili

ML1000	Fixed	5/01	5/02	5/03	5/04
		✓	✓	✓	✓

Questa funzione consente di interrompere automaticamente la scansione del processore, su base periodica, per eseguire la scansione di un file di subroutine specifico. Successivamente il processore riprende l'esecuzione dal punto di interruzione.

Questa sezione descrive:

- la procedura di programmazione STI
- il funzionamento della STI
- i parametri STI
- le istruzioni STD e STE
- l'istruzione STS

Procedura di base per la programmazione della funzione STI

Per utilizzare la funzione STI nel vostro file applicativo:

1. Create un file di subroutine ed immettete i rami ladder desiderati. Questo è il file della subroutine STI.

- La gamma valida dei processori SLC è 2–355
- Per i controllori MicroLogix 1000 è designato il file 5

2. Processori SLC
Immettete il numero del file della subroutine STI nella parola S:31 del file di stato. Per ulteriori informazioni, fate riferimento a pagina B-57 nel presente manuale. Un numero di file zero disattiva la funzione STI.

3. Immettete il valore prefissato (il periodo di tempo tra gli interrupt successivi) nella parola S:30 del file di stato. Per ulteriori informazioni fate riferimento a pagina A-17, per i controllori Micrologix 1000, o B-57, per i processori PLC.

- Per i processori SLC 5/02 e MicroLogix 1000, la gamma è 10-2550ms (immessa per incrementi di 10ms). Un valore prefissato zero disabilita la funzione STI.

- Per i processori SLC 5/03 e SLC 5/04 la gamma è 1-32.767ms (immessa per incrementi di 1ms). Un valore prefissato zero disattiva la funzione STI. Per ulteriori informazioni sul bit di risoluzione STI S:2/10, fate riferimento all'Appendice B nel presente manuale.

Nota *Il valore prefissato deve essere un tempo superiore a quello di esecuzione del file di subroutine STI, altrimenti si verifica un errore minore. Per tutti i processori, verranno impostati il bit STIdi attesa ed il bit Overrun S:5/10. Inoltre, per i processori SLC 5/03 e SLC 5/04 e i controllori MicrLogix 1000 viene impostato l'ultimo bit di STI.*

Funzionamento

Dopo aver ripristinato il programma ed essere passati alla modalità Esecuzione REM, STI inizia il funzionamento come segue:

1. Il timer dell'STI comincia la temporizzazione.

2. Alla scadenza dell'intervallo STI, il timer STI viene azzerato, la scansione del processore viene interrotta e viene eseguita la scansione del file della subroutine STI.

3. Se durante l'esecuzione di una subroutine STI si verifica un altro interrupt STI, viene impostato il bit STI di attesa.

4. Se mentre l'STI è in attesa il timer STI scade, viene impostato il bit di perdita STI (per i processori SLC 5/02, viene impostato il bit di Overrun).

5. Quando la scansione della subroutine STI è completata, riprende la scansione del file del programma principale dal punto in cui era stata interrotta, a meno che non sia in sospeso un STI. In questo caso viene immediatamente rieseguita la scansione della subroutine.

6. Il ciclo si ripete.

Per l'identificazione della subroutine STI, includete un'istruzione INT come prima istruzione.

Contenuto della subroutine STI

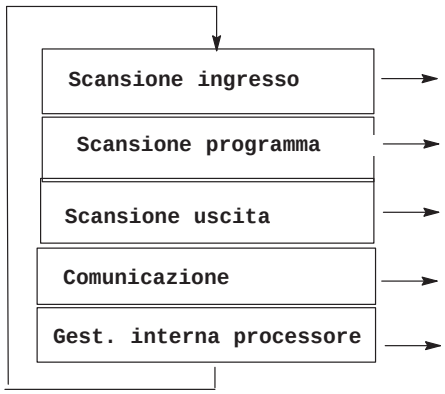
La subroutine STI contiene i rami della logica applicativa. Potete programmare qualsiasi istruzione all'interno della subroutine STI, eccetto l'istruzione TND, REF, o SVC. Se l'applicazione richiede un aggiornamento immediato dei punti di ingresso e di uscita sono necessarie le istruzioni IIM o IOM in un'istruzione STI . Terminate la subroutine STI con un'istruzione RET.

La profondità dello stack JSR è limitata a 3. Da una subroutine STI potete richiamare altre subroutine fino ad un livello di profondità 3.

Latenza e manifestazioni di un interrupt

La latenza dell'interrupt è l'intervallo di tempo tra la scadenza STI e l'inizio della subroutine di interrupt. Le interruzioni STI possono avvenire in qualsiasi punto del programma, ma non necessariamente allo stesso punto su interrupt successivi. La tabella che segue mostra l'interazione tra un interrupt ed il ciclo di funzionamento di un processore.

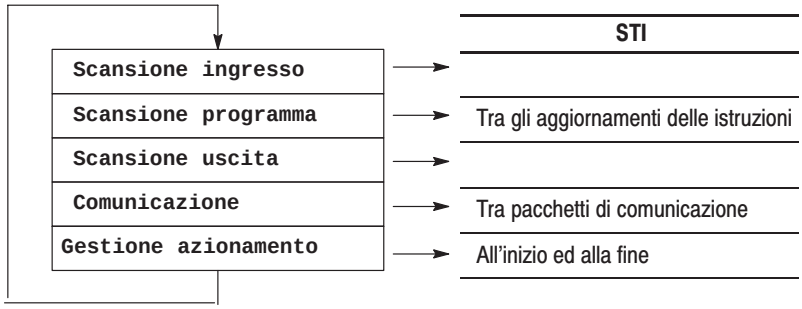
Processori SLC



Eventi nel ciclo di funzionamento del processore

SLC 5/02 STI	SLC 5/03 e SLC 5/04 STI con il bit S:33/8 impostato	SLC 5/03 e SLC 5/04 STI con il bit S:33/8 azzerato
Tra gli aggiornamenti degli slot	Tra gli aggiornamenti delle parole	Tra gli aggiornamenti degli slot
Tra gli aggiornamenti delle istruzioni	Tra gli aggiornamenti delle parole	Tra gli aggiornamenti dei rami
Tra gli aggiornamenti degli slot	Tra gli aggiornamenti delle parole	Tra gli aggiornamenti degli slot
Tra pacchetti di comunicazione	Tra aggiornamenti dei pacchetti delle parole	Tra i pacchetti di comunicazione
All'inizio ed alla fine	Tra gli aggiornamenti delle parole	Tra gli aggiornamenti delle parole

Microazionamento



Eventi nel ciclo di funzionamento del processore

Notate che il tempo di esecuzione STI si somma direttamente al tempo di scansione generale. Durante il periodo di latenza, il processore esegue operazioni che non possono essere interrotte dalla funzione di interrupt STI.

I periodi di latenza sono:

- Gli interrupt dei processori SLC 5/02 e Micrologix 1000 vengono evasi entro un massimo di 2,4 ms.
- Processore SLC 5/03 e SLC 5/04 – Se un interrupt si verifica quando il processore sta eseguendo un aggiornamento di slot a parole multiple e la subroutine di interrupt accede allo stesso slot, il trasferimento a parole multiple arriva a completamento prima dell'accesso allo slot della subroutine di interrupt. Il bit di latenza interrupt (S:33/8) del processore 5/03 funziona come segue:
  - Quando il bit è impostato (1), gli interrupt vengono evasi entro il tempo di latenza di interrupt. Fate riferimento all'appendice B per ulteriori informazioni su come calcolare la latenza di un interrupt.
  - Quando il bit è annullato (0), le istruzioni INT vengono evase sulla base del tempo di esecuzione del ramo, slot e pacchetto.

Lo stato di default è annullato (0). Per determinare la latenza di interrupt con il bit S:33/8 annullato, dovete calcolare il tempo di esecuzione di ciascun ramo del programma. Utilizzate il tempo di esecuzione più lungo più 500µs come latenza massima dell'interrupt. Fate riferimento all'appendice B per ulteriori informazioni su come calcolare la latenza di un interrupt.

Priorità degli interrupt

Le priorità di un interrupt per i processori SLC 5/02, SLC 5/03 e SLC 5/04 sono:

Controllore MicroLogix 1000	Processore SLC 5/02	Processori SLC 5/03 e SLC 5/04
1. Routine di gestione errori	1. Routine di gestione errori	1. Routine di gestione errori
2. Contatore ad alta velocità	2. Subroutine STI	2. Interrupt di ingresso discreto (DII)
3. Subroutine STI	3. Subroutine di interrupt (ISR)	3. Subroutine STI
		4. Subroutine di interrupt (ISR)

Un interrupt in esecuzione può essere interrotto solamente da un interrupt con una priorità maggiore.

Dati del file di stato memorizzati

I dati nelle seguenti parole vengono salvati passando alla subroutine STI e riscritti uscendone.

- S:0 Flag aritmetici
- S:13 e S:14 Registro matematico
- S:24 Registro indice

Parametri dell'STI

Alla funzione STI vengono associati i seguenti parametri. Questi parametri hanno gli indirizzi del file di stato descritti di seguito, oltre che nell'Appendice A e nell'Appendice B del presente manuale.

- **Numero di file (Parola S:31)** – Può essere qualsiasi numero da 3 a 255. Un valore zero disabilita la funzione STI, mentre un numero non valido genera un errore 0023. *Questa parola non si applica ai controllori Micrologix 1000.*
- **Valore prefissato (Parola S:30)** – Si tratta del tempo tra ciascun punto iniziale delle scansioni successive del file STI. Può essere qualsiasi valore da 10 a 2550 millisecondi. Immettete un valore da 1 a 255, che si traduce in un valore prefissato da 10 a 2550ms. Un valore zero disabilita la funzione dell'STI, mentre un tempo non valido genera l'errore 0024.

Se la funzione STI viene iniziata nella modalità Esecuzione REM caricando i registri di stato, l'interrupt comincia a temporizzare dalla fine della scansione del programma durante la quale sono stati caricati i registri di stato.

Solo SLC 5/03 e *SLC 5/04* – Se viene impostato S2:2/10, il tempo è espresso in incrementi di 1 ms. Se il bit è a zero, gli incrementi sono di 10ms.

- **Bit di attesa STI (S:2/0)** – Questo bit viene impostato quando il timer dell'STI è scaduto e la subroutine STI è in attesa di esecuzione. Viene azzerato all'inizio della routine STI, all'esecuzione di un'istruzione STS vera, all'accensione ed all'uscita dalla modalità Esecuzione REM o modalità TEST.

Solo SLC 5/02 – Il bit di attesa STI non viene impostato se il timer STI scade durante l'esecuzione della routine di gestione errori.

Solo SLC 5/03 e SLC 5/04 – Il bit viene impostato anche quando il timer STI scade durante l'esecuzione della subroutine DII o della routine di gestione errori.

- **Bit di abilitazione STI (S:2/1)** – Il valore di default è 1 (impostato). Quando nella parola S:31 è presente un numero di file tra 3 e 255 e nella parola S:30 un valore prefissato tra 1 e 255, il bit di abilitazione permette la scansione del file STI. Se il bit viene azzerato dall'istruzione STD, la scansione non avviene più. Se il bit viene impostato da un'istruzione STE o STS, la scansione è nuovamente permessa. Il bit di abilitazione abilita/disabilita solamente la scansione della subroutine STI, ma non incide sul timer STI. L'istruzione STS incide sia sul bit che sul timer STI. Lo stato di default è abilitato (1). Se questo bit viene impostato o azzerato utilizzando l'istruzione STE, STD o STS, l'abilitazione/disabilitazione è valida immediatamente. Se invece viene impostato nel programma utente usando un'istruzione diversa da STE, STD o STS, è valida alla prossima fine di scansione.

  Controllore MicroLogix 1000 – Questo bit viene impostato o azzerato utilizzando un'istruzione STS, STE o STD. Se impostato, consente l'esecuzione della STI se il punto prefissato della STI S:30 non è zero. Se azzerato, quando si verifica un interrupt, la subroutine STI non viene eseguita e viene impostato il bit STI in attesa.

Solo SLC 5/02 – Se il bit viene impostato o azzerato dal programma o dai comandi utente, non è valido fino alla prossima fine di scansione.

Solo SLC 5/03 e SLC 5/04 – Se il bit viene impostato o azzerato dal programma o dai comandi utente, è valido alla scadenza del timer STI oppure alla prossima fine di scansione (qualsiasi delle due avvenga per prima).

- **Bit di esecuzione STI (S:2/2)** – Questo bit viene impostato quando il file STI è sottoposto a scansione ed annullato quando la scansione è completa. Il bit viene annullato anche all'accensione o al passaggio alla modalità Esecuzione REM.
- **Bit di selezione risoluzione STI (S:2/10)** – Questo bit è di default a zero. Se annullato, questo bit seleziona un incremento di 10ms per il valore prefissato della STI (S:30); se impostato, seleziona un incremento di 1ms per lo stesso valore. Per programmare questa funzione, utilizzate la funzione di monitorizzazione dei dati per impostare/azzerare questo bit, oppure indirizzate il bit con il programma ladder.

  Questo bit può essere configurato dall'utente ed è valido alla transizione da una modalità PROGRAMMAZIONE REM ad una ESECUZIONE REM.
- **Bit di overrun (S:5/10)** – Questo bit di errore minore viene impostato ogni volta che il timer STI scade mentre la routine STI è in esecuzione o disabilitata con il bit di sospensione impostato. In questo caso, il timer STI continua a funzionare alla frequenza presente nella parola S30. Se il bit di overrun viene impostato, prendete il provvedimento indicato dall'applicazione, quindi annullate il bit.
- **Bit di perdita STI (Parola S:36/9)** – Questo bit viene impostato ogni volta che si verifica un interrupt STI mentre che il bit di attesa STI è impostato. Se impostato, verrete avvisati che un interrupt STI è andato perso. Ad esempio, l'interrupt è perso perché un interrupt precedente era già in attesa e aspettava di essere eseguito. Esaminate questo bit nel programma utente e prendete il giusto provvedimento se l'applicazione non può tollerare questa condizione. Quindi cancellate il bit con il programma utente in modo da prepararvi per la prossima possibile manifestazione dello stesso errore.

Usate i seguenti rami per inizializzare e misurare il tempo tra due esecuzioni successive di subroutine STI. Il timer 10µs è disponibile anche per gli interrupt DII e I/O. Questo esempio di applicazione può essere usato anche per gli interrupt ad evento I/O o per gli interrupt DII sostituendo S:43 con S:44 o S:45.

```
Listato programma   File processore: FREESTI.ACH          Ramo 2:0
Ramo 2:0
Ponete questo ramo come primo nel vostro programma ladder
principale(file 2 ramo 0).Questo ramo assicura che il tempo degli
interrupt comincia a scorrere ogni volta che si passa alla
modalità di esecuzione.
| Primo                                  Indica                |
| passo                                  inizializzazione      |
|                                        misurazione           |
|                                                              |
|    S:1                                      B3               |
|----][----------------------------------+----(U)---------------+-|
|      15                                |       0              | |
|                                        |      Azzera          | |
|                                        |      registro        | |
|                                        |      ”tic”           | |
|                                        |      da 10us         | |
|                                        | +MOV---------------+ | |
|                                        +-+SPOSTAMENTO       +-+ |
|                                        |Sorgente         0|   |
|                                        |                  |   |
|                                        |Destin       N10:2|   |
|                                        |                 0|   |
|                                        +------------------+   |
```

il programma ladder continua alla pagina successiva

Ramo 4:0
Questo ramo misura il tempo tra esecuzioni di subroutine di interrupt successive.Il numero intero N10:2 contiene il numero di ”intervalli“ da 10 microsecondi che sono trascorsi. Si noti che l’unità di tempo massima misurabile è di 0,32767 secondi.

```
|                                        Determina il numero                      |
|                                        di ”tic” da 10uS                          |
|          Con misurazione              dall’ultimo                                |
|          valida                                                                   |
|               B3                 +SUB---------------+                            |
|--------+----] [-----+------------+SOTTRAZIONE        +-+--------------------+-|
|        |        0    |             |Sorgente A    S:43| |                      | |
|        |             |             |                  0| |                      | |
|        |             |             |Sorgente B   N10:1| |                      | |
|        |             |             |                  0| |                      | |
|        |             |             |Destin       N10:2| |                      | |
|        |             |             |                  0| |                      | |
|        |             |             +------------------+ |                      | |
|        |             |                                  |                      | |
|        |             |                                  |                      | |
|        |             | In caso di                       |                      | |
|        |             | rovesciamento    Normalizza      |                      | |
|        |             | nella base tempi il risultato    |                      | |
|        |             |    S:0      +ADD---------------+ |                      | |
|        |            +----] [-----+SOMMA              +-+                      | |
|        |                    3    |Sorgente A   32767|                          | |
|        |                         |                  |                          | |
|        |                         |Sorgente B   N10:2|                          | |
|        |                         |                  0|                          | |
|        |                         |Destin       N10:2|                          | |
|        |                         |                  0|                          | |
|        |                         +------------------+                          | |
|        |                                                                        | |
|        |                                                  Memorizza il          | |
|        |                                                  valore attuale        | |
|        |                                                  come ultimo           | |
|        |                                            +MOV---------------+ |      | |
|       +-----------------------------------------------+SPOSTAMENTO        +-+ |
|        |                                            |Sorgente      S:43| | |
|        |                                            |                  0| | |
|        |                                            |Destin       N10:1| | |
|        |                                            |                  0| | |
|        |                                            +------------------+ | |
|        |                                                                 | |
|        |                                                                 | |
|        |                                            Azzera bit di        | |
|        |                                            errore di overflow   | |
|        |                                               S:5               | |
|       +-----------------------------------------------(U)---------------+ |
|                                                          0                |
```

```
Ramo 4:99
Ponete questo ramo come ultimo della subroutine di interrupt. In questo modo la
subroutine sa quando il valore in N10:2 è valido.
|                                                          Indica misurazione
|                                                          valida                |
|                                                                          B3    |
|-------------------------------------------------------------------------(L)-----|
|                                                                           0    |
```

Nota *Prima di passare alla modalità ESECUZIONE, impostate il bit precedente di selezione di overflow matematico (S:14).*

Istruzioni STD e STE

ML1000	Fixed	5/01	5/02	5/03	5/04
✓			✓	✓	✓

Le istruzioniSTD e STE vengono utilizzate per creare delle zone in cui *non si possono* verificare degli interrupt STI.

Istruzioni STD e STE

Le istruzioniSTD e STE vengono utilizzate per creare delle zone in cui *non si possono* verificare degli interrupt STI.

Disabilitazione temporizzata selezionabile – STD

Quando è vera, questa istruzione azzera il bit di abilitazione dell'STI ed evita l'esecuzione della subroutine STI. Quando la condizione del ramo diventa falsa, il bit di abilitazione STI rimane azzerato fin quando non viene eseguita un'istruzione STS o STE. Il timer STI continua a funzionare mentre mentre il bit di abilitazione è azzerato.

Abilitazione temporizzata selezionabile – STE

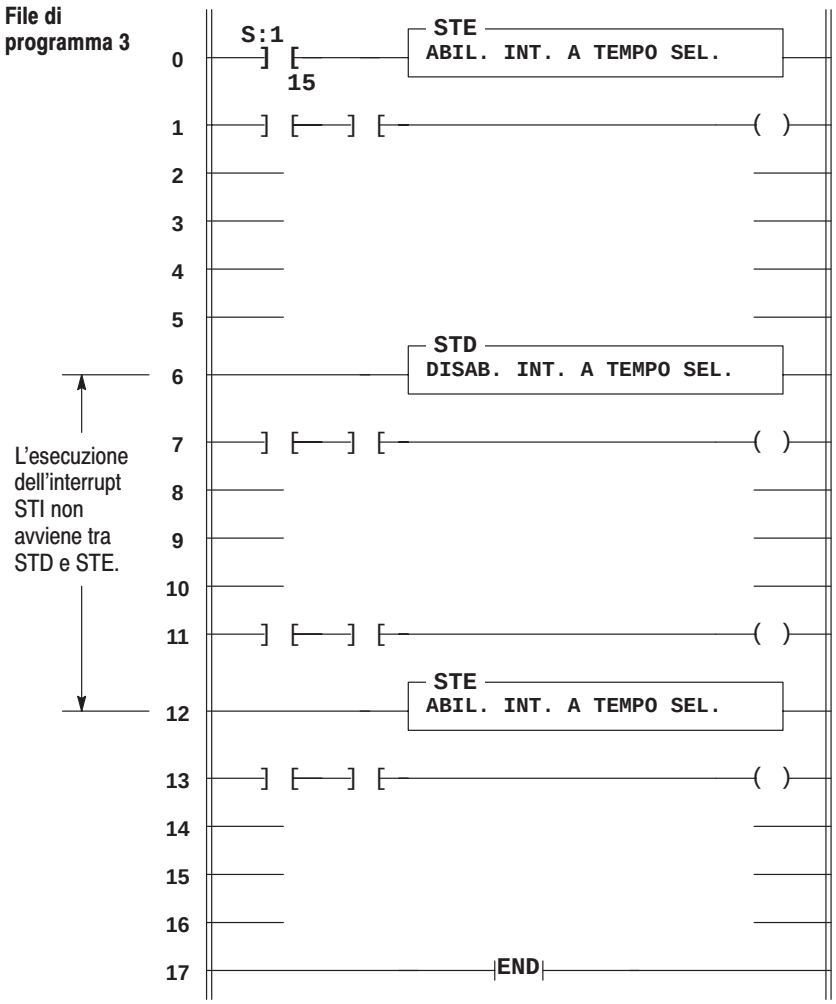
Questa istruzione, ad una transizione del ramo da falso a vero, imposta il bit di abilitazione dell'STI e permette l'esecuzione della subroutine STI. Quando la condizione del ramo diventa falsa, il bit di abilitazione STI rimane impostato fino a quando non viene eseguita un'istruzione STD vera. Questa istruzione non incide sul funzionamento del timer o del valore prefissato dell'STI. Quando viene impostato il bit di abilitazione, la prima esecuzione della subroutine STI può avvenire con un ritardo pari ad una qualsiasi frazione del ciclo di temporizzazione fino al massimo di un ciclo completo.

Esempio STD/STE

Nel programma che segue, la funzione STI è attiva. Le istruzioni STD e STE nei rami 6 e 12 vengono incluse nel programma ladder per evitare l'esecuzione della subroutine STI in qualsiasi punto nei rami da 7 a 11.

L'istruzione STD (ramo 6) azzera il bit di abilitazione dell'STI e l'istruzione STE (ramo 12) imposta nuovamente il bit di abilitazione. Il timer dell'STI funziona e potrebbe scadere nella zona STD, impostando il bit di sospensione S:2/0 ed il bit di overrun S:5/10.

Il bit di prima scansione S:1/15 e l'istruzione STE nel ramo 0 vengono inclusi per assicurare che la funzione STI venga inizializzata dopo aver acceso e spento. Includete questo ramo ogni volta che il programma contiene una zona STD/STE o un'istruzione STD.



Avviamento Temporizzato Selezionabile (STS)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓			✓	✓	✓

```
STS
AVVIO INTERR. A TEMPO SEL
File
Tempo  [x 10ms]
```

Utilizzate l'istruzione STS per condizionare l'avviamento del timer dell'STI passando alla modalità Esecuzione REM, piuttosto che utilizzare l'avviamento automatico. Potete inoltre utilizzarla per impostare o cambiare il numero di file o valore prefissato/frequenza della routine STI che verrà eseguita quando il timer dell'STI scade.

Questa istruzione non è necessaria per la configurazione di una normale applicazione di interrupt STI.

L'istruzione STS richiede di immettere due parametri, il numero di file STI ed il valore prefissato STI. Con una esecuzione del ramo vero, questa istruzione immette il numero di file ed il valore prefissato nel file di stato (S:31, S:30), sovrascrivendo i dati esistenti. Allo stesso tempo, il timer dell'STI viene ripristinato e comincia la temporizzazione; alla scadenza avviene l'esecuzione della subroutine STI. Quando la condizione del ramo diventa falsa, la funzione STI rimane abilitata col valore prefissato e con il numero di file immesso nell'istruzione STS.

Nota

Solo SLC 5/03 e SLC 5/04 – L'istruzione STS utilizza l'impostazione del bit di risoluzione STI S:2/10 per determinare la base tempo da utilizzare nell'esecuzione dell'istruzione STS.

Panoramica dell'interrupt di ingressi discreti

ML1000	Fixed	5/01	5/02	5/03	5/04
				✓	✓

Utilizzate l'Interrupt di ingresso discreto (DII) per applicazioni con processo ad alta velocità o qualsiasi applicazione che deve rispondere velocemente ad un evento. Questa istruzione permette ai processori SLC 5/03 e SLC 5/04 di eseguire una subroutine ladder quando l'insieme dei bit di ingresso di una scheda I/O discreta corrisponde ad un valore di comparazione programmato.

Il file di stato contiene sei valori di bit e sei di parola utilizzati per programmare e monitorizzare la funzione DII. DII non richiede istruzioni logiche ladder per la configurazione; basta programmare la DII per esaminare la sequenza dei bit di ingresso di qualsiasi singolo slot di I/O che contenga qualsiasi scheda di ingresso discreta (IG16, IV16, IB8, IB32 ecc.). Quando l'insieme dei bit di ingresso corrisponde al valore di comparazione, l'accumulatore viene aumentato. L'accumulatore DII conta fino al valore prefissato ed una volta generato l'interrupt, torna immediatamente indietro e ricomincia a contare da zero.

Durante la scansione di una subroutine DII, potete riconfigurare la DII affinché cerchi un evento completamente diverso, facilitando un DII sequenziale. DII può essere programmato per confrontare ciascun punto di ingresso sia nello stato alto (1) che in quello basso (0). L'accumulatore viene aumentato al momento della transizione dell' ingresso che realizza l'uguaglianza tra i punti di ingresso ed il valore di comparazione.

Se l'applicazione richiede un aggiormìnamento immediato dei punti di ingresso o di uscita nella subroutine DII sono necessarie le istruzioni IIM o IOM. Concludete la subroutine DII con un'istruzione NET.

Procedura di base per la programmazione della funzione DII

Per utilizzare la funzione DII con il file del programma principale:

1. Create un file di subroutine (da 3 a 255) ed immettete i rami ladder desiderati; questo è il file di subroutine DII.
2. Immettete il numero dello slot di ingresso (parola S:47).
3. Immettete la maschera dei bit (parola S:48).
4. Immettete il valore di confronto (parola S:49).

5. Immettete il valore prefissato (parola S:50).

6. Immettete il numero del file della subroutine nella parola S:46 del file di stato (pagina B–69). Un numero di file uguale a zero disattiva la funzione DII.

Nota

Utenti PLC – La differenza principale tra DII e PLC 5/40 PII è che la DII richiede che tutte le transizioni stabilite avvengano prima della generazione di un conteggio, mentre PII richiede che si verifichi solo una transizione stabilita. Inoltre, il termine PLC "conteggio" viene inteso come "valore prefissato" nella DII.

Esempio

La DII può essere programmata per contare articoli su un nastro ad alta velocità. Ogni volta che cento articoli passano davanti ad una fotocellula, viene eseguita la subroutine DII. Quest'ultima utilizza le istruzioni I/O immediati per imballare i prodotti.

Funzionamento

Dopo aver ripristinato il programma ed essere passati alla modalità Esecuzione REM, DII comincia a funzionare come segue:

Modalità contatore

Questa modalità è attiva quando il valore prefissato (S:50) contiene un valore maggiore di 1.

1. La DII legge il primo byte di dati di ingresso della scheda di ingresso discreta selezionata almeno una volta ogni 100µs.① Notate come questa "interrogazione" dei dati di ingresso non ha effetto sul tempo di scansione del processore.

2. Quando i dati di ingresso corrispondono al valore mascherato programmato, l'accumulatore viene aumentato di uno; il prossimo conteggio si verifica quando i dati di ingresso passano allo stato di non corrispondenza e quindi nuovamente a quello di corrispondenza.

3. Quando l'accumulatore raggiunge o eccede il valore prefissato, tra 1 e 32.767, viene generato l'interrupt.

4. Viene eseguita la subroutine DII.

5. Il ciclo si ripete.

Modalità evento

Questa modalità è attiva quando il valore prefissato (S:50) contiene 0 o 1.

1. DII legge il primo byte dei dati di ingresso di una scheda di ingresso discreta selezionata almeno una volta ogni 100µs.① Notate come questa "interrogazione" dei dati di ingresso non ha effetto sul tempo di scansione del processore.

2. Quando i dati di ingresso corrispondono al valore mascherato programmato, viene generato l'interrupt.

3. Viene eseguita la subroutine DII.②

4. Il ciclo si ripete.①

① Dovete aggiungere un tempo di latenza interrupt alla transizione finale oppure al conteggio che causa l'esecuzione della subroutine di interrupt.

② DII continua a confrontare i dati di ingresso al valore mascherato programmato durante l'esecuzione della subroutine DII.

Contenuto della subroutine DII

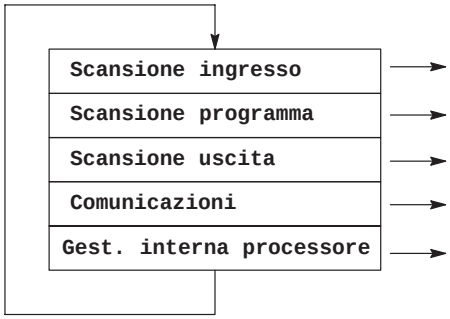
Per l'identificazione della subroutine DII utilizzate l'istruzione INT come la prima istruzione del primo ramo.

La subroutine DII contiene i rami della logica dell'applicazione. Potete programmare qualsiasi istruzione dentro la subroutine DII, eccetto le istruzioni TND, REF o SVC. Le istruzioni IIM o IOM sono necessarie in una subroutine DII se l'applicazione richiede un aggiornamento immediato dei punti di ingresso o di uscita. Teminate la subroutine DII con un'istruzione RET.

La profondità dello stack JSR è limitata a 3; dalla subroutine DII potete richiamare altre subroutine fino ad un livello di profondità 3.

Latenza e manifestazioni di interrupt

La latenza dell'interrupt è l'intervallo tra il rilevamento DII e l'inizio della subroutine di interrupt. Gli interrupt DII possono verificarsi in qualsiasi punto del programma, ma non necessariamente allo stesso punto per interrupt successive. Gli interrupt possono verificarsi tra le istruzioni del programma, all'interno della scansione di I/O (tra gli slot) o durante l'evasione dei pacchetti di comunicazione. La tabella che segue mostra l'interazione tra un interrupt ed il ciclo di funzionamento del processore.



Eventi nel ciclo di funzionamento del processore

DII	DII con il bit S:33/8 impostato	DII con il bit S:33/8 annullato
Tra gli aggiornamenti degli slot	Tra gli aggiorn. delle parole	Tra gli aggiornamenti degli slot
Tra gli aggiorn.delle istruzioni	Tra gli aggiorn. delle parole	Tra gli aggiornamenti dei rami
Tra gli aggiornamenti degli slot	Tra gli aggiorn. delle parole	Tra gli aggiornamenti degli slot
Tra pacchetti di comunicazione	Tra aggiorn. di pacchetti di parole	Tra pacchetti di comunicazione
All'inizio ed alla fine	Tra gli aggiorn. delle parole	Tra gli aggiorn. delle parole

Se un interrupt si verifica mentre il processore SLC 5/03 o SLC 5/04 sta eseguendo un aggiornamento di slot con parole multiple e la subroutine di interrupt accede allo stesso slot, il trasferimento di parole multiple viene completato prima di eseguire l'accesso allo slot della subroutine di interrupt.

Notate che il tempo di esecuzione DII si somma direttamente al tempo di scansione generale. Durante il periodo di latenza, il processore esegue operazioni che non possono essere disturbate da una funzione di interrupt DII. Il bit di Controllo Latenza dell'interrupt di ingresso discreto (S:33/8) funziona come segue:

- Quando viene impostato il bit (1) gli interrupt vengono evasi entro 500µs.
- Quando il bit viene annullato (0), l'evasione entro 500µs non viene rispettata. Quando il bit S:33/8 viene annullato (0), gli interrupt dell'utente si verificano tra i rami e gli aggiornamenti degli slot di I/O.

Lo stato di default è annullato (0). Per determinare la latenza dell'interrupt con il bit S:33/8 annullato, dovete calcolare il tempo di esecuzione di ciascun ramo nel programma. Fate riferimento all'appendice B per ottenere ulteriori informazioni su come calcolare la latenza dell'interrupt.

Priorità degli interrupt

Le priorità dell'interrupt per i processori SLC 5/03 e SLC 5/04 sono:

1. routine di gestione errori
2. Interrupt di ingresso discreto (DII)
3. Subroutine STI
4. Subroutine di interrupt di I/O

Una subroutine di interrupt in esecuzione può essere interrotta solamente dalla routine di gestione errori.

Dati del file di stato memorizzati

I dati contenuti nelle seguenti parole vengono memorizzati passando alla subroutine DII e riscritti uscendone.

- S:0 Flag aritmetici
- S:13 e S:14 Registro matematico
- S:24 Registro indice

Possibilità di riconfigurazione

Potete riconfigurare la DII interamente o in parte, secondo il parametro o i parametri scelti. Potete riconfigurare alcuni dei parametri scrivendo il nuovo valore sopra quello vecchio; altri valori richiedono l'impostazione del bit di riconfigurazione oltre alla scrittura del nuovo valore. L'interrupt DII è non ritentivo e si riconfigura sempre da sè passando alla modalità Esecuzione REM. Fate riferimento alla sezione successiva "Parametri DII" per ulteriori dettagli circa la riconfigurazione di ciascun parametro.

Esempio

La DII può essere programmata in modo da contare oggetti su un nastro ad alta velocità. Ogni volta che 100 oggetti passano per una fotocellula, viene eseguita la subroutine DII, che a sua volta utilizza le istruzioni di I/O immediato per confezionare i prodotti.

Se volete variare il numero di oggetti confezionati insieme, cambiate il numero nel parametro prestabilito del DII facendo uso dell'istruzione MOV (trasferimento).

Parametri DII

I seguenti parametri sono associati alla funzione DII; contengono gli indirizzi del file di stato descritti in questa sezione e nell'appendice B del presente manuale.

- **Bit di attesa DII (S:2/11)** – Quando impostato, questo bit indica che l'accumulatore DII (S:52) è uguale al valore DII prefissato (S:50) e che il numero di file ladder specificato dal numero di file DII (S:46) è in attesa di essere eseguito. Viene annullato quando il numero di file DII (S:46) comincia l'esecuzione, o all'uscita dalla modalità Esecuzione REM o Prova REM.
- **Bit di abilitazione DII (S:2/12)** – Per programmare questa funzione, utilizzate la funzione di monitorizzazione dati per impostare/annullare questo bit, oppure indirizzate questo bit con il programma ladder. Questo bit nella condizione di default è impostato. Se impostato, permette l'esecuzione della subroutine DII se il file DII è non zero (S:46). Se annullato, quando si verifica l'interrupt, la subroutine DII non viene eseguita e viene impostato il bit di attesa DII. La funzione DII continua ad essere eseguita ogni volta che il file DII (S:46) è non zero. Se viene impostato il bit di attesa, il bit di abilitazione viene esaminato alla fine della scansione successiva.
- **Bit di esecuzione DII (S:2/13)** – Se impostato, questo bit indica che si è verificato un interrupt DII ed è in corso l'esecuzione della subroutine DII. Questo bit viene annullato al completamento della routine DII, all'accensione oppure passando alla modalità Esecuzione REM.
- **Bit di overflow DII (S:5/12)** – Questo bit viene impostato ogni volta che si verifica l'interrupt DII con la subroutine DII ancora in esecuzione, oppure ogni volta che si verifica un interrupt DII durante l'attesa o la disabilitazione.
- **Bit di riconfigurazione (S:33/10)** – Quando questo bit viene impostato (1), indica che alla prossima fine di scansione (END, TND o REF), all'uscita della routine di gestione errori, all'uscita dalla STI ISR, all'uscita dall'evento ISR, o all'uscita del DII ISR successivo:
  - l'accumulatore DII viene azzerato,
  - vengono attribuiti i valori alle parole di stato da S:47 a S:50,
  - il bit di attesa viene azzerato e
  - il bit di riconfigurazione DII viene azzerato.
- **Bit di perdita DII (S:36/8)** – Questo bit viene impostato se si verifica un interrupt DII mentre il bit di attesa DII è impostato.

- **Numero di file (Parola S:46)** – Immettete un numero di file di programma (da 3 a 255) da utilizzare come subroutine di interrupt di ingresso discreto. Scrivete un valore 0 per disabilitare la funzione. Questo valore viene applicato al rilevamento del bit di riconfigurazione DII, a ciascuna uscita da DII ISR, e ad ogni fine della scansione (END, TND, o REF). Zero disabilita il funzionamento.
- **Numero di slot (Parola S:47)** – Immettete il numero di slot (da 1 a 30) da utilizzare come subroutine di interrupt di ingresso discreto. Il valore zero disabilita la funzione. Questo numero viene applicato al rilevamento del bit di riconfigurazione DII oppure al passaggio alla modalità Esecuzione REM.
- **Maschera dei bit (Parola S:48)** – Immettete un valore a mappa di bit che corrisponda ai bit da monitorizzare sul modulo di I/O discreto. Nella funzione DII vengono utilizzati solamente i bit da 0 a 7. L'impostazione di un bit indica che volete includere il bit nel confronto dell'insieme dei bit della scheda di I/O discreta con il valore di comparazione DII (S:49). Questo valore viene applicato al rilevamento del bit di riconfigurazione DII, a ciascuna uscita DII ISR ed a ciascuna fine di scansione (END, TND, o REF).
- **Valore di comparazione (Parola S:49)** – Configurazione dinamica. Immettete un valore mappato a bit che corrisponda all'insieme dei bit da verificarsi sulla scheda di I/O discreta perché avvenga un conteggio o un interrupt. Vengono utilizzati solamente i bit da 0 a 7 nella funzione DII. Il bit deve essere impostato (1) oppure annullato (0) per poter soddisfare la condizione di confronto del medesimo. L'interrupt o il conteggio vengono generati dopo l'ultima transizione dei bit del valore di confronto. Questo viene applicato al rilevamento del bit di riconfigurazione DII, a ciascuna uscita da DII ISR ed a ogni fine di scansione (END, TND, o REF).

  Per proteggere da un cambiamento involontario della vostra selezione mediante monitoraggio dati, programmate un'istruzione MOV non condizionata contenente il valore di confronto alla parola S:49.

- **Valore prefissato (Parola S:50)** – Configurazione dinamica. Quando questo valore è uguale a 0 o 1, viene generato un interrupt ogni volta che viene soddisfatto il confronto specificato nelle parole S:48 e S:49. Quando questo valore è tra 2 e 32767, si verifica un conteggio ogni volta che viene soddisfatto il confronto tra bit. Un interrupt viene generato quando il valore dell'accumulatore raggiunge o eccede il valore prefissato. Questo viene applicato al rilevamento del bit di riconfigurazione DII, a ciascuna uscita DII ISR ed a ciascuna fine della scansione (END, TND o REF).

  Per fornire protezione da un'alterazione involontaria della selezione mediante monitoraggio dati, programmate un'istruzione MOV non condizionata contenente il valore prefissato della DII alla parola S:50.

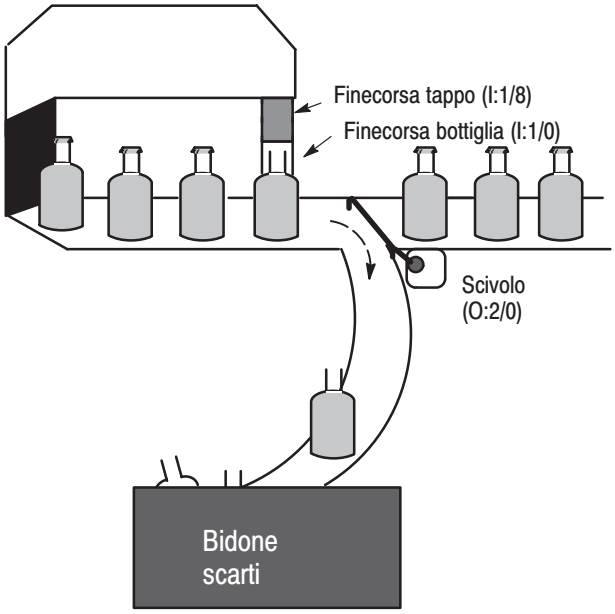
- **Maschera di ritorno (Parola S:51)** – La maschera di ritorno viene aggiornata immediatamente prima di passare alla subroutine DII. Questo valore contiene la mappa a bit dell'ultima transizione dei bit che ha causato l'interrupt. Se si verifica più di una transizione dei bit nello stesso periodo di campionatura DII di 100µs, vengono tutte incluse nella maschera di ritorno. Questa parola viene annullata dal processore uscendo dalla subroutine DII. Utilizzare questo valore per convalidare l'ultima transizione di interrupt che ha generato la corrispondenza della sequenza di ingresso con il valore di comparazione; oppure, durante la riconfigurazione dinamica (in sequenza), utilizzate questo valore all'interno della subroutine DII per aiutare a determinare/convalidare la sua posizione di sequenza.
- **Accumulatore (Parola S:52)** – L'accumulatore DII contiene il numero di conteggi che si sono verificati. Se si verifica un conteggio e l'accumulatore è maggiore di oppure uguale al valore prestabilito, viene generato un interrupt DII.

Per applicazioni che misurano la frequenza di impulsi DII in entrata facendo uso di una STI (Interrupt temporizzato selezionabile), l'SLC 5/03 OS301 e successivi aggiornano l'accumulatore DII prima di eseguire il primo ramo della subroutine STI.

Esempio applicativo di interrupt di ingresso discreto

Il seguente esempio mostra come utilizzare l'interrupt di ingresso discreto per controllare un'applicazione ad alta velocità. Nell'esempio la funzione DII viene utilizzata per assicurare che tutte le bottiglie escano da un macchinario di imbottigliamento e chiusura con i tappi applicati.

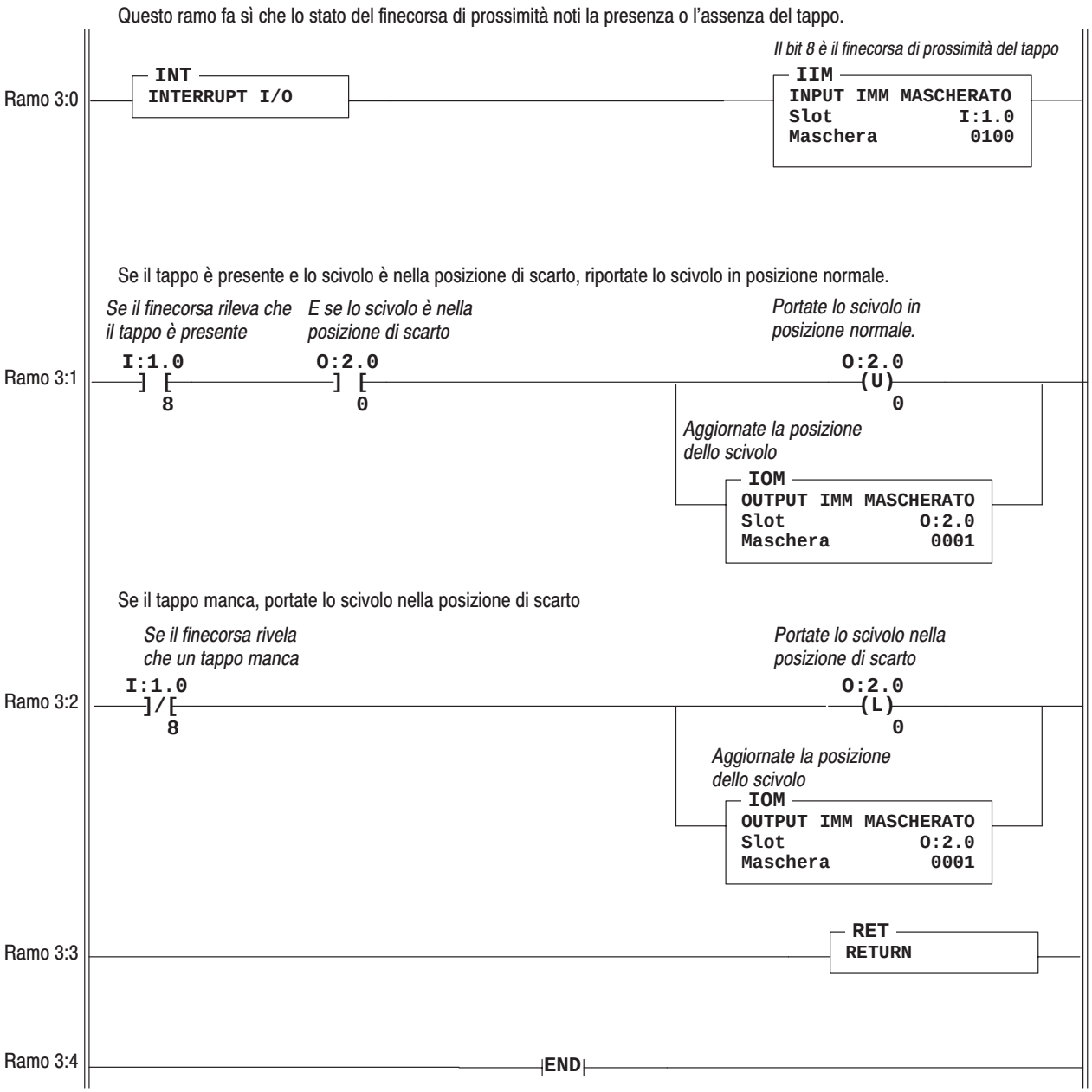
Il finecorsa di prossimità delle bottiglie viene utilizzato come ingresso DII. Quando una bottiglia passa davanti al finecorsa di prossimità, il processore SLC 5/03 o SLC 5/04 esegue la subroutine DII. Nella subroutine il processore legge lo stato del finecorsa di prossimità dei tappi. Se il tappo è applicato, il solenoide dello scivolo non si attiva permettendo alla bottiglia di continuare lungo la linea. Se invece il tappo manca, il solenoide dello scivolo si eccita deviando la bottiglia difettosa giù per lo scivolo dentro il bidone degli scarti.



Per programmare la DII per l'applicazione di cui sopra vengono utilizzati i seguenti parametri:

- S:38/8 = 1
- S:46 File = 3
- S:47 Slot = 1
- S:48 Maschera = 00000001
- S:49 Comparazione = 00000001
- S:50 Valore prefissato = 1

Diagramma ladder per l'applicazione dell' imbottigliamento



Per un altro esempio applicativo che fa uso dell'istruzione DII per contare impulsi da un encoder, fate riferimento all'appendice H.

Panoramica dell’ interrupt di I/O

ML1000	Fixed	5/01	5/02	5/03	5/04
			✓	✓	✓

Questa funzione permette ad un modulo I/O speciale di interrompere il ciclo normale di funzionamento di un processore per effettuare la scansione di un file di subroutine specifico. Il funzionamento dell’interrupt di un modulo viene trattato nel manuale dell’utente del modulo.

Non tutti i moduli I/O speciali sono in grado di generare interrupt I/O. Fate riferimento al manuale per l’utente del modulo I/O speciale specifico per controllare se supporta o meno questa funzione. Ad esempio, non potete usare un modulo I/O discreto standard per compiere un interrupt I/O ad evento.

Questa sezione descrive:

- il funzionamento I/O
- i parametri di interrupt I/O
- le istruzioni IID e IIE
- l’istruzione RPI
- l’istruzione INT

Procedura di base per la programmazione della funzione di interrupt di I/O

- Quando configurate lo slot del modulo I/O speciale con il dispositivo di programmazione, accertatevi di programmare il numero di file di programma “ISR” (subroutine di interrupt) (da 3 a 255) che volete che il processore esegua quando il modulo genera un interrupt. I moduli I/O speciali che creano interrupt devono essere configurati negli slot I/O con i numeri più bassi.
- Create il file di subroutine specificato come numero ISR nella configurazione dello slot del modulo I/O.

Funzionamento

Quando ripristinate il programma e passate alla modalità esecuzione, l'interrupt di I/O comincia a funzionare come segue:

1. Il modulo di I/O speciale determina se necessita di servizio e genera una richiesta di interrupt per il processore SLC.

2. Il processore viene interrotto ed avviene la scansione del file di subroutine di interrupt specificato (ISR).

3. Quando la scansione ISR è completata, il modulo I/O speciale viene avvisato che è permesso generare un nuovo interrupt.

4. Il processore riprende il funzionamento normale da dove era rimasto.

Contenuto della subroutine di interrupt (ISR)

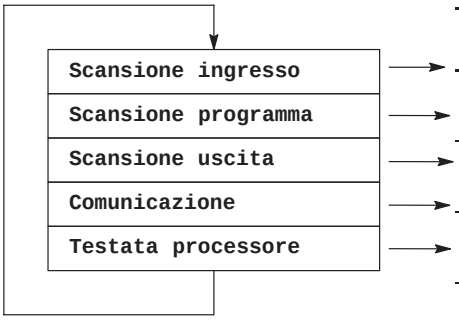
L'istruzione della subroutine di interrupt (INT) deve essere la prima istruzione nella ISR ed identifica il file di subroutine come una subroutine di interrupt di I/O.

La ISR contiene i rami della logica di applicazione. Potete programmare qualsiasi istruzione all'interno di una ISR ad eccezione delle istruzioni TND, REF o SVC. Se l'applicazione richiede un aggiornamento immediato dei punti di ingresso o di uscita in una ISR sono necessarie le istruzioni IIM o IOM. Terminate la ISR con un'istruzione RET (ritorno).

La profondità dello stack della JSR è limitata a 3, ovvero dalla ISR potete richiamare altre subroutine fino ad un livello 3.

Latenza e manifestazioni di interrupt

La latenza di un interrupt è l'intervallo tra la richiesta di servizio da parte del modulo I/O e l'inizio della subroutine di interrupt. Gli interrupt di I/O possono verificarsi in qualsiasi punto del programma, ma non necessariamente allo stesso punto per interrupt successivi. Gli interrupt possono avvenire solamente tra le istruzioni nel programma, all'interno di una scansione degli I/O (tra slot) o durante l'evasione di pacchetti di comunicazione. La tabella che segue mostra l'interazione tra l'interrupt ed il ciclo di funzionamento del processore.



Eventi nel ciclo di funzionamento del processore

Interrupt di I/O SLC 5/02	Interrupt di I/O 5/03 e 5/04 con il bit S:33/8 impostato	Interrupt di I/O 5/03 e 5/04 con il bit S:33/8 annullato
Tra gli aggiorn. degli slot	Tra gli aggiorn. delle parole	Tra gli aggiorn. degli slot
Tra gli aggiorn. delle istruz.	Tra gli aggiorn. delle parole	Tra gli aggiorn. dei rami
Tra gli aggiorn. degli slot	Tra gli aggiorn. delle parole	Tra gli aggiorn. degli slot
Tra pacchetti di comun.	Tra gli aggiorn. di pacchetti di parole	Tra pacchetti di comunicazione
All'inizio ed alla fine	Tra gli aggiorn. delle parole	Tra gli aggiorn. delle parole

Notate che al tempo di esecuzione della ISR si somma direttamente al tempo di scansione generale. Durante il periodo di latenza, il processore esegue operazioni che non possono essere disturbate dalla funzione di interrupt STI. I periodi di latenza sono:

- Gli interrupt del processore SLC 5/02 vengono evasi entro un massimo di 2,4ms.
- Processore SLC 5/03 e SLC 5/04 – Se si verifica un interrupt quando il processore 5/03 sta eseguendo un aggiornamento di uno slot a parole multiple e la subroutine di interrupt accede allo stesso slot, il trasferimento a parole multiple viene completato prima dell'accesso allo slot della subroutine di interrupt. Il bit di latenza di interrupt (S:33/8) funziona come segue:
  - Quando il bit è impostato (1), gli interrupt vengono evasi entro il tempo di latenza interrupt. Fate riferimento all'appendice B per ulteriori informazioni su come calcolare la latenza di interrupt.
  - Quando S:33/8 è annullato (0), gli interrupt utente avvengono tra i rami e gli aggiornamenti di slot di I/O.

Lo stato di default è annullato (0). Per determinare la latenza di interrupt con S:33/8 annullato, dovete calcolare il tempo di esecuzione di ciascun ramo nel programma.

Priorità di interrupt

Le priorità di interrupt per i processori SLC 5/02, SLC 5/03 e SLC 5/04 sono:

Processore SLC 5/02	Processori SLC 5/03 e SLC 5/04
1. Routine di gestione errori	1. Routine di gestione errori
2. Subroutine STI	2. Interrupt di ingressi discreti (DII)
3. Subroutine di interrupt di I/O (ISR)	3. Subroutine STI
	4. Subroutine di interrupt di I/O (ISR)

Un interrupt in esecuzione può essere interrotto solamente da un interrupt con una priorità maggiore.

L'interrupt di I/O non può interrompere una routine di gestione errori in esecuzione, una subroutine DII in esecuzione, una subroutine STI in esecuzione o un'altra subroutine di interrupt di I/O in esecuzione. Se si verifica un interrupt di I/O durante l'esecuzione di una routine di gestione errori o una subroutine DII o STI, il processore attende fin quando viene completata la scansione degli interrupt di priorità maggiore. Avviene quindi la scansione della subroutine di interrupt di I/O.

Nota *Solo SLC 5/02 – È importante comprendere che il bit di attesa I/O associato allo slot d'interruzione rimane annullato mentre il processore attende che finisca la routine di gestione errori o la subroutine STI.*

Nota *Solo SLC 5/03 e SLC 5/04 – Il bit di attesa I/O viene sempre impostato quando avviene un interrupt. Potete esaminare lo stato di questi bit all'interno delle routine di interrupt di priorità maggiore.*

Se si verifica un errore grave durante l'esecuzione della subroutine di interrupt di I/O, l'esecuzione passa immediatamente alla routine di gestione errori. Se l'errore è stato recuperato dalla routine di gestione errori, l'esecuzione riprende dal punto in cui era rimasta nella subroutine di interrupt di I/O. Altrimenti, si passa alla modalità errore.

Se si verifica un interrupt DII durante l'esecuzione della subroutine di interrupt di I/O, l'esecuzione passa immediatamente alla subroutine DII. Quando la scansione della subroutine DII è completata, l'esecuzione riprende dal punto in cui era rimasta nella subroutine di interrupt di I/O.

Se il timer STI scade durante l'esecuzione della subroutine di interrupt di I/O, l'esecuzione passa immediatamente alla subroutine STI. Quando la scansione della subroutine STI è completata, l'esecuzione riprende dal punto in cui era rimasta nella subroutine di interrupt di I/O.

Se il processore rileva contemporaneamente due o più richieste di interrupt di I/O, o mentre attende che una subroutine di priorità maggiore o uguale termini,viene sottoposta a scansione per prima la subroutine di interrupt associata al modulo di I/O specializzato nel numero di slot più basso . Ad esempio, se lo slot 2 (ISR 20) e lo slot 3 (ISR 11) richiedono un'interrupt contemporaneamente, il processore effettua prima la scansione di ISR 20 fino a completamento, e quindi quella di ISR 11.

Dati del file di stato memorizzati

I dati contenuti nelle parole seguenti vengono salvati passando alla subroutine di interrupt di I/O e riscritti uscendone.

- S:0 Flag aritmetici
- S:13 e S:14 Registro matematico
- S:24 Registro indice

Parametri di interrupt I/O

I parametri di interrupt di I/O che seguono hanno indirizzi del file di stato; vengono descritti anche nell'Appendice B del presente manuale.

- **Numero ISR** – Specifica il numero del file di subroutine che viene eseguito quando viene generato un interrupt I/O da un modulo I/O. I numeri ISR non fanno parte del file di stato, ma bensì della configurazione I/O per ciascuno slot nel sistema SLC.
- **Bit di abilitazione dello slot I/O (Parole S:11 e S:12)** – Queste parole sono a mappa di bit sui 30 slot I/O . I bit da S:11/1 a S:12/14 si riferiscono agli slot da 1 a 30. I bit S:11/0 e S:12/15 sono riservati.

  Il bit di abilitazione associato allo slot di interruzione deve essere impostato quando si verifica un interrupt, altrimenti si verifica un errore grave. Le modifiche apportate a questi bit utilizzando la funzione di monitorizzazione dei dati diventano effettive alla successiva fine di scansione.
- **Bit di attesa interrupt di I/O (Parole S:25 e S:26)** – Queste parole sono a mappa di bit sui 30 slot I/O. I bit da S:25/1 a S:26/14 si riferiscono agli slot da 1 a 30. I bit S:25/0 e S:26/15 sono riservati. Il bit di attesa associato ad uno slot di interrupt viene impostato quando il bit di abilitazione interrupt dello slot a I/O corrispondente è annullato alla richiesta di un interrupt. Viene annullato quando il bit di abilitazione interrupt ad evento I/O viene impostato, oppure quando è eseguita l'istruzione RPI associata. Il bit di attesa per l'esecuzione di una subroutine di interrupt di I/O rimane annullato quando la ISR viene interrotta da una DII, STI o da una routine di gestione errori.

  Solo SLC 5/02 – Il bit di attesa rimane annullato se viene richiesto un interrupt durante l'esecuzione di un interrupt di priorità maggiore o uguale (routine di gestione errori, STI o altre ISR).

  Solo SLC 5/03 e SLC 5/04 – Questo bit viene impostato se viene richiesto un interrupt durante l'esecuzione di un interrupt di priorità maggiore o uguale (routine di gestione errori, DII, STI o altre ISR).
- **Bit di abilitazione interrupt di I/O (Parole S:27 e S:28)** – Queste parole sono a mappa di bit sui 30 slot I/O. I bit da S:27/1 a S:28/14 si riferiscono agli slot da 1 a 30. I bit S:27/0 e S:28/15 sono riservati. Il bit di abilitazione associato allo slot di interrupt deve essere impostato quando si verifica l'interrupt per permettere l'esecuzione della ISR corrispondente, altrimenti la ISR non viene eseguita e viene impostato il bit di sospensione interrupt dello slot di I/O associato.

Solo SLC 5/02 – Le modifiche apportate a questi bit utilizzando la funzione di monitorizzazione dei dati o istruzioni ladder diventano effettive alla successiva fine di scansione.

Solo SLC 5/03 e SLC 5/04 – Le modifiche apportate a questi bit utilizzando la funzione di monitorizzazione dei dati o istruzioni ladder diventano effettive immediatamente.

- **Esecuzione interrupt di I/O (Parola S:32)** – Questa parola contiene il numero di slot del modulo di I/O speciale che ha generato la ISR al momento in esecuzione. Questo valore viene annullato al completamento della ISR, al passaggio alla modalità esecuzione o all'accensione. Potete consultare questa parola all'interno di una subroutine DII o STI o di una routine di gestione errori per sapere se questi interrupt con priorità maggiore hanno interrotto una ISR in esecuzione. Potete anche utilizzare questo valore per scoprire l'identità dello slot di interrupt in caso di due o più interrupt di modulo I/O speciale in multiplexing sulla stessa ISR.

Disabilitazione interrupt I/O (IID) e Abilitazione interrupt I/O (IIE)

ML1000	Fixed	5/01	5/02	5/03	5/04
	✓	✓	✓	✓	✓

Queste istruzioni vengono solitamente utilizzate in coppia per prevenire il verificarsi di interrupt I/O durante parti critiche per tempo o per sequenza del programma principale o della subroutine. La funzione Interrupt I/O ad evento viene utilizzato con moduli I/O speciali in grado di generare un interrupt.

Disabilitazione interrupt I/O – IID
Abilitazione interrupt I/O – IIE

```
IID
DISAB. INTERRUPT I/O
Slot:          1,2,7
```

```
IIE
ABIL. INTERRUPT I/O
Slot:          1,2,7
```

Usate queste istruzioni insieme per creare una zona nel vostro file di programma principale o file di subroutine nel quale non si possono verificare interrupt I/O. Entrambe le istruzioni hanno effetto immediatamente dopo l'esecuzione. Al ricevimento di un interrupt, dovete specificare una subroutine da eseguire.

Solo SLC 5/02 – L'impostazione/azzeramento dei bit di abilitazione interrupt I/O (S:27 e S:28) con un dispositivo di programmazione o un'istruzione standard come MVM ha effetto solo alla fine (END) della scansione.

Solo SLC 5/03 e SLC 5/04 – L'impostazione/azzeramento dei bit di abilitazione interrupt I/O (S:27 e S:28) con un dispositivo di programmazione o un'istruzione standard come MVM ha effetto immediatamente.

Funzionamento IID

Quando vera, questa istruzione azzera i bit di abilitazione interrupt I/O (da S:27/1 a S:28/14) corrispondenti ai parametri degli slot dell'istruzione (slot 1, 2, 7 nell'esempio di cui sopra). Le subroutine di interrupt degli slot in questione non saranno in grado di essere eseguite quando viene fatta una richiesta di interrupt. Verranno invece impostati i bit I/O in attesa corrispondenti (da S:25/1 a S:26/1). L'ISR non viene eseguita fin quando non viene eseguita un'istruzione IIE con lo stesso parametro di slot, o fino alla fine della scansione durante la quale usate un dispositivo di programmazione per impostare il bit del file di stato corrispondente.

Funzionamento IIE

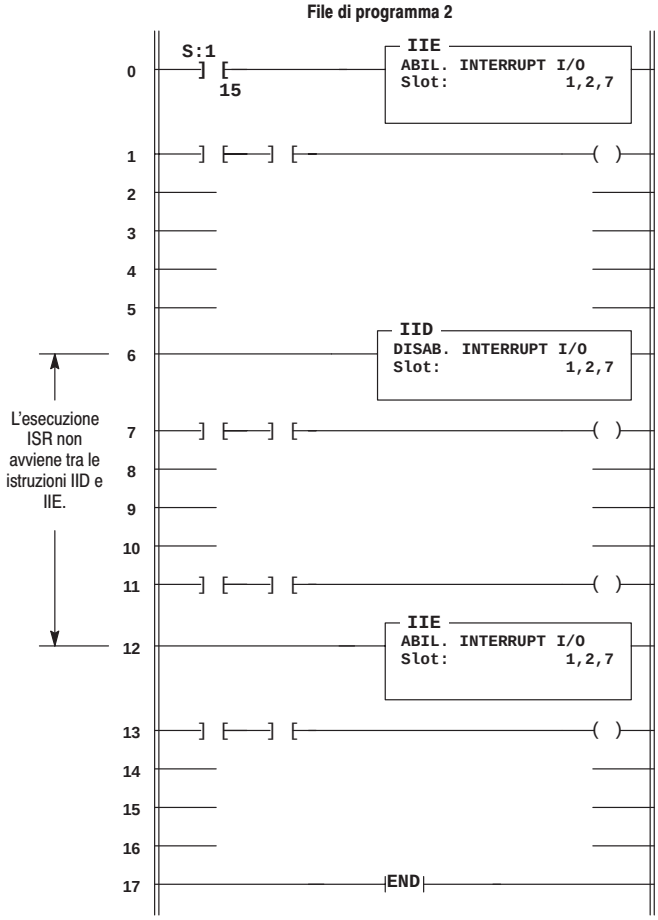
Quando vera, questa istruzione imposta i bit di abilitazione interrupt I/O (da S:27/1 a S:28/14) corrispondenti ai parametri degli slot dell'istruzione (slot 1, 2, 7 nell'esempio di cui sopra). Le subroutine di interrupt degli slot in questione sono nuovamente eseguibili quando viene fatta una richiesta di interrupt. Se un interrupt era in attesa (da S:25/1 a S:26/14) e lo slot in attesa corrisponde al parametro dello slot IIE, l'ISR relativo a tale slot viene eseguito immediatamente.

Esempio di zona IID/IIE

Nel programma seguente, gli slot 1, 2 e 7 sono in grado di generare interrupt I/O. Le istruzioni IID e IIE nei rami 6 e 12 sono inserite onde evitare l'esecuzione degli ISR di interrupt I/O come risultato delle richieste di interrupt dagli slot 1, 2 o 7. Questo consente l'esecuzione dei rami da 7 a 11 senza interruzione.

Il bit di primo passo S:1/15 e l'istruzione IIE nel ramo 0 sono inseriti per fare in modo che la funzione di interrupt I/O venga iniziata a seguito di uno spegnimento con riaccensione. Includete un ramo di questo tipo ogni volta che il vostro programma contiene una zona IID/IIE o un'istruzione IID.

L'istruzione IID nel ramo 6 azzera i bit di abilitazione di interrupt I/O assiciati agli slot 1, 2 e 7 (S:27/1, S:27/2 e S:27/7). L'istruzione IIE nel ramo 12 imposta questi stessi bit. Se dal processore viene rilevato un interrupt I/O mentre questo sta eseguendo i rami 7–11, l'interrupt viene contrassegnato come in attesa (S:25/1, S:25/2 e/o S:25/7 vengono impostati). Tutti gli interrupt contrassegnati come in attesa vengono serviti all'esecuzione del ramo 12. Se vengono impostati più bit in attesa, lo slot dal numero più basso viene servito per primo.



Annullamento degli interrupt di I/O in attesa(RPI)

ML1000 Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓

```
RPI
ANNULL INTERRUPT IN SOSP
Slot:                1–30
```

Questa istruzione azzera lo stato di attesa degli slot specificati ed informa i moduli I/O corrispondenti che avete annullato la richiesta di interrupt. Questa istruzione non è necessaria per configurare l'applicazione di interrupt I/O di base.

Quando vera, questa istruzione azzera i bit I/O di attesa (da S:25/1 a S:26/14) corrispondenti ai parametri degli slot dell'istruzione. Inoltre, il processore avvisa i moduli I/O speciali in questi slot che le relative richieste di interrupt sono state annullate. A seguito di questo avviso, lo slot potrà nuovamente richiedere un servizio di interrupt. Questa istruzione *non* incide sui bit di abilitazione degli interrupt degli slot I/O (da S:27/1 a S:28/14).

Immissione dei parametri

Immettere i numeri di slot I/O necessari (da 1 a 30). Esempi:

6	indica lo slot 6
6,8	indica gli slot 6 e 8
6-8	indica gli slot 6, 7, e 8
1-30	indica tutti gli slot

Subroutine di Interrupt (INT)

ML1000	Fixed	5/01	5/02	5/03	5/04
✓	✓	✓	✓	✓	✓

Usate l’istruzione INT nelle subroutine di interrupt ad evento (ISR) e STI a scopo di identificazione. L’uso di questa istruzione è opzionale.

Questa istruzione non ha bit di controllo e viene sempre considerata vera. Quando usata, deve essere programmata come la prima istruzione del primo ramo dell’ ISR.

12 Comprensione dei protocolli di comunicazione

Usate le informazioni contenute in questo capitolo per comprendere le differenze tra i vari protocolli di comunicazione. Vengono supportati i protocolli riportati di seguito.

- DH-485

  Tutti i processori SLC 500 possono comunicare sulla rete DH-485

  Esistono svariati dispositivi ponte e di interfaccia per interfacciare il canale DH-485 SLC 500 ad altri dispositivi, come 2760-RB (con la cartuccia di protocollo 2760 SFC3), 1770-KF3, 1747-KE e la scheda 1785-KA5. Facendo uso di questi dispositivi ponte o di interfaccia, fate riferimento alla documentazione utente corrispondente per configurare il vostro sistema.

- DH+

  L'SLC 5/04 supporta la comunicazione DH+ e la connettività ad un collegamento DH+.

- DF1 Full-Duplex e DF1 Master/Slave

  I processori SLC 5/03 e SLC 5/04 e il controllore MicroLogix 1000 supportano i protocolli DF1 mediante le proprie connessioni RS-232.

- ASCII

  I processori SLC 5/03 OS301, OS302 e SLC 5/04 OS400, OS401 supportano il protocollo ASCII definito dall'utente.

- Utilizzando le funzioni di Passthru

Protocollo di comunicazione DH-485

Fixed	5/01	5/02	5/03	5/04	Micro
✓	✓	✓	✓	✓	

La rete DH-485 offre:

- l'interconnessione di 32 dispositivi
- la capacità multi-master
- il controllo dell'accesso con passaggio di token
- la capacità di aggiungere o rimuovere nodi senza interrompere la rete
- la lunghezza di rete massima di 1219 m (4.000 piedi)

Protocollo di rete DH-485

La sezione seguente descrive il protocollo usato per controllare i trsferimenti di messaggi sulla rete DH-485. Il protocollo supporta due classi di dispositivi: iniziatori e rispondenti. Tutti gli iniziatori sulla rete hanno l'opportunità di iniziare trasferimenti di messaggi. Per determinare quale iniziatore ha il diritto di trasmettere, viene fatto uso di un algoritmo con passaggio di token.

Rotazione del token DH-485

Un nodo che detiene il token può inviare pacchetti validi sul collegamento dati; il parametro che detiene il token determina il numero di trasmissioni (più i tentativi) ogni volta che il nodo riceve il token.

Dopo che un nodo invia un pacchetto di messaggi, tenta di passare il token al successore inviando un pacchetto di "passaggio token". Se non si verifica nessuna attività di rete, l'iniziatore tenta di trovare un nuovo successore.

La gamma di indirizzi di nodo per un iniziatore è 0-31, per un rispondente è 1-31. Sulla rete deve essere presente almeno un iniziatore.

Nota *L'indirizzo massimo ricercato dall'iniziatore prima di tornare a zero corrisponde al valore nel parametro configurabile "indirizzo di nodo massimo". Il valore di default di questo parametro è 31 per tutti gli iniziatori ed i rispondenti.*

Nota *I processori compatti, SLC 5/01, SLC 5/02, SLC 5/03 e SLC 5/04 non consentono l'attribuzione di un indirizzo di nodo zero. Se tentate di attribuire uno zero, l'indirizzo di nodo uno diventa l'indirizzo di nodo del processore. L'indirizzo di nodo zero è riservato per un dispositivo di programmazione, come il terminale portatile (HHT) o un PC che esegue il software di programmazione.*

Inizializzazione della rete DH-485

L'inizializzazione della rete comincia quando il periodo di inattività supera il tempo di "scadenza di un collegamento inattivo"; quando questo valore viene superato, solitamente l'iniziatore con l'indirizzo più basso rivendica il token.

Lo stabilirsi di una rete comincia quando l'iniziatore che ha rivendicato il token tenta di passarlo al nodo successivo. Se il tentativo fallisce, oppure se l'iniziatore non ha definito un successore (ad esempio, all'accensione), comincia una ricerca progressiva per un successore, a cominciare dall'indirizzo immediatamente superiore. Al raggiungimento del valore di indirizzo di nodo massimo, si torna a zero.

Quando l'iniziatore trova un altro iniziatore attivo, passa il token a tale nodo, che ripete il processo fin quando il token non passa attraverso tutta la rete per tornare al primo nodo. A questo punto la rete ha raggiunto lo stato di funzionamento regolare.

Considerazioni software

Le considerazioni software includono la configurazione della rete ed i parametri che possono essere impostati sulla base dei requisiti specifici della rete. Seguono i principali fattori di configurazione che hanno un impatto significativo sulle prestazioni della rete.

- numero di nodi sulla rete
- indirizzo di questi nodi
- velocità di trasmissione
- selezione dell'indirizzo di nodo massimo
- solo SLC 5/03 – fattore di mantenimento token
- numero massimo di dispositivi di comunicazione

Le sezioni che seguono spiegano le considerazioni sulla rete e descrivono i vari modi per selezionare i parametri per ottenere le massime prestazioni di rete (velocità).

Numero di nodi

Il numero di nodi sulla rete incide direttamente sul tempo di trasferimento dei dati tra un nodo e l'altro. Nodi non necessari (come un secondo terminale di programmazione non utilizzato) rallentano la velocità di trasferimento dati. Il numero massimo di nodi sulla rete è 32.

Impostazione degli indirizzi dei nodi

Le migliori prestazioni della rete si verificano quando gli indirizzi dei nodi cominciano da 0 e vengono assegnati in ordine sequenziale. I processori SLC 500 partono automaticamente dall'indirizzo di nodo 1. L'indirizzo di nodo viene memorizzato nel file di stato del processore (S:15L). I processori non possono essere il nodo 0. Inoltre, gli iniziatori come i PC devono avere assegnati gli indirizzi con i numeri più bassi per ridurre al minimo il tempo richiesto per inizializzare la rete.

Se alcuni nodi sono connessi in maniera temporanea, non assegnate loro alcun indirizzo, ma create di volta in volta i nodi necessari e cancellateli quando non sono più necessari.

Impostazione della velocità di trassmissione di un processore

Le migliori prestazioni di rete si verificano alla massima velocità di trasmissione, ossia 19200 Kbaud. Tutti i dispositivi devono essere alla stessa velocità di trasmissione. Quella predefinita per i dispositivi SLC 500 è 19200 Kbaud. La velocità di trasmissione viene memorizzata nel file di stato del processore (S:15H).

Impostazione dell'indirizzo di nodo massimo

Il parametro dell'indirizzo di nodo massimo deve essere impostato sul valore più basso possibile. Questo riduce il tempo speso per sollecitare i successori durante l'inizializzazione della rete. Se tutti i nodi vengono indirizzati in sequenza partendo da 0 e l'indirizzo di nodo massimo equivale all'indirizzo del nodo con l'indirizzo più alto, la rotazione del token viene migliorata in relazione al tempo richiesto per trasmettere un pacchetto di sollecito successori, più il valore di scadenza dello slot.

Numero massimo di dispositivi di comunicazione

I processori SLC 500 compatti e SLC 5/01 possono essere selezionati contemporaneamente da un massimo di due iniziatori; l'impiego di più di due iniziatori per selezionare contemporaneamente gli stessi processori SLC 500 compatti e SLC 5/01 può causare scadenze di comunicazione.

Parametri di configurazione DH-485

Quando il driver di modalità di sistema per il canale 0 o 1 è il DH-485 Master, si possono cambiare i seguenti parametri:

Parametro	Descrizione
File di diagnostica	Riservato per uso futuro.
Vel. di trasmissione	Scegliere tra le velocità di comunicazione 1200, 2400, 9600 e 19200. Il valore predefinito è 19200.
Indirizzo di nodo	Indirizzo di nodo del processore sulla rete DH-485. La gamma valida è 1–31. Il valore predefinito è 1.
Ind. di nodo max	L'indirizzo di nodo massimo di un processore attivo. La gamma valida è 1–31. Il valore predefinito è 31.
Fattore di trattenimento token	Determina il numero di transazioni permesse per effettuare con il token ciascuna rotazione DH-485. Aumentando questo valore si consente al processore di aumentare il proprio tempo di risposta, diminuendo di conseguenza il tempo di risposta su altri processori sulla rete DH-485. La gamma valida è 1–4. Il valore predefinito è 1. I processori SLC 5/01 e SLC 5/02 sono impostati in fabbrica su 1.

I seguenti dispositivi utilizzano la rete DH-485:

N. di catalogo	Descrizione	Requisiti di installazione	Funzione	Publicazione
1746-BAS	Modulo BASIC	Chassis SLC	Offre un'interfaccia tra i dispositivi SLC 500 e dispositivi non noti. Programmate in BASIC per interfacciare le 3 porte (2 RS-232 e 1 DH-485) a stampanti, modem o alla rete DH-485 per la raccolta di dati.	1746-6.1IT 1746-6.2IT 1746-6.3IT
1747-KE	Modulo di interfaccia DH-485/DF1	Chassis SLC	Offre un'interfaccia DH-485 non isolata tra SLC 500 e computer host tramite RS-232 con protocollo DF1 full o half-duplex. Abilita la programmazione remota usando il vostro software di programmazione collegati ad un processore SLC 500 o alla rete DH-485 tramite modem. Ideale per applicazioni RTU/SCADA a basso costo.	1747-6.12
1770-KF3	Modulo di interfaccia DH-485/DF1	"Desktop" autonomo	Offre un'interfaccia DH-485 isolata tra i dispositivi SLC 500 e un computer host tramite RS-232 con protocollo DF1 full o half-duplex. Abilita la programmazione remota tramite il software di programmazione collegati ad un processore SLC 500 o alla rete DH-485 tramite modem.	1770-6.5.18
1784-KR	Modulo di interfaccia PC DH-485	Bus computer IBM XT/AT	Offre una porta DH-485 isolata sul retro del computer. Se usata con il software APS, migliora la velocità di comunicazione ed elimina l'uso del convertitore di interfaccia Personal (1747-PIC). Il driver standard consente di scrivere programmi in "C" per applicazioni di acquisizione dati.	1784-2.23 6001-6.5.5
1785-KA5	Interfaccia DH+/DH485	Chassis (1771) per PLC I/O	Consente comunicazione tra stazioni sulle reti PLC-5 (DH+) e SLC 500 (DH-485).	1785-6.5.5IT 1785-1.21
2760-RB	Modulo di interfaccia flessibile	Chassis (1771) per PLC	Offre un interfaccia tra SLC 500 (tramite cartuccia di protocollo 2760-SFC3) e altri processori e dispositivi A-B PLC. Sono disponibili tre porte configurabili per interfacciarsi con sistemi a codici a barre, di visione, RF, Dataliners e PLC.	2760-ND001

Protocollo di comunicazione Data Highway Plus

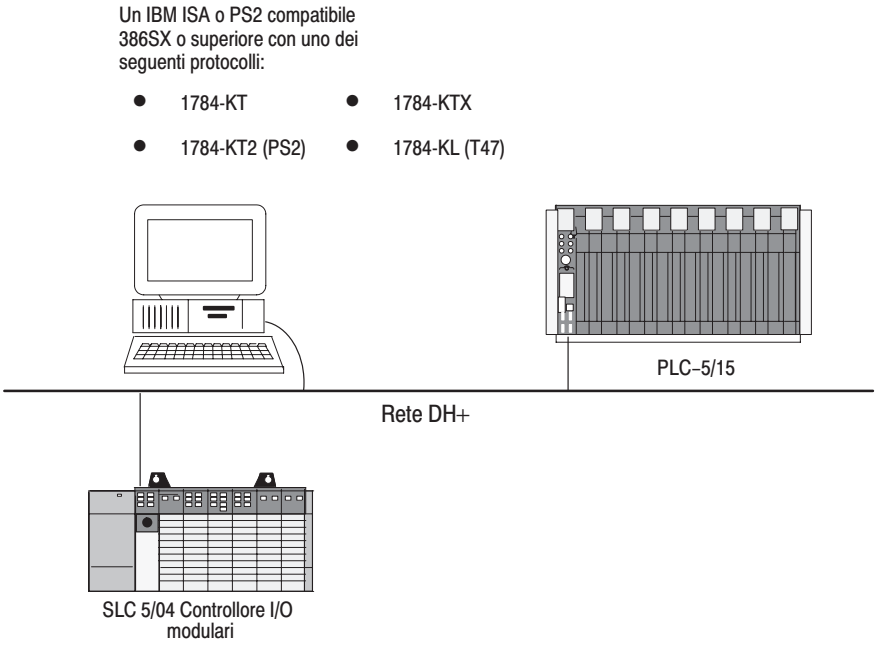
La rete Data Highway Plus implementa la comunicazione peer-to-peer con uno schema a passaggio di token per far ruotare il collegamento tra un massimo di 64 nodi. Poiché questo metodo non richiede interrogazione, assicura un trasporto di dati rapido ed affidabile. DH+ offre:

- programmazione remota di processori PLC-2, PLC-3, PLC-5 e SLC 500 sulla rete
- connessioni dirette a processori PLC-5 e terminali di programmazione industriale
- facile riconfigurazione ed espansione se volete aggiungere più nodi in un secondo tempo
- una velocità di comunicazione di 57,6 Kbaud

Il DH+ impiega scadenze di fabbrica per riavviare la comunicazione con passaggio di token se il token va perso a causa di un nodo difettoso.

Esempio

L'esempio che segue mostra la connettività di un processore SLC 5/04 utilizzando il protocollo DH+. Viene usata una velocità di comunicazione di 57,6 Kbaud.

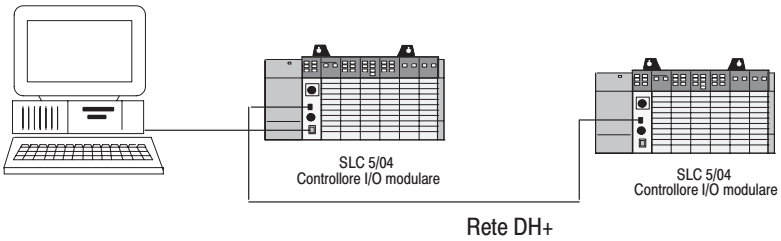


Esempio

L'esempio che segue mostra un protocollo DH+ che usa due controllori SLC 5/04 con velocità di trasmissione alte di 115,2 Kbaud o 230 Kbaud.

Nota

Le velocità di comunicazione DH+ 115,2 Kbaud e 230 Kbaud non sono disponibili per il terminale di programmazione. Nell'esempio che segue il terminale di programmazione è connesso alla porta seriale del processore SLC 5/04 per accedere alla velocità più alta. Questo metodo impiega la funzione di passthru da DF1 a DH+. Per ulteriori informazioni, fate riferimento al capitolo 8.



Parametri di configurazione del canale 1 di DH+ (solo processori SLC 5/04)

Quando il driver di modalità di sistema è DH+ per il canale 1, è possibile cambiare i seguenti parametri:

Parametro	Descrizione
Velocità di trasmissione	Scegliere tra le velocità di comunicazione 57,6K, 115,2K e 230,4K. Il valore predefinito è 57,6K. Un terminale di programmazione può comunicare solo su un collegamento DH+ configurato per 57,6 Kbaud. Accertatevi che tutti i dispositivi sul vostro collegamento DH+ siano configurati per la stessa velocità di comunicazione.
Indirizzo di nodo	La gamma valida è 0–77 ottali. Il valore predefinito è 1.
Abilitazione trasmissione parole di stato globali①	Scegliere tra 0 e 1. Il valore predefinito è 0.
Abilitazione ricevimento parole di stato globali①	Scegliere tra 0 e 1. Il valore predefinito è 0.

① Questo parametro è disponibile solo per i processori SLC 5/04 OS401.

Panoramica della parola di stato globale

Quando un processore passa il token DH+ al nodo successivo, invia anche una parola di 16 bit chiamata parola di stato globale (GSW). Ogni nodo sulla rete sente il messaggio di passaggio di token, ma solo il nodo “successivo” lo accetta. Tuttavia, tutti i nodi sulla rete leggono la Parola di stato globale inviata con ciascun passaggio di token e la salvano in memoria. Ogni processore sulla rete DH+ dispone di una tabella in memoria per memorizzare le parole di stato globale che riceve dagli altri nodi. In ciascun file di stato di un processore SLC 5/04 è disponibile una designazione per:

- la parola di trasmissione globale

  Questa parola si trova nella memoria all’indirizzo S:99. Se nel vostro programma ladder spostate dati in questo punto della memoria, questi vengono trasmessi ogni volta che il processore passa il token DH+. Notate che tutti gli altri nodi DH+ vedono questi dati.

- Il file di stato globale

  Questo file si trova nella memoria all’indirizzo da S:100 a S:163 e rappresenta una locazione nella memoria per ciascuno dei possibili 64 nodi sulla rete DH+. Quando gli altri nodi trasmettono informazioni di stato globale con i loro passaggi di token, il processore SLC 5/04 raccoglie queste informazioni e le memorizza nel file di stato globale. Il punto di memoria S:100 corrisponde al nodo #0 (ottale), S:101 corrisponde al nodo #2 (ottale) e S:163 corrisponde al nodo #77 (ottale).

Con ciascun passaggio di token viene aggiornata una parola di ogni file di stato globale del nodo. Questo può funzionare come messaggio di trasmissione ad alta velocità, utile per il passaggio di stato e la sincronizzazione dei processori.

Se il bit di abilitazione della trasmissione della parola di stato globale (S:34/2) ed il bit di ricevimento delle parole di stato globali (S:34/4) non vengono mai impostati, potete usare il file di stato globale (da S:100 a S:163) per altri scopi di memorizzazione. Se questi bit vengono prima usati e quindi azzerati, l’area nel file di stato globale non viene mai cambiata dal processore SLC 5/04, anche dopo lo spegnimento e la riaccensione del processore.

Nota

Affinché si verifichino le trasmissioni ed i ricevimenti di parole di stato globali, il file di stato del sistema deve essere lungo almeno 164 parole. Questo significa che un programma utente per l’uso con OS400 non supporta la funzione di parola di stato globale.

Bit di abilitazione della trasmissione delle parola di stato globali S:34/3 (SLC 5/04 con OS401)

La trasmissione della parola di stato globale viene abilitata impostando il bit S:33/3 nel file di stato. Se questo bit è impostato (1), il processore trasmette i dati in S:99 nel file di stato; se questo bit non è impostato (0), il processore passa il token e non vi concatena la parola di stato globale. Questo bit è dinamicamente configurabile e l'impostazione predefinita è zero. Durante l'utilizzo del bit di abilitazione della trasmissione della parola di stato globale, tenete a mente i criteri di cui sotto.

- Se questo bit non è impostato, il passaggio di token DH+ trasmesso dal canale 1 non contiene alcun byte della parola di stato globale
- Se questo bit è impostato, ma l'SLC 5/04 *non è* in modalità ESECUZIONE, Esecuzione REMota o in una delle tre modalità di prova, il passaggio di token DH+ trasmesso contiene una parola di stato globale di 2 byte di 0x0000.
- Se questo bit è impostato e l'SLC 5/04 *è nella* modalità ESECUZIONE, Esecuzione REMota o in una delle tre modalità di prova, il passaggio di token DH+ trasmesso contiene una GSW di 2 byte equivalente al valore in S:99 (Parola di stato globale). La parola viene inoltre copiata nel file di stato globale di 64 parole (da S:100 a S:163) nel punto corrispondente all'indirizzo del nodo DH+ associato al processore SLC 5/04.

  Ad esempio, se il processore SLC 5/04 funziona come indirizzo ottale 22 (18 decimale), la GSW trasmessa viene scritta sulla parola S:118.
- È possibile trasmettere solo una parola di stato globale di 2 byte, sebbene DH+ supporti un massimo di 4 byte. La lunghezza non è selezionabile, ma deve essere di 2 byte per essere compatibile al 100% con i processori PLC-5.
- La parola nel file di stato globale corrispondente all'indirizzo DH+ del processore SLC 5/04 viene impostata su 0x0000 se viene intrapresa un'azione per inibire la trasmissione della parola di stato globale da S:99. Questo include:
  - azzeramento di S:33/4, bit di abilitazione della trasmissione della parola di stato globale
  - posizionamento dell'SLC 5/04 in una modalità diversa da Esecuzione o Prova
  - disabilitazione del canale 1
  - un errore che si verifica sul collegamento DH+ tale da causare il lampeggiamento in rosso o l'accensione rossa fissa del LED del canale 1 (questo potrebbe essere causato da un indirizzo di nodo duplicato)
  - mancanza di un programma utente OS401 scaricato sul processore SLC 5/04

- Se S:34/3 non è impostato dal momento dell'accensione dell'SLC 5/04, la parola corrispondente al relativo indirizzo DH+ nel file di stato globale non verrà mai scritta durante la fine della scansione.

Bit di abilitazione di ricevimento delle parole di stato globale S:34/4 (SLC 5/04 con OS401)

Il ricevimento delle parole di stato globale di altri processori sulla rete viene abilitato impostando il bit S:33/4 nel file di stato. Se questo bit è impostato (1), il processore riempie il file di stato globale con le parole di stato globali trasmesse da altri processori sulla rete. Se questo bit non è impostato (0), il processore ignora qualsiasi attività di parole di stato globali sulla rete. Questo bit è configurabile dinamicamente e l'impostazione predefinita è zero. Notate che la trasmissione ed il ricevimento di parole di stato globali sono indipendenti l'una dall'altro.

Facendo uso del bit di abilitazione di ricevimento delle parole di stato globali, tenete a mente quanto segue.

- Se questo bit non è impostato, il file di stato globale (da S:100 a S:163) non viene aggiornato con le informazioni sulle parole di stato globali transitate sul collegamento.
- Un errore che si verifica sul collegamento DH+ tale da causare il lampeggiamento rosso o l'accensione rossa fissa del LED del canale 1 disabilita il ricevimento delle parole di stato globale (questo può essere causato da un indirizzo di nodo duplicato).
- Il supporto del file di stato globale (S:100-S:163) viene abilitato quando si verificano le seguenti quattro condizioni:
  - il canale 1 è configurato per la comunicazione per il protocollo DH+
  - il file di stato di sistema è lungo almeno 164 parole
  - il bit di abilitazione di ricevimento delle parole di stato globali (S:34/3) è impostato
  - il funzionamento sul collegamento DH+ è attivo (il LED del canale 1 è verde)
- L'unica modalità del processore nella quale il ricevimento delle parole di stato globali non funzionano è il caricamento di un programma.

Notate che durante ciascuna fine di scansione verranno aggiornate tutte le 164 parole. La seguente tabella descrive stati possibili dell'indirizzo di nodo DH+ ed il valore scritto sulla parola di stato globale (S:99).

Stato dell'indirizzo del nodo DH+	Valore scritto su S:99 dal processore SLC 5/04
Il dispositivo non è attivo sul collegamento DH+	0x0000
Il dispositivo è attivo sul collegamento DH+, ma non invia byte di GSW nel suo passaggio di token	0x0000
Il dispositivo è attivo sul collegamento DH+ ed invia 1 byte di dati GSW nel passaggio di token	Il byte alto è impostato su 0x00; il byte basso è impostato uguale a 1 byte di dati GSW
Il dispositivo è attivo sul collegamento DH+ ed invia 2 byte di dati GSW nel suo passaggio di token	Il byte alto è impostato uguale al secondo byte. Il byte basso è impostato uguale al primo byte (oppure i byte alto o basso sono impostati uguali ad altri)
Il dispositivo è attivo sul collegamento DH+ ed invia 3 o 4 byte di dati GSW nel suo passaggio di token	Il byte alto è impostato uguale al secondo byte. Il byte basso è impostato uguale al primo byte ed il terzo e quarto byte vengono ignorati

- Se il file di stato globale (S:100-S:163) funziona e quindi il canale 1 viene disabilitato, l'intero file di stato globale viene azzerato.
- Se il file di stato globale (S:100-S:163) funziona ed il bit S:34/4 viene azzerato, l'intero file di stato globale viene azzerato ad eccezione di quello corrispondente all'indirizzo di nodo DH+ del canale 1.
- Se il file di stato globale (S:100-S:163) funziona e si verifica un errore di collegamento DH+, l'intero file di stato globale viene azzerato. Se il processore SLC 5/04 si riprende da solo dall'errore, l'aggiornamento del file di stato globale riprende automaticamente.
- Se il file di stato globale (S:100-S:163) funziona e viene caricato un programma utente con un file di stato del sistema inferiore a 164 parole, il processore SLC 5/04 lo rileva prima di tentare ulteriori aggiornamenti al file di stato globale. In altre parole, non risulta nessuna corruzione del programma utente, anche se si verificano tutti gli altri criteri per supportare la funzione della tabella di ricevimento GSW.

Nota

Il processore SLC 5/04 mantiene una tabella di parole di stato globali in funzione indipendentemente dall'abilitazione del funzionamento della tabella nodi attivi del canale 1 DH+ (impostando S:34/1). Per visualizzare la tabella delle parole di stato globali usando il software di programmazione in dotazione, in aggiunta ai requisiti di cui sopra, dovete impostare S:34/1.

Comunicazione tra PLC-5 e SLC 500 tramite comandi MSG di tipo PLC-2

I processori SLC 5/03 possono inviare MSG ad un processore PLC-5 in due modi:

Se usate la versione:	Usate questa istruzione MSG per comunicare con un processore PLC-5:
SLC 5/03 OS300	digitate 485CIF (emulazione PLC-2) Per informazioni, fate riferimento a questa sezione.
SLC 5/03 OS301 e successivi	• digitate PLC-5 (il metodo preferito) • digitate 485CIF (emulazione PLC-2) Per informazioni, fate riferimento a pagina 8-32

Accedendo ad un processore SLC 500, programmate un'istruzione di messaggio PLC-5 del tipo PLC-2.

Le letture e le scritture PLC-2 non protette non vengono realmente implementate come "non protette" nel processore SLC; esse sono soggette agli schemi di protezione file dell' SLC. Ad esempio, verranno rifiutate se è in corso un'acquisizione oppure se il file di interfaccia comune (CIF) è già stato aperto da un altro dispositivo. Questi tipi di comandi di lettura e scrittura sono alquanto "universali", poiché vengono implementati in molti altri controllori programmabili Allen-Bradley.

Il CIF è in realtà come uno qualsiasi degli altri file di dati SLC, con l'eccezione che è designato come il file di destinazione per tutti i comandi di lettura e di scrittura non protette del PLC-2 ricevuti dall'SLC. Si tratta sempre del file #9. Il CIF può essere definito come Bit Intero, Timer, Contatore o Dati di controllo. Tuttavia, devono essere usati solo i file Bit Interi per facilitare l'indirizzamento.

Non potete usare l'istruzione di messaggo SLC 5/02 per inviare un messaggio attraverso un modulo 1785-KA5. Tuttavia, potete usare l'istruzione di messaggio SLC 5/03 per inviare un messaggio al modulo 1785-KA5. Il processore SLC 5/03 ha la capacità di rispondere alle richieste di lettura/scrittura dati quando il 1785-KA5 si trova nella "modalità smistatore". I processori fissi SLC 500, SLC 5/01 e SLC 5/02 non possono rispondere alle richieste di lettura/scrittura dati. Quando il 1785-KA5 si trova nella modalità di interfaccia, tutti i processori SLC 500 possono rispondere alle richieste di lettura/scrittura di dati Data Highway Plus.

Nota

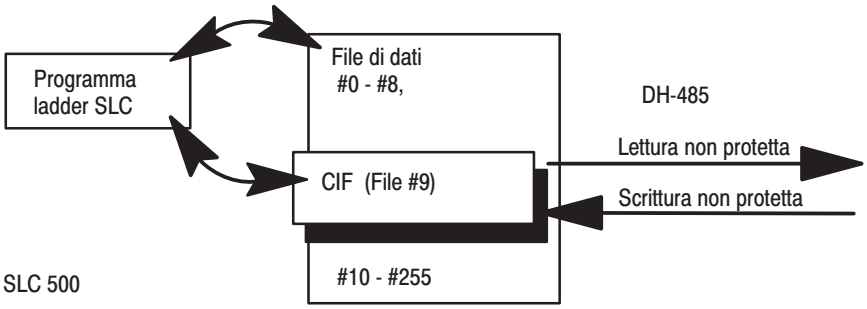
Il file #9 deve essere creato e definito al momento della programmazione dell'SLC e deve inoltre essere sufficientemente grande da includere lo spazio di indirizzamento di letture e scritture non protette. In caso contrario, tutte le letture e le scritture non protette verrano rifiutate dall'SLC.

Come i processori PLC-5 indirizzano i dati

Durante la programmazione di qualsiasi tipo di istruzione MSG sul PLC-5, “l’indirizzo di destinazione” viene immesso in ottale. Il processore PLC-5 traduce automaticamente l’indirizzo ottale in indirizzo di *byte* raddoppiando l’equivalente decimale. Pertanto, 010_8 diventa 16 e 177_8 diventa 254. Non potete immettere un indirizzo ottale inferiore a 010_8 in un’istruzione di messaggio PLC-5.

Utilizzo del file CIF dell’SLC 500 (emulazione PLC-2)

Il CIF può essere considerato come un buffer di dati tra tutti gli altri file di dati SLC ed il canale DH-485. L’SLC deve essere programmato, tramite logica ladder, per il trasferimento di dati tra il CIF e gli altri file di dati, come qui mostrato.



Il CIF può essere gestito designando aree su cui scrivere e da cui leggere; se desiderate sapere quando i dati sono cambiati nel CIF, usate la logica ladder per programmare i bit di handshake nei vostri dati CIF.

Nota

Sebbene il formato delle letture e delle scritture non protette sia lo stesso utilizzato in altri processori PLC, l’implementazione del parametro di indirizzo è diversa, Nei prodotti PLC Allen-Bradley, l’indirizzo viene interpretato come indirizzo di byte. In alcuni prodotti SLC 500, l’indirizzo viene interpretato come indirizzo di parola.

- *I processori SLC 500 e SLC 5/01 usano esclusivamente l’indirizzamento di* parole.
- *Anche i processori SLC 5/02, prima della Serie C FRN 3, utilizzano esclusivamente l’indirizzamento di* parole.
- *I processori SLC 5/02, SLC 5/03 e SLC 5/04 dispongono di un bit di selezione (S:2/8) che consente la selezione dell’indirizzamento di* parole *o di* byte.
- *Il DTAM per l’SLC utilizza esclusivamente l’indirizzo di* parole.

Programmazione per la gestione dell'indirizzamento di parole/byte

I processori SLC 500 utilizzano l'indirizzamento di **parole,** mentre i processori PLC-5 utilizzano l'indirizzamento di **byte**. Un byte nei processori PLC-5 equivale a due parole nel processore SLC 500.

La seguente sezione descrive le differenze tra l'indirizzamento di parole e di byte durante l'invio dei messaggi a/da un processore PLC-5 tramite i comandi PLC-2.

Invio di un messaggio di tipo PLC-2 ad un processore PLC-5 utilizzando un indirizzamento di "parole" SLC (S:2/8 = 0)

"L'indirizzo di destinazione" ottale dell'istruzione di messaggio del PLC-5 deve essere compresa tra 010_8 e 177_8. Questa gamma corrisponde alle *parole* da 16 a 254 (solo parole pari) quando S:2/8 è uguale a zero.

Invio di un messaggio di tipo PLC-2 ad un processore PLC-5 utilizzando l'indirizzamento di "Byte" SLC (S:2/8 = 1)

Nota *La modalità di indirizzamento di byte viene selezionata nell'SLC impostando il bit S:2/8 su 1. Il valore predefinito è S:2/8 = 0 per l'indirizzamento di* parole. *Questo bit di selezione* non *è disponibile nei processori SLC compatti o SLC 5/01. Questa impostazione vale per i byte/le parole di offset.*

"L'indirizzamento di destinazione" ottale dell'istruzione di messaggio del PLC-5 deve essere compreso tra 010_8 e 377_8. Questa gamma corrisponde alle *parole* da 8 a 254 quando S:2/8 equivale a 1.

MSG PLC-5 Indirizzo di destinazione (ottale)	Indirizzo SLC	
	Modalità parola (S:2/8=0)	Modalità byte (S:2/8=1)
010	N9:16	N9:8
011	N9:18	N9:9
...	...	...
177	N9:254	N9:127
200		N9:128
...		...
377		N9:255

Il valore massimo per il parametro “le dimensioni in elementi” dell’istruzione di tipo PLC-2 del processore PLC-5 è 41 per il processore SLC 5/02 e 110 per il processore SLC 5/03 (presumendo elementi di 1 parola).

Esempio - Invio di un messaggio di tipo PLC-2 ad un processore PLC-5 utilizzando processori SLC con indirizzamento di “parole” (S:2/8 = 0)

Come esempio, scrivete 10 parole da N7 in un PLC-5 su un SLC 5/02.

1. Impostate l’indirizzo di sorgente nell’istruzione di messaggio come N7:0.
2. Impostate “Dimensioni in elementi” su 10.
3. Impostate “Tipo di comando” come “Scrittura PLC-2 non protetta”.
4. Impostate “Indirizzo di destinazione” come 010_8. Questo corrisponde all’indirizzo SLC, N9:16.

Poiché verranno scritte 10 parole, accertatevi che il file N9 nell’SLC sia creato fino almeno ad N9:25.

Si presume che l’istruzione di messaggio verrà impostata per una destinazione remota, poiché deve esistere un ponte tra il PLC-5 e l’SLC 5/02, come 1784-KA5 (in modalità di interfaccia) che collega ad DH+ e ad una rete DH-485.

Esempio - Invio di un messaggio di tipo PLC-2 ad un processore PLC-5 utilizzando i processori SLC con indirizzamento di “byte” (S:2/8 = 1)

Come esempio, scrivete 10 parole da N7 in un PLC-5 su un SLC 5/02.

1. Impostate l’indirizzo di sorgente nell’istruzione di messaggio come N7:0.
2. Impostate “Dimensioni in elementi” su 10.
3. Impostate “Tipo di comando” come “Scrittura PLC-2 non protetta”.
4. Impostate “Indirizzo di destinazione” come 010_8. Questo corrisponde all’indirizzo SLC, N9:7.

Poiché verranno scritte 10 parole, accertatevi che il file N9 nell’SLC sia creato almeno fino ad N9:17.

Comunicazione da processori SLC 5/03 e SLC 5/04 a PLC-5 utilizzando i comandi MSG SLC 500 o PLC-5

I processori SLC 5/03 OS301 e SLC 5/04 OS400 supportano i comandi MSG di tipo PLC-5, eliminando la necessità di programmare MSG di tipo PLC-2.

Se volete accedere a:	Programmate all'istruzione MSG come:
Processori PLC-5 Modulo di interf. di comunicazione 1785-KA5	digitate PLC-5 MSG
SLC 5/03 SLC 5/04	digitate SLC 500

The SLC 5/03 OS301 and SLC 5/04 processors accept PLC-5 type MSG commands to read and write the status, bit, timer, counter, control, integer, floating point, string, and ASCII data files. However, the SLC 5/03 OS301 and SLC 5/04 processors do not accept PLC-5 type MSG commands to read or write to/from input and output files due to the difference between the PLC-5 processor's chassis/group addressing structure and the SLC 500's slot/word addressing structure. Additionally, the PLC-5 processor currently does not accept any SLC 500 MSG commands.

Durante la programmazione di un'istruzione MSG di tipo PLC-5, i tipi di dati di sorgente e di destinazione dovrebbero corrispondere. Per un trasferimento di dati omogeneo consigliamo la corrispondenza dei tipi di dati di sorgente e di destinazione quando trasferite dati tra i processori PLC-5 ed i processori SLC 5/03 OS301 e SLC 5/04.

Durante la programmazione di un'istruzione MSG SLC, i tipi di dati di sorgente e di destinazione non devono corrispondere.

Il tipo di dati di destinazione determina il numero di parole per elemento da trasferire. Ad esempio, la destinazione T4:0 e la sorgente N7:0 con una lunghezza di 3 corrisponde ad un trasferimento di 9 parole di interi a causa delle dimensioni dell'elemento Timer di 3 parole per elemento.

Protocollo di comunicazione RS-232

Fixed	5/01	5/02	5/03	5/04	Micro
			✓	✓	✓

I processori SLC 5/03 e SLC 5/04 supportano i protocolli DF1 Full-Duplex e DF1 Half-Duplex master/slave tramite la connessione RS-232 ad un computer host (usando il canale DF1). Potete trovare i dettagli di questi protocolli nel *Data Highway/Data Highway Plus/DH-485 Protocol and Command Set User Manual*, pubblicazione 1770-6.5.16.

Per ulteriori informazioni sull'utilizzo dei processori SLC 500 nelle applicazioni SCADA, fate riferimento a:

- *SCADA System Selection Guide*, pubblicazione AG-2.1
- *SCADA System Application Guide*, pubblicazione AG-6.5.8

Protocollo DF1 Full-Duplex

Il protocollo DF1 Full-Duplex (anche noto come protocollo DF1 punto-punto) viene utilizzato in applicazioni in cui si rende necessaria la comunicazione RS-232 da punto a punto. Questo tipo di protocollo supporta le trasmissioni simultanee tra due dispositivi in entrambe le direzioni. Potete usare il canale 0 come porta di comunicazione oppure una porta peer-to-peer con l'istruzione MSG.

Nella modalità full-duplex, il processore SLC 5/03 o SLC 5/04 può inviare e ricevere messaggi. Quando il processore invia messaggi, essi sono in forma di risposte incorporate, ossia simboli trasmessi all'interno di un pacchetto di messaggi. Quando il processore SLC 5/03 o SLC 5/04 riceve i messaggi, agisce da dispositivo finale dove si conclude la trasmissione dei pacchetti di dati. Il processore ignora gli indirizzi di destinazione e di sorgente ricevuti nei pacchetti di dati; cambia tuttavia questi indirizzi nella risposta che trasmette ad un qualsiasi pacchetto di dati di comandi che ha ricevuto.

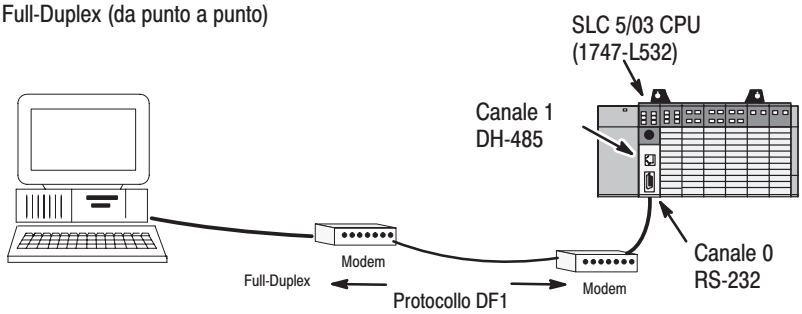
Poiché i processori SLC 5/03 e 5/04 vengono considerati "dispositivi finali" (la trasmissione dei pacchetti di dati si arresta al processore), gli indirizzi di destinazione e di sorgente nei pacchetti di dati vengono ignorati. Se utilizzate un modem con un canale 0 DF1 nella modalità full-duplex, questo deve essere in grado di funzionare in modalità full-duplex. Solitamente per la comunicazione tramite linee telefoniche viene utilizzato un modem con linea commutata.

Parametri di configurazione del canale 0 DF1 Full-Duplex

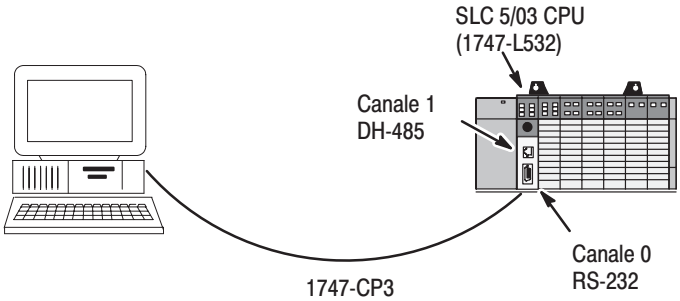
Quando il driver di modalità di sistema per il canale 0 è un DF1 Full-Duplex, è possibile cambiare i seguenti parametri:

Parametro	Descrizione
File di diagnostica	Riservato per uso futuro.
Velocità di trasmissione	Si può scegliere tra le velocità 110, 300, 600, 1200, 2400, 4800, 9600 e 19200. Il valore predefinito è 1200.
Parità	Si può scegliere tra Nessuna e Pari. Il valore predefinito è Nessuno.
Bit di stop	Si può scegliere tra 1, 1,5 e 2. Il valore predefinito è 1.
Rilevamento pacchetti duplicati	Si può scegliere tra Disabilitato ed Abilitato. Il valore predefinito è Abilitato.
Rilevamento errori	Si può scegliere tra CRC e BCC. Il valore predefinito è CRC.
Scadenza ACK	La gamma valida è 2–65535 (in incrementi di 20 ms). Il valore predefinito è 50.
Riprove NAK	La gamma valida è 0–255. Il valore predefinito è 3.
Riprove ENQ	La gamma valida è 0–255. Il valore predefinito è 3.
Linea di controllo	Si può scegliere tra Nessun handshake e Modem full-duplex. Il valore predefinito è Nessun handshake.
Risposte incorporate	Si può scegliere tra Abilitato e Rilevamento automatico. Il valore predefinito è Abilitato.
ID sorgente	Specificate in questo campo l'indirizzo del mittente. La gamma valida è 0–254. Il valore predefinito è 9.

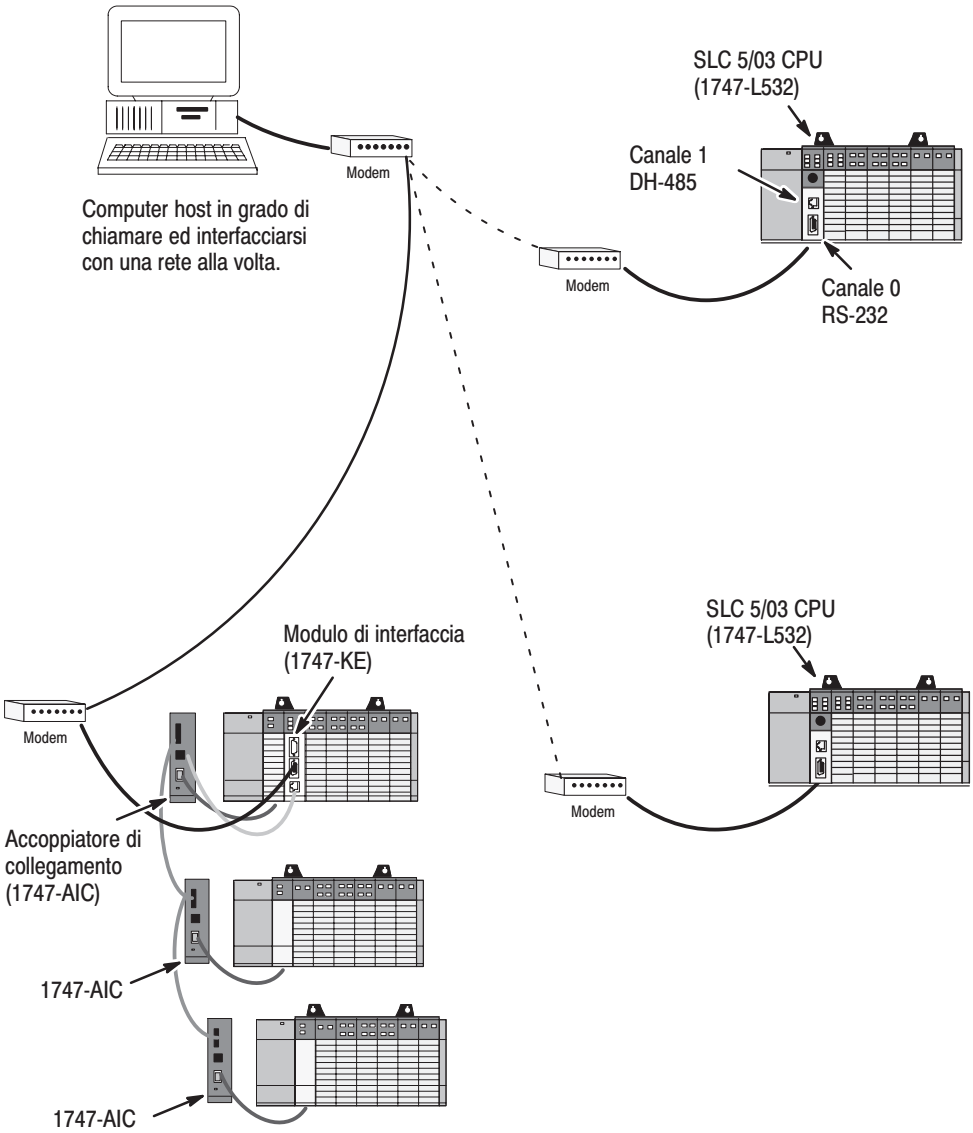
Full-Duplex (da punto a punto)



Full-Duplex (da punto a punto)



Full-Duplex (rete)



Questa configurazione consente all'host di chiamare più di una rete remota. Ciascuna rete remota può consistere al massimo di 31 nodi SLC.

Procotollo DF1 Half-Duplex Master/Slave

Il protocollo DF1 Half-Duplex Master/Slave offre una retemultidrop a master singolo/slave multipli. Contrariamente al DF1 full-duplex, la comunicazione avviene in una direzione alla volta. Potete usare il canale 0 come porta di programmazione, oppure come porta peer-to-peer con l'istruzione MSG.

Il dispositivo master inizia tutte le comunicazioni tramite "interrogazione" di ciascun dispositivo slave; quest'ultimo quando viene interrogato dal master può solo trasmettere pacchetti di dati. È responsabilità del master interrogare ciascuno slave su base regolare e sequenziale per raccogliere dati. Durante una sequenza di interrogazione, il master interroga ripetutamente uno slave fin quando lo slave non ha più pacchetti di dati da trasmettere. A questo punto il master trasmette i pacchetti di dati per quello slave specifico.

Diversi prodotti Allen-Bradley supportano il protocollo master half-duplex; tra questi includiamo il modulo 1771-KGM (per i controllori PLC-2) ed i processori PLC-5/11, -5/20, -5/30, -5/40, -5/40L, -5/60, -5/60L, -5/80, -5/20E, -5/40E e -5/80E. Anche i softare ControlView e ControlView 300 supportano il protocollo half-duplex con l'opzione SCADA (6190-SCA).

Solitamente il master tiene due tabelle separate, una per gli slave online e l'altra per gli slave offline. I primi vengono interrogati regolarmente, mentre i secondi vengono interrogati occasionalmente per controllare se uno di essi è passato online.

Un dispositivo master supporta lo smistamento di pacchetti di dati da uno slave all'altro.

DF1 half-duplex supporta un massimo di 255 dispositivi slave (indirizzi da 0 a 254) con l'indirizzo 255 riservato per le trasmissioni del master. È possibile usare tipi di modem half-duplex o full-duplex per la rete DF1 half-duplex. L'SLC 5/03 supporta il ricevimento di trasmissioni, ma non può iniziare una trasmissione.

Parametri di configurazione del canale 0 DF1 Half-Duplex Slave

Quando il driver di modalità del sistema è un DF1 Half-Duplex per il canale 0, è possibile cambiare quanto segue:

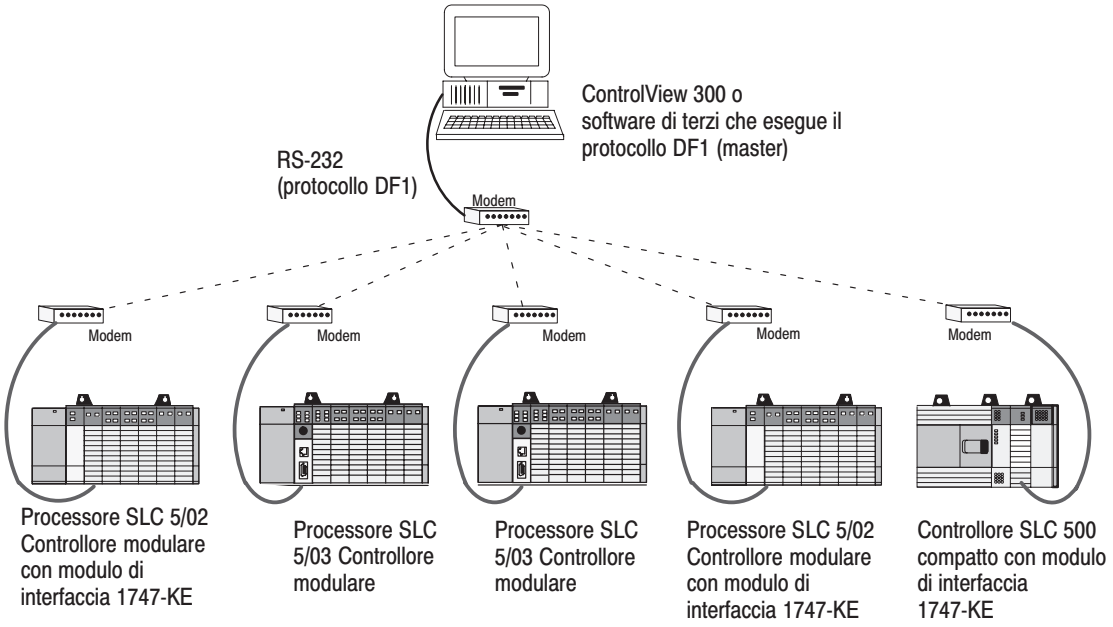
Parametro	Descrizione
File di diagnostica	Riservato per uso futuro.
Velocità di trasmissione	Scegliere tra le velocità 110, 300, 600, 1200, 2400, 4800, 9600 e 19200. Il valore predefinito è 1200.
Parità	Scegliere tra Nessuna e Pari. Il valore predefinito è Nessuna.
Bit di stop	Scegliere tra 1, 1,5 e 2. Il valore predefinito è 1.
Indirizzo stazione	La gamma valida è 0–254 decimale. Il valore predefinito è 1.
Rilevamento pacchetti duplicati	Scegliere tra Disabilitato ed Abilitato. Il valore predefinito è Abilitato.
Rilevamento errori	Scegliere tra CRC e BCC. Il valore predefinito è CRC.
Ritardo caduta RTS	Consente di selezionare il valore di ritardo caduta RTS per incrementi di 20 ms. La gamma valida è 0–65535. Il valore predefinito è 0.
Ritardo di invio RTS	Consente di selezionare il valore di ritardo di invio RTS per incrementi di 20 ms. La gamma valida è 0–65535. Il valore predefinito è 0.
Scadenza interrogazione	Consente di selezionare il valore di scadenza di interrogazione master in incrementi di 20 ms. Il valore predefinito 50. La gamma valida è 0–65535.
Ritardo di pre-invio	Consente di selezionare il ritardo di tempo di pre-trasmissione RTS in incrementi di 20 ms. La gamma valida è 0–65535.
Riprove messaggio	Consente di selezionare il valore di riprove messaggio. La gamma valida è 0–255. Il valore predefinito è 3.
Linea di controllo	Scegliere tra Nessun handshake, Half-Duplex con portante continua e Half-duplex senza portante continua. Il valore predefinito è Nessun handshake.
Soppressione EOT	Scegliere tra Sì e No. Il valore predefinito è No.

Parametri di configurazione del canale 0 DF1 Half-Duplex Master

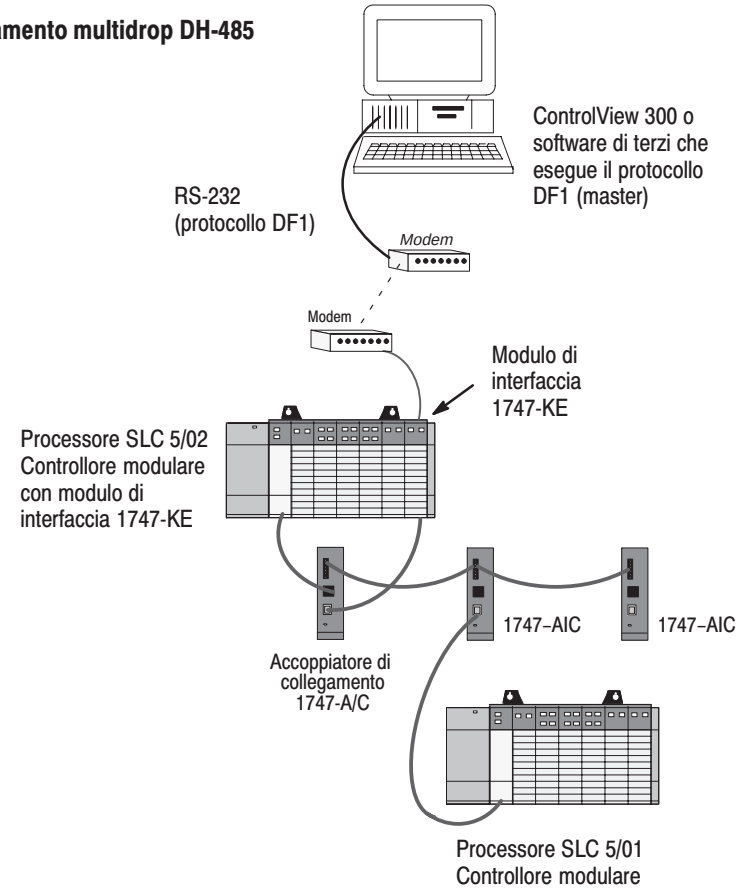
Quando il driver di modalità del sistema per il canale 0 è un DF1 Half-Duplex master, è possibile cambiarei seguenti parametri:

Parametro	Descrizione
File di diagnostica	Riservato per uso futuro.
Velocità di trasmissione	Scegliere tra le velocità 110, 300, 600, 1200, 2400, 4800, 9600 e 19200. Il valore predefinito è 1200.
Parità	Scegliere tra Nessuna e Pari. Il valore predefinito è Nessuno.
Bit di stop	Scegliere tra 1, 1,5 e 2. Il valore predefinito è 1.
Indirizzo stazione	La gamma valida è 0–254 decimale. Il valore predefinito è 1.
Rilevamento pacchetti duplicati	Scegliere tra Disabilitato ed Abilitato. Il valore predefinito è Abilitato.
Rilevamento errori	Scegliere tra CRC e BCC. Il valore predefinito è CRC.
Scadenza ACK	Consente di selezionare il valore di scadenza in incrementi di 20 ms. La gamma valida è 0–65535.
Ritardo caduta RTS	Consente di selezionare il valore di ritardo caduta RTS per incrementi di 20 ms. La gamma valida è 0–65535. Il valore predefinito è 0.
Riprove messaggio	Consente di selezionare il valore di riprove messaggio. La gamma valida è 0–255. Il valore predefinito è 3.
Ritardo invio RTS	Consente di selezionare il valore di ritardo invio RTS con incrementi di 20 ms. La gamma valida è 0–65535. Il valore predefinito è 0.
Ritardo di pre-invio	Consente di selezionare il ritardo di tempo di pre-trasmissione RTS in incrementi di 20 ms. La gamma valida è 0–65535.
Linea di controllo	Scegliere tra Nessun handshake, Half-Duplex con portante continua e Half-duplex senza portante continua. Il valore predefinito è Nessun handshake.
Modalità interrogazione	Scegliere tra Basato su messaggio (con consente allo slave di iniziare i messaggi), Basato su messaggio (consente allo slave di iniziare i messaggi), Standard (trasferimento messaggi singol per scansione di nodo) e Standard (trasferimento messaggi multipli per scansione di nodo).
Interrogazione con priorità – Bassa	Consente di selezionare l'indirizzo basso di interrogazione con priorità. La gamma valida è 0–255.
Interrogazione regolare – Bassa	Consente di selezionare l'indirizzo basso di interrogazione regolare. La gamma valida è 0–255.
Interrogazione con priorità – Alta	Consente di selezionare l'indirizzo alto di interrogazione con priorità. La gamma valida è 0–254.
Interrogazione regolare – Alta	Consente di selezionare l'indirizzo alto di interrogazione regolare. La gamma valida è 0–254.

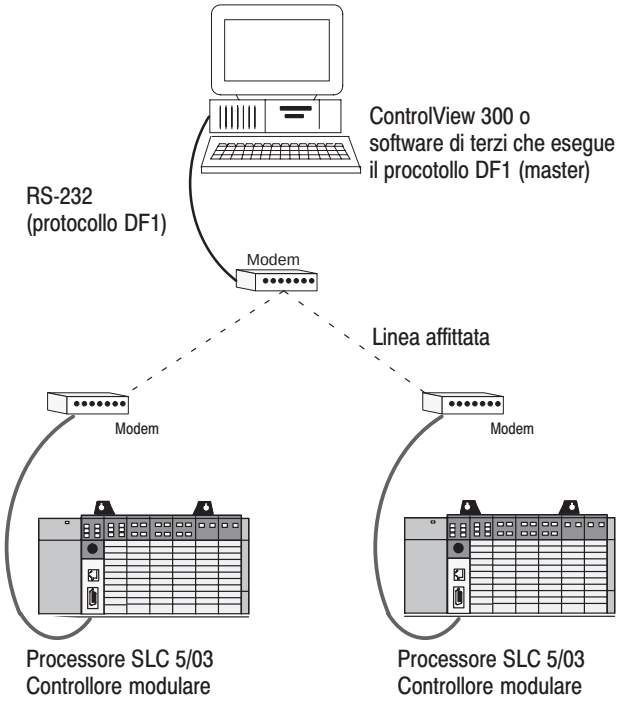
Parametro	Descrizione
Tempo di attesa messaggio di risposta	Consente di selezionare l'impostazione del tempo di attesa del messaggio di risposta con incrementi di 20 ms. La gamma valida è 0–65535.
Dimensioni gruppo interrogazione regolare	Consente di selezionare le dimensioni del gruppo di interrogazione regolare. La gamma valida è 0–255.



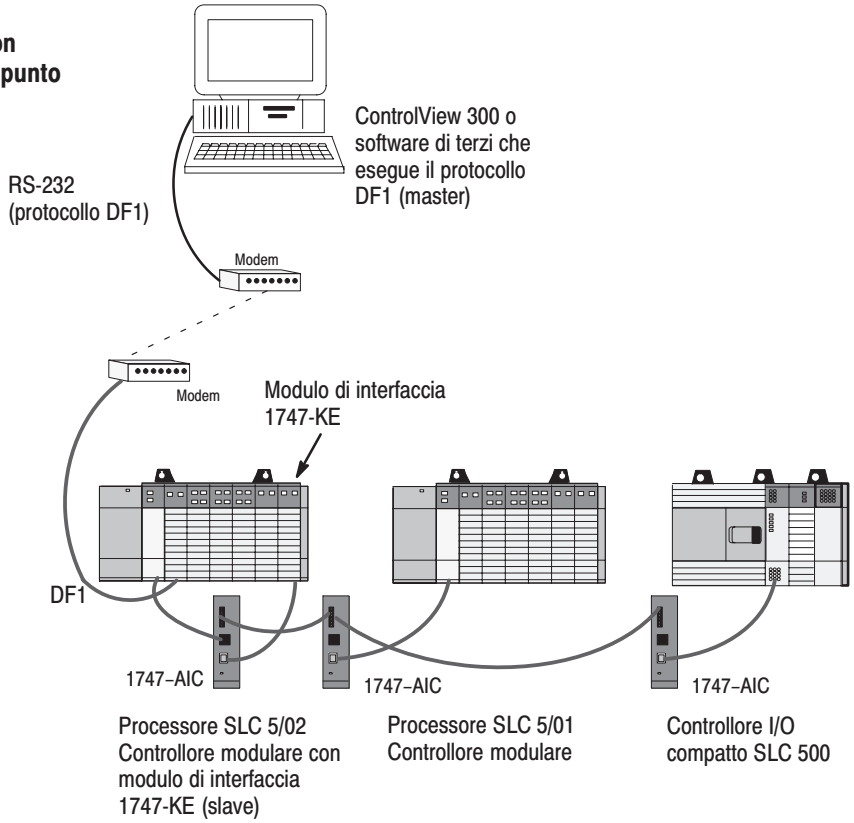
Collegamento multidrop DH-485



DF1 Half-Duplex con smistamento da slave a slave



DF1 Half-Duplex con DH-485 da punto a punto



Considerazioni sulla comunicazione come DF1 slave su un collegamento multidrop

Quando la comunicazione avviene tra il vostro software di programmazione ed un processore SLC 5/03 oppure tra due processori SLC 5/03 tramite una connessione da slave a slave su un collegamento multidrop di dimensioni maggiori, i dispositivi dipendono da un DF1 master che dà loro il permesso di interrogazione per trasmettere puntualmente. Man mano che il numero di slave sul collegamento aumenta (fino a 255), aumenta di conseguenza anche il periodo dall'interrogazione del software di programmazione o dei processori SLC 5/03. Tale aumento può crescere di molto nel tempo se si utilizzano velocità di trasmissione basse.

Man mano che questi periodi di tempo aumentano, potrebbe essere necessario cambiare i valori di cui sotto onde evitare perdita di comunicazione:

- software di programmazione - valori di scadenza interrogazione e scadenza risposta
- processore SLC 5/03 - valori di scadenza interrogazione e scadenzadel prorpietario della modifica risorse/file

Se state usando istruzioni MSG tra processori SLC 5/03, potrebbe essere necessario cambiare anche il valore di scadenza MSG mostrato nel blocco di controllo per garantire una comunicazione slave-to-slave affidabile su una rete multidrop.

Utilizzo di modem che supportano i protocolli di comunicazione DF1

I tipi di modem che potete usare con i processori SLC 5/03 includono modem per linea telefonica, modem con composizione di numero DTR, driver di linea, modem radio e modem con collegamento via satellite.

Modem per linea telefonica

Quanto segue spiega come utilizzare i modem per linea telefonica con i protocolli di comunicazione DF1.

Nota

I modem perlinea telefonica supportano la comunicazione simultanea bidirezionare richiesta per supportare il DF1 full-duplex. Per un corretto funzionamento con modem con full-duplex DF1, selezionate sempre l'opzione di handshake. Per il corretto funzionamento con DF1 slave, selezionate "Modem half-duplex con portante continua", a meno che non vogliate l'aggancio automatico o state usando linee affittate. In questi casi, potete usare "Modem half-duplex senza portante continua".

Modem manuali

Questi sono modem solitamente accoppiati acusticamente. La connessione viene stabilita a ciascuna estremità della linea telefonica. Le cornette vengono inserite in un accoppiatore acustico per completare la connessione.

Modem con risposta automatica

Questi modem senza operatore si attaccano direttamente alle linee telefoniche. A seconda della versatilità del modem, potreste essere in grado di programmarli in varie condizioni; tuttavia, solitamente il modem deve asserire il segnale DSR per indicare la connessione al DTE e voi dovete programmarlo in modo che risponda solo se alzate il segnale DTR. Una volta che il modem risponde ad una chiamata e stabilisce una portante con il modem remoto, sarà in grado di generare il segnale DCD.

Modem con aggancio automatico

Solitamente i modem che supportano la risposta automatica di dati supportano anche l'aggancio automatico, dove il DTE può forzare il modem ad interrompere il collegamento facendo cadere il segnale DTR dopo un breve periodo di tempo.

Questi modem solitamente agganciano automaticamente se il collegamento della portante con un modem distante va perduto; tuttavia, se un modem specifico non aggancia, il processore SLC 5/03 (se configurato correttamente) forza l'aggancio facendo cadere il segnale DTR se cade il segnale DCD (ossia, se il collegamento della portante del modem va perduto) per oltre 10 secondi. Facendo uso di un half-duplex DF1, selezionate l'handshake "Modem half-duplex con portante continua" per abilitare questo funzionamento.

Modem con composizione automatica

I processori SLC 5/03 e SLC 5/04 supportano il funzionamento regolare con composizione automatica del numero; il modem più comune con l'autocomposizione del numero è il modem Hayes e Hayes compatibili che accettano stringhe seriali speciali per il loro segnale DTE locale, che fa parte del set di comandi Hayes. Queste stringhe possono essere utilizzate per iniziare la composizione di un numero telefonico specifico e programmare inoltre altri parametri operativi. Utilizzate l'istruzione di scrittura ASCII per iniziare l'autocomposizione della stringa modem. Il bit del file di stato S:5/14 consente al vostro programma di rilevare una connessione. Fate riferimento al manuale utente del software di programmazione per ulteriori informazioni sulle istruzioni e sui bit del file di stato.

Modem con linee affittate

Anche noti come connessioni con linea privata, questi collegamenti di comunicazione utilizzano una linea telefonica dedicata affittata dalla compagnia telefonica. I collegamenti possono essere da punto a punto o da master a slave multipli.

Modem con composizione DTR

Questi modem iniziano la composizione di un numero pre–programmato quando DTR passa da disattivo ad attivo. Per programmare la stringa di inizializzazione modem ed il numero di telefono nella memoria interna del modem, usate un terminale "di supporto" (un PC che esegue software di emulazione terminale come Procomm, Window's Terminal, PBASE). Segue un esempio di programmazione di un modem a composizione DTR con il vostro software di programmazione.

Per programmare un Multimodem V32 da Multi-Tech Systems, Inc.:

1. Impostate i valori nella memoria del modem sui valori predefiniti. Immettete la stringa seguente:

   AT&W1Z

Sequenza stringa	Definita
AT	Attenzione
&W1Z	Imposta i valori nella memoria del modem sui valori predefiniti.

2. Per inizializzare il modem, immettete la seguente stringa:

   ATD4140000000TN0$BA0$SB1200$MB1200$D1&W0

Sequenza stringa di inizializz.	Definita
AT	Attenzione
① D4140000000TN0	Memorizza il numero di telefono in memoria (tono, numero di telefono, 0).
$BA0	Regolazione baud disattivata.
$SB1200	Imposta la porta seriale su 1200 baud.
$MB1200	Imposta la porta telefonica su 1200 baud.
$D1	Abilita la composizione DTR.
&W0	Memorizza in modo permanente questi comandi nella memoria del modem.

① Sostituite “4140000000” con il numero di telefono che volete comporre.

3. Una volta programmato il modem, attivate il segnale DTR per comporre il numero o disattivate il segnale DTR per terminare la chiamata (aggancio).

Modem con driver di linea (short-haul)

Anche noti come modem short-haul, questi dispositivi non modulano realmente i dati seriali, ma condizionano piuttosto il segnale per operare su un mezzo fisico diverso (come ad es., RS-485) in modo da poter supportare lunghezze di trasmissione decisamente maggiori (solitamente diversi chilometri). Se un driver di linea supporta una porta RS232-DCE compatibile, potete probabilmente usarlo con il canale RS-232 dell’SLC 5/03 e con i processori SLC 5/04.

Se i driver di linea devono essere usati con full-duplex DF1, questi devono essere in grado di supportare un circuito full-duplex (anche noto come circuito a 4 fili).

I driver di linea abilitati per full-duplex (circuito a 4 fili) vengono preferiti con half-duplex DF1 anche perché il master può disporre del proprio canale dedicato per comunicare con gli slave.

Se un driver di linea è in grado di supportare solo circuiti half-duplex (circuito a 2 fili), il master (e gli slave) utilizza l'handshake RTS/CTS per eseguire una trasmissione. Questo genera un ritardo ogni volta che il master esegue una trasmissione.

Solitamente durante la configurazione dell'SLC 5/03 e dell'SLC 5/04 per lo slave DF1 half-duplex, usate "Modem half-duplex senza portante continua".

Modem radio

Potete anche utilizzare i processori SLC 5/03 e SLC 5/04 con un collegamento radio tramite modem radio, stabilendo un collegamento a multidrop dedicato. I collegamenti radio vengono spesso usati quando le linee telefoniche non sono accessibili o risultano troppo costose.

I modem radio possono essere acquistati come parte integrante di un'unità radio/modem oppure configurati utilizzando un modem ed una radio acquistati separatamente; in quest'ultimo caso, la radio avrà bisogno di un segnale di ingresso per associare il proprio trasmettitore. In molti casi, per questo ingresso è possibile usare RTS.

Il canale seriale SLC 5/03 e SLC 5/04, se configurato per lo slave half-duplex dispone di un ritardo regolabile dal momento dell'attivazione del segnale RTS alla trasmissione dei dati. In questo modo, è possibile usare i modem radio con una vasta gamma di requisiti di temporizzazione diversi, persino i tipi che non offrono un vero segnale CTS al DTE ad essi connesso.

Il modem radio che scegliete per interfacciare con con un modulo di comunicazione Allen-Bradley RS-232 usando il protocollo half-duplex deve avere le seguenti caratteristiche. Deve essere in grado di:

- supportare l'handshake RS-232 standard di cui sopra e riportato nel manuale del modulo di comunicazione RS-232 Allen-Bradley
- supportare la velocità di trasmissione alla quale funziona il vostro modulo di comunicazione RS-232 Allen-Bradley
- funzionare su un collegamento radio half-duplex multidrop (interfaccia modem di tipo Bell 202)
- interfacciare con un dispositivo di comunicazione asincrono

- funzionare in modalità “trasparente”, che consente il passaggio di dati su un collegamento senza modificarlo.

Per massimizzare le prestazioni, scegliete un modem che ha un ritardo RTS-CTS minimo. Questo ritardo di tempo viene solitamente determinato dal tempo che occorre al modem per attivare e stabilizzare la portante.

Modem con collegamento via satellite

L’interfaccia con questi modem è simile alle interfacce modem radio.

Funzionamento della linea di controllo modem in processori SLC 5/03 e SLC 5/04

Segue la spiegazione del funzionamento dei processori SLC 5/03 e SLC 5/04 quando configurate il canale RS232 per le seguenti applicazioni.

DF1 Full–Duplex

Quando configurate i processori SLC 5/03 e SLC 5/04 per full-duplex DF1, si verifica il seguente funzionamento della linea di controllo:

Selezionato Nessun handshaking — DTR è sempre attivo e RTS è sempre inattivo. I ricevimenti e le trasmissioni avvengono indipendentemente dagli stati degli ingressi DSR, CTS o DCD. Questa selezione deve essere eseguita quando i processori SLC 5/03 e SLC 5/04 sono direttamente connessi ad un altro dispositivo DTE.

Selezionato Modem full-duplex — DTR e RTS sono sempre attivi ad eccezione dei seguenti casi. Se DSR è inattivo, entrambi DTR e RTS cadono per 1-2 secondi e quindi vengono riattivati. Il bit di perdita modem (S:5/14) viene attivato immediatamente. Quando il DSR è inattivo, lo stato del DCD viene ignorato. Non vengono eseguiti ricevimenti o trasmissioni.

Se DCD diventa inattivo con DSR attivo, non sono permessi ricevimenti. Se DCD rimane inattivo per 9-10 secondi, il DTR viene impostato come inattivo fin quando il DSR diventa inattivo. A questo punto, viene anche impostato il bit di perdita modem. Se il DSR non diventa inattivo, il DTR viene nuovamente ripristinato in 5-6 secondi.

La trasmissione richiede l'attivazione di tutti e tre gli ingressi (CTS, DCD e DSR). Ogni volta che DSR e DCD sono entrambi attivi, viene azzerato il bit di perdita modem.

DF1 Half-Duplex

Quando configurate i processori SLC 5/03 e SLC 5/04 per half-duplex DF1, si verifica il seguente funzionamento della linea di controllo:

Selezionato Nessun handshaking — DTR è sempre attivo e RTS è sempre inattivo. I ricevimenti e le trasmissioni avvengono indipendentemente dagli stati degli ingressi DSR, CTS o DCD. Questa selezione deve essere eseguita quando i processori SLC 5/03 e SLC 5/04 sono direttamente connessi ad un altro dispositivo DTE.

Selezionato Modem half-duplex con portante continua — DTR è sempre attivo e RTS viene attivato solo durante le trasmissioni (e durante qualsiasi ritardo programmato prima o dopo le trasmissioni). La gestione di DCD e DSR è esattamente uguale a quella del modem full-duplex. Le trasmissioni richiedono l'attivazione di CTS e DSR.

Selezionato Modem half-duplex senza portante continua — Esattamenteuguale al Modem half-duplex con portante continua con l' eccezione che non viene eseguito il rilevamento del DCD. DCD viene comunque richiesto in ricezione, ma non è richiesto per le trasmissioni. Le trasmissioni richiedono comunque CTS e DSR. Il bit di perdita modem viene impostato solo quando DSR è inattivo.

Parametri di ritardo di invio RTS e di ritardo di spegnimento RTS

Attraverso il software di programmazione, i parametri Ritardo di invio RTS e Ritardo di spegnimento RTS offrono la flessibilità di selezionare il controllo del modem durante le trasmissioni. Questi parametri valgono solo se selezionate il modem half-duplex con o senza portante continua.

Per l'utilizzo con modem half-duplex che richiedono più tempo per "agganciare" il loro trasmettitore anche dopo che hanno attivato il CTS, il parametro Ritardo di invio RTS specifica con incrementi di 20 millisecondi il tempo totale che bisogna aspettare dopo che è stato attivato l'RTS prima di controllare se il CTS è stato attivato dal modem. Se CTS non è ancora attivo, RTS rimane attivo e se CTS è attivato entro un secondo avviene la trasmissione. Dopo un secondo, se CTS non è ancora attivato, RTS viene impostato come inattivo e la trasmissione viene interrotta.

Per i modem che non forniscono per nulla un segnale CTS , collegate RTS a CTS ed usate il ritardo più breve possibile senza perdere affidabilità di funzionamento.

Nota

Se viene selezionato un Ritardo di invio RTS di 0, la trasmissione riprende non appena viene attivato CTS. Se CTS non diventa attivo entro 1 secondo dopo la generazione di RTS, RTS viene impostato come inattivo e la trasmissione viene interrotta.

Taluni modelli fanno cadere la portante quando si perde RTS sebbene la trasmissione non sia ancora finita. Il parametro Ritardo in spegnimento RTS specifica, con incrementi di 20 millisecondi, il ritardo dal momento dell'invio dell'ultimo carattere seriale al modem alla disattivazione del RTS. Questo dà più tempo al modem per trasmettere l'ultimo carattere di un pacchetto.

Protocollo di comunicazione ASCII

I processori SLC 5/03 OS301, OS302 e SLC 5/04 OS400, OS401 supportano il protocollo ASCII definito dall'utente configurando RS-232 (canale 0) per la modalità utente. Nella modalità utente, tutti i dati ricevuti vengono posti in un buffer. Per accedere ai dati, usate le istruzioni ASCII nel vostro programma ladder. Fate riferimento al capitolo 10 per ulteriori informazioni sulle istruzioni ASCII. Potete inoltre inviare dati in stringhe ASCII alla maggior parte dei dispositivi attaccati che accettano il protocollo ASCII.

Nota *Quando è configurata la modalità utente, è possibile usare solo istruzioni ASCII. Se usate un'istruzione di messaggio (MSG) che fa riferimento al canale 0 si verifica un errore.*

Configurazione dei parametri del canale 0 ASCII

Quando il driver di modalità utente per il canale 0 è ASCII generico, è possibile cambiare i seguenti parametri:

Parametro	Descrizione
File di diagnostica	Riservato per uso futuro.
Velocità di trasmissione	Si può scegliere tra le velocità 110, 300, 600, 1200, 2400, 4800, 9600 e 19200. Il valore predefinito è 1200.
Parità	Si può scegliere tra Nessuna e Pari. Il valore predefinito è Nessuno.
Bit di stop	Si può scegliere tra 1, 1,5 e 2. Il valore predefinito è 1.
Bit di dati	Si può scegliere tra 7 e 8. Il valore predefinito è 8.
Modalità cancella	Si può scegliere tra Ignora, CRT e Stampante. Il valore predefinito è Ignora. Questo parametro dipende dall'abilitazione del parametro Eco.
Eco	Si può scegliere tra Disabilitato ed Abilitato. Il valore predefinito è Disabilitato.
Ritardo di spegnimento RTS	Consente di selezionare il valore di ritardo di spegnimento RTS con incrementi di 20 ms. La gamma valida è 0–65535. Il valore predefinito è 0.
Ritardo di invio RTS	Consente di selezionare il valore di ritardo di invio RTS con incrementi di 20 ms. La gamma valida è 0–65535. Il valore predefinito è 0.
Linea di controllo	Si può scegliere tra Nessun handshaking, Half-Duplex con portante continua e Half-duplex senza portante continua. Il valore predefinito è Nessun handshaking.
XON/XOFF	Si può scegliere tra Disabilitato ed Abilitato. Il valore predefinito è Disabilitato.
Terminazione 1 Terminazione 2	Specificate FF per nessun carattere di terminazione.
Concatena 1 Concatena 2	Specificate FF per nessun carattere di concatenazione.

Utilizzo delle funzioni di passthru

Esistono tre tipi di passthru disponibili nei processori SLC 5/03 e SLC 5/04. Segue la descrizione del loro funzionamento e dei relativi bit.

Passthru da DH+ a DH-485 – (Tutti i processori SLC 5/04)

Questo tipo consente all'SLC 5/04 di agire da ponte tra una rete DH+ ed una rete DH-485. Quando viene azzerato il bit S:34/0, i pacchetti di comunicazione in ingresso nel canale 0 (configurato per DH-485) non riconosciutiper il processore SLC 5/04, vengono rinviati fuori dal canale 1 nella rete DH+. Inoltre, i pacchetti di comunicazione in ingresso nel canale 1 (DH+) che non sono riconosciuti per il processore SLC 5/04 vengono rinviati fuori dal canale 0 nella rete DH-485. Questa attività avrà un effetto sul tempo di scansione del programma ladder del processore SLC 5/04, ma gli effetti non sono drastici poiché viene smistato solo un pacchetto di passthru per scansione.

Passthru da DF1 a DH+ – (Processori SLC 5/04 OS401 e superiori)

Questo tipo consente di collegare un computer ad una porta seriale del processore SLC 5/04 (canale 0 configurato per DF1 full-duplex) e di accedere a qualsiasi nodo sulla rete DH+ , indipendentemente dalla velocità di trasmissione della rete DH+. Potete inoltre connettere un modem alla porta seriale e accedere a qualsiasi nodo sulla rete DH+.

Passthru I/O remoto (processori SLC 5/03 OS302 e SLC 5/04 OS401)

Questo tipo consente al sistema SLC 5/04 di agire da ponte tra la rete DH+ e la rete I/O remota supportata dal modulo I/O remoto 1747-SN. Il passthru viene abilitato quando viene impostato il bit S:34/5. Questo consente ai PC sulla rete DH+ di caricare o acquisire applicazioni su dispositivi come PanelView 550, PanelView 900 o PanelView 1200 e DataLiners sulla rete I/O remota.

Considerazioni con il passthru da DF1 a DH+ abilitato

Quando usate il passthru da DF1 a DH+, tenete a mente le seguenti informazioni.

Passaggio online con un processore SLC 5/04 utilizzando DF1 Full-Duplex

Se volete passare online utilizzando DF1 full-duplex, accertatevi che l'indirizzo di destinazione sotto lo schermata Full-Duplex Online Configuration venga impostato sul canale 1 dell'indirizzo del nodo DH+ del processore SLC 5/04 di destinazione. Se l'indirizzo di destinazione non è impostato ed il processore SLC 5/04 ha la funzione di passthru da DF1 a DH+ abilitata, i pacchetti di comandi dal software di programmazione possono passare ad un processore SLC 5/04 diverso da quello immaginato.

Invio di un messaggio utilizzando un DF1 full-duplex *a* un processore SLC 5/04 con il passthru da DF1 a DH+ abilitato

Se il processore SLC 5/04 ricevente ha la funzione di passthru abilitata, accertatevi che il parametro del nodo di destinazione sia impostato sull'indirizzo DH+ del canale 1 del processore SLC 5/04.

Invio di un messaggio utilizzando un DF1 Full-Duplex *da* an un processore SLC 5/04 con il passthru da DF1 a DH+ abilitato

Se usate un processore SLC 5/04 con il passthru da DF1 a DH+ abilitato per l'invio di messaggi dal canale 0 (configurato per DF1 full-duplex), dovete accertarvi che l'indirizzo del nodo DH+ del processore SLC 5/04 appaia come indirizzo di sorgente DF1 sotto la schermata Channel 0 System Mode Configuration. Se l'indirizzo non è impostato correttamente, le risposte provenienti sul processore SLC 5/04 potrebbero essere inviate ad altri nodi sulla rete DH+.

Comunicazione da un processore SLC 5/04 utilizzando l'indirizzamento PLC-2®

Se usate un processore SLC 5/04 con la funzione passthru da DF1 a DH+ abilitata e state tentando di inviare messaggi dal canale 0 usando istruzioni di MESSAGGIO, non usate il tipo di messaggio 485 CIF, ma usate invece 500CPU o PLC5. Se tentate di usate il tipo di messaggio 485 CIF, il processore SLC 5/04 che invia il messaggio non riceve le risposte dal nodo con il quale sta tentando di comunicare.

13 Individuazione degli errori del sistema

Questo capitolo elenca i codici degli errori gravi, indica le probabili cause degli errori e consiglia quale rimedio adottare. Spiega inoltre gli errori di scarico del sistema operativo per il processore SLC 5/03 e SLC 5/04 e dei controllori Micrologix 1000.

Azzeramento automatico degli errori

La sezione seguente descrive i diversi modi di annullare automaticamente un errore utilizzando APS.

Processori SLC

- Impostate il bit di Superamento della Condizione di Errore all'Accensione S:1/8 nel file di stato per annullare l'errore spegnendo e riaccendendo l'apparecchiatura, ammesso che il programma utente non sia alterato.
- Impostate uno dei bit di autocaricamento S:1/10, S:1/11, o S:1/12 nel file di stato del programma in memoria EEPROM per trasferire automaticamente un nuovo programma privo di errore dal modulo di memoria alla memoria RAM quando si spegne e si riaccende.

Per ulteriori informazioni sui bit di stato S:1/13, S:1/8, S:1/10, S:1/11, S:1/12, S:5/0-7 e S:36/0-7, fate riferimento al capitolo 1.

Nota *Potete dichiarare un errore grave relativamente alla vostra applicazione scrivendo un valore univoco sull'indirizzo S:6 ed impostando il bit S:1/13.*

Controlori MicroLogix 1000

Potete azzerare automaticamente un errore spegnendo e riaccendendo il controllore impostando uno o entrambi i seguenti bit di stato nel file di stato:

- Bit di Superamento Errore all'Accensione (S:1/8)
- Bit "Esegui Sempre" (S:1/12)

Azzerando un errore con il bit "Esegui sempre"(S:1/12) si forza l'azionamento a passare immediatamente alla modalità Esecuzione REM. Accertatevi di comprendere l'utilizzo di questo bit prima di inserirlo nel vostro programma. Fate riferimento a pagina A-5 per ulteriori informazioni ed al capitolo 3 per informazioni relative ai dati ritentivi.

Nota

Potete dichiarare un errore grave relativamente alla vostra applicazione scrivendo un valore univoco all'indirizzo S:6 ed impostando il bit S:1/13 per prevenire di riutilizzare i codici definiti dal sistema. I valori consigliati per gli errori definiti dall'utente vanno da FF00 a FF0F.

Azzeramento manuale degli errori (processori SLC)

La sezione che segue descrive i diversi modi per azzerare manualmente un errore tramite un processore SLC.

- Azzerate manualmente il bit di errore grave S:1/13, ed i bit di errore minore e grave S:5/0–7 nel file di stato, utilizzando un dispositivo di programmazione o un Modulo di accesso alla tabella dati. Ponete il processore nella modalità Programmazione REM . Correggete la condizione che causa l'errore e riportate quindi il processore alla modalità Esecuzione REM o a qualsiasi modalità di REM Prova.
- *Solo SLC 5/03 e SLC 5/04* – Girate il selettore a chiave da ESECUZIONE a PROGrammazione e quindi nuovamente ad ESECUZIONE.

***Solo SLC 5/03 e SLC 5/04* – L'azzeramento di questi bit con il selettore a chiave nella posizione ESECUZIONE causa il passaggio immediato del processore alla modalità Esecuzione.**

Se siete in linea con un processore SLC 5/03 o SLC 5/04 con l'interruttore a chiavetta in posizione ESECUZIONE e premete il tasto funzione di azzeramento errore grave, verrete avvisati che il processore una volta azzerato l'errore passerà alla modalità Esecuzione .

Utilizzo della routine di gestione errori

Processori SLC

Avendo designato un file di subroutine, il verificarsi di errori utente recuperabili o non recuperabili provoca per una scansione l'esecuzione della subroutine designata. Se l'errore è recuperabile, la subroutine può essere usata per correggere il problema ed azzerare il bit di errore S:1/13. Il processore continua quindi nella modalità Esecuzione. Se l'errore non è recuperabile, la subroutine può inviare un messaggio tramite l'istruzione Messaggio ad un altro nodo DH-485 con informazioni sui codici di errore e/o eseguire una disattivazione ordinata del processo.

La subroutine non viene eseguita per gli errori non utente. La routine di gestione errori utente viene trattata nel capitolo 11.

Controllori MicroLogix 1000

Il verificarsi di errori utente recuperabili o non recuperabili causa l'esecuzione del file 3; se l'errore è recuperabile, la subroutine può essere usata per correggere il problema ed azzerare il bit di errore S:1/13. Il controllore continua quindi nella modalità Esecuzione REM ; la subruotine non viene eseguita per gli errori non utente.

Messaggi di errore

Questa sezione contiene i messaggi di errore che possono verificarsi durante il funzionamento di controllori MicroLogix 1000 e processori SLC. Ciascuna tabella riporta la descrizione dei codici di errore, la probabile causa e l'azione correttiva consigliata.

Errori dei controllori MicroLogix 1000

Gli errori dei controllori sono divisi nei seguenti tipi:

- errori all'accensione
- errori al passaggio in esecuzione
- errori di esecuzione
- errori di caricamento

Errori all'accensione

Codice errore (esadec.)	Messaggio di avviso	Descrizione	Azione consigliata
0001	CARICATO PROGRAMMA DI DEFAULT	Il programma di default viene caricato sulla memoria del controllore. Questo si verifica: • all'accensione se si verifica una mancanza di corrente durante un caricamento • se il programma utente è alterato all'accensione, viene caricato il programma di default.	• Ricaricate il programma ed entrate nella modalità Esecuzione REM. • Se l'errore persiste, contattate il rappresentate A-B locale .
0002	RIPRISTINO INASPETTATO	Il processore del controllore è stato reinizializzato all'improvviso a causa di un ambiente rumoroso o di un guasto hardware. Se il programma utente caricato su controllore è valido, vengono usati i dati iniziali caricati con il programma. Il bit Dati ritentivi persi (S:5/8) viene impostato. Se il programma utente non è valido, viene caricato il programma di default.	• Fate riferimento alle direttive per il cablaggio nel capitolo 1. • Se l'errore persiste contattate il rappresentate A-B locale .
0003	MEMORIA EEPROM ALTERATA	Il programma utente è alterato e viene caricato il programma di default.	• Durante l'accensione e lo spegnimento del controllore, si è verificato un problema di rumore; ritentate l'operazione. Il programma potrebbe essere valido, ma i dati ritentivi andranno persi. • Se l'errore persiste contattate il rappresentate A-B locale .
0005	DATI RITENTIVI PERSI	I file di dati (ingresso, uscita, temporizzatori, contatori, numeri interi, binari e stato) sono alterati.	• Spegnete ed accendete l'unità. • Caricate il programma e reinizializzate qualsiasi dato necessario. • Avviate il sistema. • Se l'errore persiste contattate il rappresentate A-B locale .

Errori entrando in esecuzione

Codice errore (esadec.)	Messaggio di avviso	Descrizione	Azione consigliata
0008	ERRORE FATALE SOFTWARE INTERNO	Il software del controllore dopo aver completato l'accensione (entro i primi 2 secondi di funzionamento) ha rilevato una condizione hardware o software non valida.	• Spegnete ed accendete l'unità. • Caricate il programma e reinizializzate qualsiasi dato necessario. • Avviate il sistema. • Se l'errore persiste contattate il rappresentate A-B .
0009	ERRORE FATALE HARDWARE INTERNO	Il software del controllore dopo aver completato l'accensione (entro i primi 2 secondi di funzionamento) ha rilevato una condizione hardware o software non valida.	• Spegnete ed accendete l'unità. • Caricate il programma e reinizializzate qualsiasi dato necessario. • Avviate il sistema. • Se l'errore persiste contattate il rappresentate A-B .
0010	PROCESSORE NON COMPATIBILE	Il programma caricato non è configurato per un microcontrollore.	Per usare un microcontrollore con il programma, riconfigurate il processore con MPS o APS. Scegliete il bollettino 1761.
0016	PROTEZIONE AVVIAMENTO DOPO PERDITA DI ALIMENTAZIONE; S:1/9 E' IMPOSTATO	Il sistema è stato acceso nella modalità Esecuzione REM. Il bit S:1/13 è impostato e la routine di guasti utente viene eseguita prima di cominciare la prima scansione del programma.	• Azzerate il bit S:1/9 secondo i requisiti della vostra applicazione e tornate alla modalità Esecuzione REM, oppure • Azzerate S:1/13, il bit di errore grave.
0018	IL PROGRAMMA UTENTE NON E' COMPATIBILE CON IL SISTEMA OPERATIVO	E' stato caricato un programma incompatibile. Il programma non ha il numero esatto di file oppure non ha i file di dati dalle dimensioni corrette. Viene caricato il programma di default.	• Controllate la configurazione ed accertatevi che sia selezionato il processore giusto. • Se volete usare un microcontrollore con il programma, riconfigurate il processore con MPS o APS. Scegliete il bollettino 1761.

Errori durante l'esecuzione

Codice errore (esadec.)	Messaggio di avviso	Descrizione	Azione consigliata
0004	ERRORE INTEGRITA' MEMORIA DURANTE ESECUZIONE	Con il controllore nella modalità ESECUZIONE o in una modalità test, la memoria ROM o RAM si è alterata. Se il programma utente è valido, il porgramma ed i dati iniziali caricati sul controllore vengono usati e viene impostato il bit Dati ritentivi persi (S:5/8). Se il programma utente non è valido, si verifica l'errore 0003.	• Spegnete ed accendete l'unità. • Caricate il programma e reinizializzate qualsiasi dato necessario. • Avviate il sistema. • Se l'errore persiste contattate il rappresentate A-B .
0020	ERRORE NON GRAVE A FINE SCANSIONE, VEDERE S:5	Alla fine della scansione era impostato un bit di errore non grave (bit 0-7).	Accedete al display del file di stato, azzerate l'errore e tornate alla modalità Esecuzione REM.
0022	TIMER WATCHDOG SCADUTO, VEDERE S:3	Il tempo di scansione del programma ha superato il valore di scadenza del watchdog (S:3H).	• Controllate che il programma non sia in un loop senza uscita e correggete il problema. • Aumentate il valore di scadenza del watchdog nel file di stato.
0024	SETPOINT INTERRUPT STI NON VALIDO, VEDERE S:30	Presente un intervallo STI non valido (non tra 0 e 255).	Impostate l'intervallo STI tra i valori 0 e 255.
0025	TROPPI JSR NELLA SUBROUTINE STI	Esistono più di 3 subroutine annidate nella subroutine STI (file 5).	Correggete il programma utente per rispettare i requisiti e le limitazioni per l'istruzione JSR, quindi ricaricate il programma e passate alla modalità Esecuzione REM.
0027	TROPPI JSR NELLA SUBROUTINE GESTIONE ERRORI	Esistono più di 3 subroutine annidate nella subroutine errori (file 3).	Correggete il programma utente per rispettare i requisiti e le limitazioni per l'istruzione JSR, quindi ricaricate il programma e passate alla modalità REM Esecuzione.
002A	INDIRIZZO INDICIZZATO TROPPO GRANDE PER IL FILE	Il programma tramite l'indirizzo indicizzato fa riferimento ad un elemento oltre i limiti del file.	Correggete il programma utente in modo che non vada oltre i limiti del file.
002B	TROPPI JSR NELLA SUBROUTINE HSC	Esistono più di 3 subroutine annidate nella routine del contatore ad alta velocità (file 4).	Correggette il programma utente per rispettare i requisiti e le limitazioni per l'istruzione JSR, quindi ricaricate il programma e passate alla modalità Esecuzione REM.

Codice errore (esadec.)	Messaggio di avviso	Descrizione	Azione consigliata
0030	SUPERA IL LIMITE DI ANNIDAMENTO SUBROUTINE 8	Esistono più di 8 subroutine annidate nel file di programma principale (file 2).	Correggette il programma utente per rispettare i requisiti e le limitazioni per il file di programma, quindi ricaricate il programma e passate alla modalità Esecuzione REM.
0031	SCOPERTA ISTRUZIONE NON SUPPORTATA	Il programma contiene un'istruzione non supportata dal microcontrollore. Ad esempio, MSG, SVC o PID.	Modificate il programma in modo che tutte le istruzioni siano supportate dal processore, quindi ricaricate il programma e passate alla modalità Esecuzione REM.
0032	LIMITI FILE DATI SUPERATI DA SQO/SQC	Un parametro di posizione/lunghezza delle istruzioni del sequenziatore punta oltre la fine del file dati.	Correggete il programma per accertarvi che i parametri di lunghezza e posizione non superino la fine del file dati. Ricaricate il programma e passate alla modalità Esecuzione REM .
0033	LIMITI FILE DATI SUPERATI DA BSL/BSR/FFL/FFU/LFL/LFU	Il parametro di lunghezza di un'istruzione BSL, BSR, FFL, FFU, LFL o LFU oltrepassa la fine del file di dati.	Correggete il programma per accertarvi che i parametri di lunghezza non superi la fine del file di dati. Ricaricate il programma e passate alla modalità REM
0034	VALORE NEGATIVO IN PRESET O ACCUMULATORE DI UN TIMER	Un valore negativo è stato caricato in un preset o accumulatore di timer.	Se è il programma a spostare i valori alla parola preset o accumulatore di un timer, accertatevi che questi valori non siano negativi. Correggete il programma, ricaricate e passate alla modalità Esecuzione REM.
0035	ISTRUZIONE NON AMMESSA (TND) IN FILE DI INTERRUPT	Il programma contiene un'istruzione Fine temporanea (TND) nel file 3, 4 o 5 se usato come subroutine di interrupt.	Correggete il programma, ricaricate e passate alla modalità Esecuzione REM.
0037	PRESET NON VALIDI CARICATI SU CONTATORE AD ALTA VELOCITA'	E' stato caricato sul contatore ad alta velocità (C5:0) un preset alto pari a zero (0) o negativo quando il HSC era un contatore a salire oppure il preset alto era inferiore a o uguale al preset basso nel caso di HSC come contatore bidirezionale.	• Controllate che i preset siano validi. • Correggete il programma, ricaricate e passate alla modalità Esecuzione REM.
0038	ISTRUZIONE RITORNO SUBROUTINE (RET) IN FILE PROGRAMMA 2	Un'istruzione RET è nel file di programma principale (file 2).	Rimuovete l'istruzione RET, ricaricate e passate alla modalità Esecuzione REM.

Codice errore (esadec.)	Messaggio di avviso	Descrizione	Azione consigliata
0040	ERRORE DI VERIFICA SCRITTURA USCITE	Quando le uscite sono state scritte e rilette dal processore, la lettura non è riuscita. Questo potrebbe essere dovuto al rumore.	• Fate riferimento ai criteri per la messa a terra nel capitolo 1. • Avviate il sistema. • Contattate il rappresentate Allen-Bradley locale se l'errore persiste.
0041	ACCESI BIT DI USCITA EXTRA	Impostato un bit di uscita extra quando il bit Selezione uscite extra (S:0/8) nel file di stato è stato azzerato. Per i controllori a 16 punti questo comprende i bit da 6 a 15. Per i controllori da 32 punti, comprende i bit da 12 a 15.	• Impostate S:0/8 o cambiate l'applicazione per *prevenire* che questi bit vengano accesi. • Correggete il programma, ricaricate e passate alla modalità Esecuzione REM.

Errori di caricamento

Codice errore (esadec.)	Messaggio di avviso	Descrizione	Azione consigliata
0018	IL PROGRAMMA UTENTE NON E' COMPATIBILE CON IL SISTEMA OPERATIVO	E' stato caricato un programma incompatibile. Il programma non ha il numero esatto di file oppure non ha i file di dati dalle dimensioni corrette. Viene caricato il programma di default.	• Controllate la configurazione ed accertatevi che sia selezionato il processore giusto. • Se volete usare un microcontrollore con il programma, riconfigurate il processore con MPS o APS. Scegliete il bollettino 1761.

Errori dei processori SLC

Gli errori dei processori sono divisi nei seguenti tipi:

- errori all'accensione
- errori al passaggio in esecuzione
- errori di esecuzione
- errori delle istruzioni del programma utente

Errori all'accensione

Codice di errore (esadec.)	Descrizione	Probabile causa	Azione consigliata
0001	Errore NVRAM.	• Disturbi, • scariche o • messa a terra inadeguata o • insufficiente soppressione delle sovracorrenti sulle uscite con carico induttivo o • alimentazione insufficiente o • perdita della batteria o condensatore di backup	Correggete il problema, ricaricate il programma ed eseguite. Potete usare la funzione di autocaricamento con un modulo di memoria per ricaricare automaticamente il programma e passare alla modalità Esecuzione.
0002	Scadenza inaspettata del watchdog hardware.	• Disturbi o • lampi o • messa a terra inadeguata o • mancata soppressione delle sovracorrenti sulle uscite con carico induttivo o • alimentazione difettosa.	Correggete il problema, ricaricate il programma ed eseguite. Potete usare la funzione di autocaricamento con un modulo di memoria per ricaricare automaticamente il programma e passare alla modalità Esecuzione.
0003	Errore di memoria nel modulo di memoria. Questo errore si verifica anche passando alla modalità Esecuzione REM.	Il modulo di memoria è corrotto.	Riprogrammate il modulo di memoria. Se l'errore persiste, sostituite il modulo.
0007	Fallimento durante il trasferimento del modulo di memoria.	Il modulo di memoria è danneggiato.	Riprogrammate il modulo di memoria. Se l'errore persiste, sostituite il modulo.

Codice di errore (esadec.)	Descrizione	Probabile causa	Azione consigliata
0008	Errore software interno.	Errore software imprevisto dovuto a: • Disturbi o • scariche o • messa a terra inadeguata o • insufficiente soppressione delle sovracorrenti sulle uscite con carico induttivo • alimentazione insufficiente.	Correggete il problema, ricaricate il programma ed eseguite. Potete usare la funzione di autocaricamento con un modulo di memoria per caricare automaticamente il programma e passare alla modalità Esecuzione. Se il problema si ripete, contattate il vostro rappresentante RSI.
0009	Errore hardware interno.	Errore hardware imprevisto dovuto a: • Disturbi o • scariche o • messa a terra inadeguata o • insufficiente soppressione delle sovracorrenti sulle uscite con carico induttivo • alimentazione insufficiente.	Correggete il problema, ricaricate il programma ed eseguite. Potete usare la funzione di autocaricamento con un modulo di memoria per caricare automaticamente il programma e passare alla modalità Esecuzione. Se il problema si ripete, contattate il vostro rappresentante A-B.

Errori al passaggio in esecuzione

Codice di errore (esadec.)	Descrizione	Probabile causa	Azione consigliata
0010	Il processore non è conforme al livello di revisione richiesto.	Il livello di revisione del processore non è compatibile con il livello per il quale il programma è stato sviluppato.	Consultate il vostro rappresentante A-B locale per l'acquisto di un kit di espansione per il processore.
0011	Il file di programma eseguibile numero 2 manca.	Il programma esistente è incompatibile o alterato.	Ricaricate il programma o riprogrammate con software di programmazione APS approvato dalla RSI.
0012	Il programma ladder ha un errore di memoria.	• Disturbi o • scariche o • messa a terra inadeguata o • insufficiente soppressione delle sovracorrenti sulle uscite con carico induttivo o • alimentazione insufficiente.	Correggete il problema, ricaricate il programma ed eseguite. Se l'errore persiste, assicuratevi di utilizzare un software di programmazione APS approvato dalla RSI per sviluppare e caricare il programma.

Codice di errore (esadec.)	Descrizione	Probabile causa	Azione consigliata
0013	• Il modulo di memoria richiesto manca o • S:1/10 o S:1/11 non sono impostati come richiesto dal programma.	• Uno dei bit di stato del programma è impostato ma manca il modulo di memoria richiesto, oppure • il bit di stato S:1/10 o S:1/11 non è impostato nel programma memorizzato nel modulo di memoria, ma è impostato nel programma nella memoria del processore.	• Installate un modulo di memoria nel processore, oppure • caricate il programma dal processore al modulo di memoria.
0014	Errore nel file intemo.	• Disturbi o • scariche o • messa a terra inadeguata o • insufficiente soppressione delle sovracorrenti sulle uscite con carico induttivo o • alimentazione insufficiente.	Correggete il problema, ricaricate il programma ed eseguite. Se l'errore persiste, assicuratevi di utilizzare un software di programmazione APS approvato dalla RSI per sviluppare e caricre il programma.
0015	Errore nel file di configurazione.	• Disturbi o • scariche o • messa a terra inadeguata o • insufficiente soppressione delle sovracorrenti sulle uscite con carico induttivo o • alimentazione insufficiente.	Correggete il problema, ricaricate il programma ed eseguite. Se l'errore persiste, assicuratevi di utilizzare un software di programmazione APS approvato dalla RSI per sviluppare e caricare il programma.
0016	Protezione all'avviamento dopo perdita di alimentazione. Si instaura una condizione di errore quando il bit S:1/9 viene impostato e la perdita d'alimentazione avviene durante l'esecuzione.	Il bit di stato S:1/9 è impostato dal programma utente. Vedere il capitolo 1 per ulteriori dettagli circa il funzionamento del bit di stato S:1/9.	• Azzerare il bit S:1/9 se questo è compatibile con i requisiti dell'applicazione e ritornare alla modalità esecuzione, oppure • annullare il bit di errore grave S:1/13 prima della fine della scansione del primo programma.
0017	Mancata corrispondenza tra NVRAM ed il programma utente del modulo di memoria.	Il bit S:2/9 è impostato ed il programma utente del modulo di memoria non corrisponde al programma utente NVRAM.	Trasferite il programma del modulo di memoria su NVRAM e passate alla modalità Esecuzione.
0018	Programma utente incompatibile. Mancanza di corrispondenza del tipo di sistema operativo. Questo errore si può verificare anche durante l'accensione.	Il programma utente è troppo avanzato per essere eseguito sotto il sistema operativo corrente.	Contattate il vostro rappresentante RSI per ulteriori informazioni sui sistemi operativi disponibili per il processore 5/03.
0019	Rilevato numero di label duplicato.	Trovata nella subroutine un'istruzione di label duplicata o mancante.	• Rimuovere la label duplicata o • aggiungere una label.

Errori durante l'esecuzione

Codice di errore (esadec.)	Descrizione	Probabile causa	Azione consigliata
001F	Problema di integrità programma sorti durante una sessione di modifica in linea.	Disturbi, perdita di comunicazione o perdita di corrente durante la fase di modifica.	Ricaricate il programma e reimmettete le modifiche.
0004	Errore di memoria in modalità Esecuzione.	• Disturbi o • scariche o • messa a terra inadeguata o • insufficiente soppressione delle sovracorrenti sulle uscite con carico induttivo o • alimentazione insufficiente.	Correggete il problema, ricaricate il programma ed eseguite. Potete utilizzare la funzione di autocaricamento con un modulo di memoria per ricaricare automaticamente il programma e passare alla modalità Esecuzione.
0020	Impostato bit di errore minore alla fine della scansione. Vedere i bit di errore minore S:5.	• Overflow delle istruzioni matematiche o FRD o • rilevato un errore nelle istruzioni del sequenziatore o del registro di scorrimento o • rilevato un errore grave durante l'esecuzione di una routine di gestione errori utente o • nel programma utente gli indirizzi di file M0-M1 sono stati riferiti ad uno slot disabilitato.	Correggete il problema di programmazione, ricaricate il programma e passare alla modalità esecuzione. Fare riferimento ai bit di errore minore S:5 nel apendice B.

Codice di errore (esadec.)	Descrizione	Probabile causa	Azione consigliata
0021	Guasto ad un alimentatore di uno chassis I/O di espansione. Nota: un sistema modulare che individua una condizione di sovratensione o sovracorrente in uno dei suoi alimentatori può produrre uno qualsiasi dei codici d'errore elencati dalla pagina 13-18 fino alla pagina 13-21 (invece del codice 0021). La condizione di sovratensione o sovracorrente viene indicata dal LED di alimentazione spento. **ATTENZIONE: Processori SLC 5/01 compatti e con FRN da 1 a 4. Se il problema di alimentazione del rack remoto si è verificato mentre il processore era in modalità Esecuzione, l'errore 0021 forza l'azzeramento del bit di blocco per errore grave (S:1/13) all'accensione successiva dello chassis locale.** **Processori SLC 5/02 e SLC 5/01 con FRN 5. Non è necessario spegnere e riaccendere il rack locale per tornare in modalità Esecuzione REM. Dopo il**	Processori compatti e SLC 5/01 con FRN da 1 a 4: è stata tolta la corrente oppure il livello di corrente è sceso sotto il limite minimo specificato per gli chassis di espansione. Processori SLC 5/02 e SLC 5/01 con FRN 5: questo errore si verifica solo quando il rack di espansione non viene alimentato. Si tratta dell'unico codice di errore con auto-annullamento. Quando il rack torna ad essere alimentato, l'errore viene annullato.	Processori compatti e SLC 5/01 con FRN da 1 a 4: spegnete e riaccendete il rack locale. Processori SLC 5/02 e SLC 5/01 con FRN 5: ridate corrente allo chassis di espansione.

Codice di errore (esa)	Descrizione	Probabile causa	Azione consigliata
0022	Superato il tempo massimo di scansione del watchdog utente.	• Il tempo del watchdog è stato impostato ad un livello troppo basso per il programma utente oppure • il programma utente gira un ciclo senza uscita.	• Aumentate il tempo del watchdog nel file di stato (S:3H) o • correggete il problema del programma utente.
0023	File di interrupt STI non valido o inesistente.	• Assegnato un numero di file di interrupt STI nel file di stato, ma il file di subroutine non è stato creato o • in file di interrupt STI assegnato era 0, 1 o 2.	• Disabilitate il valore prefissato di interrupt STI (S:30) ed il numero di file (S:31) nel file di stato o • create un file di subroutine di interrupt STI per il numero di file assegnato nel file di stato (S:31). Il numero di file non deve essere 0, 1 o 2.
0024	Intervallo di interrupt STI non valido (maggiore di 2550ms o negativo).	Il valore prefissato STI è fuori gamma (maggiore di 2550ms o negativo).	• Disabilitate il valore prefissato di interrupt STI (S:30) ed il numero di file (S:31) nel file di stato o • create una routine di interrupt STI per il numero di file assegnato nel file di stato (S:31). Il numero non deve essere 0, 1 o 2.
0025	Eccessiva profondità dello stack/chiamate JSR alla routine STI.	Un'istruzione JSR sta chiamando un numero di file assegnato ad una routine STI.	Correggete il programma utente in modo da soddisfare i requisiti e le restrizioni relativi all'istruzione JSR, quindi ricaricate il programma ed eseguite.
0026	Eccessiva profondità dello stack/chiamate JSR alla routine di interrupt degli I/O.	Un'istruzione JSR sta chiamando un numero di file assegnato ad una routine di interrupt degli I/O.	Correggete il programma utente in modo da soddisfare i requisiti e le restrizioni relativi all'istruzione JSR, quindi ricaricate il programma e mandatelo in esecuzione.
0027	Eccessiva profondità dello stack/chiamate JSR alla routine utente di gestione degli errori.	Un'istruzione JSR sta chiamando un numero di file assegnato ad una routine utente di gestione degli errori.	Correggete il programma in modo da soddisfare i requisiti e le restrizioni per l'istruzione JSR, quindi ricaricate il programma ed eseguite.

Codice di errore (esa)	Descrizione	Probabile causa	Azione consigliata
0028	Valore del file routine di gestione errore “protezione all’accensione” non valido o inesistente.	• È stato creato un numero di file routine di gestione errori, ma il file non è stato creato o • il numero del file creato era 0, 1 o 2.	• Disabilitate il numero di file routine di gestione errori (S:29) nel file di stato o • create una routine di gestione errori per il numero di file assegnato nel file di stato (S:29). Il numero di file non deve essere 0, 1 o 2.
0029	Riferimento indirizzo indicizzato fuori dall’intero spazio dei file di dati (compreso tra B3:0 e l’ultimo file). **ATTENZIONE:dopo il recupero dell’errore il processore SLC 5/02 utilizza un valore indicizzato zero per l’istruzione in errore.**	Il programma fa riferimento, attraverso un indirizzo indicizzato, ad un elemento esterno alla gamma consentita. La gamma va da B3:0 all’ultimo elemento dell’ultimo file di dati creato dall’utente.	Correggete e ricaricate il programma utente. Questo problema non può essere corretto scrivendo sulla parola di registro indicizzato (S:24).

Codice di errore (esa)	Descrizione	Probabile causa	Azione consigliata
002A	Il riferimento dell'indirizzo indicizzato va oltre il file di dati specifico assegnato.	Il programma si riferisce, attraverso un indirizzamento indicizzato, ad un elemento fuori i confini di un file.	Correggete il programma utente, assegnate più spazio dati usando la mappa di memoria, oppure risalvate il programma permettendo l'attraversamento dei confini di un file. Ricaricate il programma utente. Questo problema non può essere corretto scrivendo sulla parola di registro indicizzato (S:24).
002B	Esiste un numero di file errato per un indirizzo indiretto.	Esiste il numero di file, ma non è il tipo di file corretto oppure il numero di file non esiste.	Controllate il tipo di file o create il numero di file.
002C	L'elemento dell'indirizzo indiretto a cui si fa riferimento non rientra nei limiti del file di dati.	L'elemento a cui si fa riferimento indirettamente non esiste, ma il tipo di file è corretto ed esiste.	Create un elemento di riferimento indiretto.
002D	Esiste un sottoelemento di indirizzo diretto di riferimento non valido.	Si fa riferimento ad un sottoelemento in modo non corretto oppure si fa un riferimento indiretto ad un file M.	Correggete i riferimenti e riprovate.
002E	Slot di ingresso DII non valido.	Lo slot assegnato è vuoto o è presente una scheda di I/O non discreta.	Modificate lo slot di ingresso in una scheda di I/O discreta.
002F	File di interrupt DII non valido o inesistente.	• È stato assegnato un numero di file di interrupt DII nel file di stato, ma il file di subroutine non è stato creato o • il numero del file di interrupt DII assegnato era 0, 1 o 2.	Disabilitate la funzione DII scrivendo uno zero su questa locazione o modificate il valore in un file ladder valido (3-255).

Errori di istruzioni del programma utente

Codice di errore (esa)	Descrizione	Probabile causa	Azione consigliata
0030	Tentativo di saltare ad un file subroutine troppo annidato. Questo codice può anche significare che un programma contiene delle subroutine potenzialmente ricorsive.	• Sono stati chiamati nel programma utente più dei 4 livelli di subroutine annidate (8 se state utilizzando un processore 5/02 o 5/03) o • la/e subroutine annidata/e sta/stanno chiamando subroutine del livello precedente.	Correggete il programma utente in modo da soddisfare i requisiti e le restrizioni relativi all'istruzione JSR, quindi ricaricate il programma ed eseguite.
0031	Rilevato un riferimento ad un'istruzione non supportata.	Il tipol o il livello della serie del processore non supporta un'istruzione che risiede in un programma utente, oppure avete programmato una costante come il primo operando di un'istruzione di comparazione.	• Sostituite il processore con uno che supporti il programma utente o • modificate il programma utente in modo che tutte le istruzioni siano supportate dal processore, quindi ricaricate il programma ed eseguite.
0032	Il parametro di lunghezza/posizione dell'istruzione del sequenziatore punta ad un indirizzo oltre la fine del file di dati.	Il programma fa riferimento ad un elemento oltre i confini di un file impostati dall'istruzione del sequenziatore.	Correggete il programma utente oppure assegnate più spazio ai file di dati usando la mappa di memoria, quindi ricaricate ed eseguite.
0033	Il parametro di lunghezza di un'istruzione LFU, LFL, FFU, FFL, BSL, o BSR punta oltre la fine di un file di dati.	Il programma fa riferimento ad un elemento oltre i confini di un file impostati dall'istruzione.	Correggete il programma utente oppure assegnate più spazio ai file di dati usando la mappa di memoria, quindi ricaricate ed eseguite.
0034	Rilevato un valore negativo per un accumulatore o il valore prefissato di un timer . Solo per processori compatti con ingresso a 24V CC: rilevato un valore prefissato HSC negativo o zero in un'istruzione HSC.	Il valore accumulato o prefissato di un timer nel programma utente è stato rilevato come negativo.	Se il programma utente sta spostando dei valori alla parola accumulata o prefissata di un timer, assicuratevi che questi valori non possono essere negativi. Correggete il programma utente, ricaricate ed eseguite.
0034 (assegnato all'istruzione 5/01 HSC)	Rilevato un valore prefissato negativo o zero HSC in un'istruzione HSC.	Il valore prefissato per l'istruzione HSC è oltre la gamma valida, che è 1-32767.	Se il programma utente sta spostando dei valori alla parola prefissata dell'istruzione HSC, assicuratevi che i valori rientrino nella gamma valida. Correggete il programma utente, ricaricate ed eseguite.

Codice di errore (esadec.)	Descrizione	Probabile causa	Azione consigliata
0035	Viene chiamata l'istruzione TND, SVC o REF all'interno di una routine di interrupt o di gestione errori utente.	Viene utilizzata un'istruzione A TND, SVC o REF in una routine di interrupt o di gestione errori utente. Questo non è corretto.	Correggete il programma utente, ricaricate ed eseguite.
0036	Utilizzato un valore non valido per un parametro dell'istruzione PID.	È stato caricato un valore non valido nell'istruzione PID dal programma utente o dall'utente attraverso la funzione di monitorizzazione di dati per questa istruzione.	Il codice 0036 viene trattato nel capitolo 9.
0038	Rilevata un'istruzione RET in un file non di subroutine.	Un'istruzione RET risiede nel programma principale.	Correggete il programma utente, ricaricate ed eseguite.
xx3A	Tentativo di scrivere su un file di dati protetto.	Effettuato tentativo di scrivere su un indirizzo indiretto situato in un file con protezione file di dati costanti.	Rimuovete la protezione e riprovate la funzione.
1139	Rilevata una lunghezza stringa non valida in un file di stringhe.	La prima parola dei dati stringa contiene un valore negativo, uguale a zero o maggiore di 82.	Controlla la prima parola degli elementi di dati stringa per individuare i valori non validi e correggere i dati utente.

Errori I/O

CODICI DI ERRORE: i caratteri xx contenuti nei codici che seguono rappresentano il numero di slot in esadecimale. Se non può essere determinato lo slot esatto, i caratteri xx diventano 03 per i controllori compatti e 1F per i controllori modulari. Fate riferimento alla tabella a destra.

ERRORI I/O RECUPERABILI (solo per processori SLC 5/02, SLC 5/03 e SLC 5/04): molti degli errori I/O sono recuperabili. Per recuperarli, disabilitate lo slot specificato, xx, nella routine di gestione errori utente. Se non disabilitate lo slot xx, il processore entra nella condizione di errore alla fine della scansione.

Importante: una scheda I/O seriamente danneggiata può indurre il processore ad indicare l'esistenza di un errore nello slot 1, anche se la scheda danneggiata è installata in uno slot diverso da 1.

NUMERI DI SLOT (xx) IN ESADECIMALI

Slot	xx	Slot	xx	Slot	xx	Slot	xx
0	00	8	08	16	10	24	18
1	01	9	09	17	11	25	19
2	02	10	0A	18	12	26	1A
3	03**	11	0B	19	13	27	1B
4	04	12	0C	20	14	28	1C
5	05	13	0D	21	15	29	1D
6	06	14	0E	22	16	30	1E
7	07	15	0F	23	17		1F*

Codice di errore (esadec.)	Descrizione	Probabile causa	Azione consigliata
xx50	È stato rilevato un errore nei dati dello chassis.	• Disturbi o • scariche o • messa a terra inadeguata o • insufficiente soppressione delle sovracorrenti sulle uscite con carico induttivo o • alimentazione insufficiente.	Correggete il problema, annullate l'errore e tornate alla modalità Esecuzione.
xx51	In fase di esecuzione è stato rilevato un errore "bloccato" su un modulo di I/O.	Se si tratta di un modulo I/O discreto, è un problema di disturbi. Se invece si tratta di un modulo speciale, fate riferimento al relativo manuale utente per la ricerca della probabile causa.	Spegnete e riaccendete il sistema. Se questo non corregge il problema, sostituite il modulo.
xx52	Un modulo richiesto per il programma utente manca o è stato rimosso.	Un modulo di I/O configurato per un determinato slot manca o è stato rimosso.	• Disabilitate lo slot nel file di stato (S:11 e S:12) o • inserite il modulo richiesto nello slot.

Codice di errore (esadec.)	Descrizione	Probabile causa	Azione consigliata
xx53	Al momento di iniziare l'esecuzione, un programma utente dichiara inutilizzato uno slot, e quello slot viene rilevato come avente un modulo I/O inserito. Questo codice può anche significare che il modulo si è ripristinato da sè.	• Lo slot I/O non è configurato per un modulo, ma il modulo è presente o • il modulo I/O si è ripristinato da sè.	• Disabilitate lo slot nel file di stato (S:11 e S:12), annullate l'errore ed eseguite, • rimuovete il modulo, annullate l'errore ed eseguite o • modificate la configurazione degli I/O per includere il modulo, quindi ricaricate il programma ed eseguite. • Se sospettate che il modulo si sia ripristinato da sè, annullate l'errore grave ed eseguite.
	Solo SLC 5/03 – Tentativo di passare alla modalità esecuzione o prova con un rack vuoto.	Uno chassis manca di tutti i moduli I/O.	Disabilitate tutti gli slot nello chassis vuoto (vedete S:11 e S:12).
xx54	Un modulo richiesto per il programma utente viene rilevato di tipo sbagliato.	Un modulo I/O di un determinato slot è di tipo diverso da quello configurato dall'utente.	• Sostituite il modulo con quello corretto, annullate l'errore ed eseguite o • cambiate la configurazione degli I/O per lo slot, ricaricate il programma ed eseguite.
xx55	Un modulo di I/O discreto richiesto per il programma utente viene rilevato come avente il tipo di I/O sbagliato. Questo codice può anche significare che il driver di una scheda speciale è errato.	• Se si tratta di un modulo di I/O discreto, il tipo di I/O è diverso da quello selezionato nella configurazione degli I/O. • Se si tratta di un modulo di I/O speciale, il driver della scheda non è corretto.	• Se si tratta di un modulo di I/O discreto, sostituitelo con un modulo avente il tipo di I/O selezionato nella configurazione di I/O. Quindi, annullare l'errore ed eseguite o • cambiate la configurazione di I/O per farla corrispondere al modulo esistente, quindi ricaricate il programma ed eseguite. • Se si tratta di un modulo di I/O speciale, fate riferimento al manuale per l'utente.
xx56	La configurazione dello chassis specificata nel programma utente viene rilevata come sbagliata.	La configurazione dello chassis specificata dall'utente non corrisponde all'hardware.	Correggete la configurazione dello chassis, ricaricate il programma ed eseguite.

Codice di errore (esadec.)	Descrizione	Probabile causa	Azione consigliata
xx57	Un modulo I/O speciale non ha risposto al comando “Blocca memoria condivisa” nel tempo limite consentito.	Il modulo I/O speciale non risponde al processore nel tempo consentito.	Accendete e spegnete lo chassis. Se questo non risolve il problema, fate riferimento al manuale per l’utente del modulo I/O speciale. Potrebbe essere necessario sostituire il modulo.
xx58	Un modulo I/O speciale ha generato un errore generico. Il bit di errore scheda è impostato (1) nel byte di stato del modulo.	Fate riferimento al manuale per l’utentedel modulo I/O speciale.	Accendete e spegnete lo chassis. Se questo non risolve il problema, fate riferimento al manuale per l’utente del modulo I/O speciale. Potrebbe essere necessario sostituire il modulo.
xx59	Un modulo I/O speciale non ha risposto ad un comando circa il suo completamento nel tempo limite richiesto.	Un modulo I/O speciale non ha completato in tempo un comando proveniente dal processore.	Fate riferimento al manuale per l’utente del modulo I/O speciale. Potrebbe essere necessario sostituire il modulo.
xx5A	Problema di interrupt hardware.	Se si tratta di un modulo I/O discreto, è un problema di disturbi. Se si tratta di un modulo I/O speciale, fate riferimento al manuale per l’utente.	Accendete e spegnete lo chassis. Controllate che non vi siano problemi di disturbo e che vengano usate le giuste precauzioni per la messa a terra. Se si tratta di un modulo I/O speciale, fate riferimento al manuale per l’utente. Potrebbe essere necessario sostituire il modulo.
xx5B	Errore di configurazione del file G – Le dimensioni del file G del programma utente eccedono la capacità del modulo.	Il file G non è adeguato per il modulo in questo slot.	Fate riferimento al manuale per l’utente del modulo I/O speciale. Riconfigurate il file G come indicato nel manuale, quindi ricaricate ed eseguite.
xx5C	Errore di configurazione del file M0-M1 – Le dimensioni del file M0-M1 del programma utente eccedono la capacità del modulo.	I file M0-M1 non sono adeguati per il modulo in questo slot.	Fate riferimento al manuale per l’utente del modulo I/O speciale. Riconfigurate i file M0-M1 come indicato nel manuale, quindi ricaricate ed eseguite.
xx5D	Il servizio di interrupt richiesto non è supportato dal processore.	Il modulo di I/O speciale ha richiesto un servizio ed il processore non lo supporta.	Fate riferimento al manuale per l’utente del modulo I/O speciale per determinare quali processori supportino l’utilizzo del modulo. Cambiate il processore con uno che supporti il modulo.
xx5E	Errore (software) nel driver I/O del processore.	Il software del driver I/O del processore è alterato.	Ricaricate il programma utilizzando un software APS approvato dalla RSI.

Codice di errore (esadec.)	Descrizione	Probabile causa	Azione consigliata
xx60 fino a xx6F	Identifica un errore grave recuperabile del relativo modulo I/O.	–	–
xx70 fino a xx7F	Identifica un errore grave irrecuperabile del relativo modulo I/O.	–	–
xx90	Problema di interrupt su uno slot disabilitato.	Un modulo I/O speciale ha richiesto un servizio mentre lo slot era disabilitato.	Fate riferimento al manuale per l'utente del modulo I/O speciale. Potrebbe essere necessario sostituire il modulo.
xx91	Uno slot disabilitato è entrato in condizione di errore.	Un modulo I/O speciale in uno slot disabilitato è entrato in condizione di errore.	Accendete e spegnete il rack. Se questo non risolve il problema, fare riferimento al manuale per l'utente del modulo I/O speciale. Potrebbe essere necessario sostituire il modulo.
xx92	File di subroutine (ISR) di interrupt del modulo non valido o inesistente.	Le informazioni sulla configurazione degli I/O e file ISR per un modulo I/O speciale non sono corrette.	Correggete le informazioni sulla configurazione degli I/O e sul file ISR del modulo I/O speciale. Fate riferimento al manuale per l'utente del modulo per ottenere le giuste informazioni sul file ISR. Quindi ricaricate il programma ed eseguite.
xx93	Errore grave di un determinato modulo di I/O non supportato.	Il processore non riconosce il codice di errore da un modulo I/O speciale.	Fate riferimento al manuale per l'utente del modulo I/O speciale.
xx94	È stato rilevato che un modulo è stato inserito ad alimentazione accesa in modalità esecuzione o prova. Questo può anche significare che un modulo di I/O si è ripristinato da sè.	Il modulo è stato inserito nello chassis ad alimentazione accesa, oppure si è ripristinato da sè.	Nessun modulo dovrebbe mai essere inserito in uno chassis sotto tensione. Se questo accade ed il modulo non viene danneggiato: • Rimuovere il modulo, annullare l'errore ed eseguire oppure • aggiungere il modulo alla configurazione degli I/O, fare riferimento al modulo nel programma utente dove richiesto, ricaricare il programma ed eseguire.

Individuazione degli errori nei processori SLC 5/03 e SLC 5/04

Tra il momento in cui alimentate i processori SLC 5/03 e SLC 5/04 e quello in cui il processore riesce a stabilire una comunicazione con un dispositivo di programmazione collegato, l'unica forma di comunicazione tra voi ed il processore è la visualizzazione LED.

Visualizzazione di accensione LED

Fornendo alimentazione, tutti i LED momentaneamente si accendono e poi si spengono . Questo fa parte di una normale sequenza di accensione. Durante l'autotest del processore i LED lampeggiano nuovamente. Se un programma utente è nello stato di esecuzione, si illumina LED RUN. Se esiste un errore all'interno del processore, si illumina il LED FLT.

Visualizzazione LED durante il caricamento del sistema operativo

Il processo di caricamento dura all'incirca 45 secondi. Durante questo periodo, osservate la visualizzazione LED per ottenere informazioni sullo stato. Mentre il caricamento è in corso, i LED RUN e FLT rimangono spenti. I LED RS232, DH485, DH+, FORCE e BATT si illuminano secondo una sequenza predefinita. Se il caricamento avviene con successo, si illuminano i LED di cui sopra.

Se si verifica un errore durante il processo di caricamento di modulo di memoria di tipo del sistema operativo, oppure durante il processo normale di autotest all'accensione normale, si illumina il LED FLT ed i quattro LED lampeggiano ad una frequenza di due secondi.

La seguente tabella descrive le possibili combinazioni LED che vengono visualizzate ogni qualvolta i LED si accendono.

Visualizzazione LED ACCESO	Descrizione
FAULT, FORCE, DH485 o DH+	Errore hardware grave.
FAULT, FORCE, RS232, DH485 o DH+	Errore hardware di scadenza watchdog.
FAULT, BATT	Errore NVRAM.
FAULT, BATT, RS232	I contenuti del modulo di memoria del sistema operativo sono alterati.
FAULT, BATT, DH485 o DH+	Il sistema operativo caricabile non è compatibile con l'hardware.
FAULT, BATT, RS232, DH485 o DH+	Tentativo di caricare il sistema operativo su una memoria protetta da scrittura.
FAULT, BATT, FORCE	Guasto EEPROM flash.
FAULT, BATT, FORCE, RS232	Fallimento durante la trasmissione di un sistema operativo caricabile.
FAULT, BATT, FORCE, DH485 o DH+	Il sistema operativo manca o è alterato.

A File di stato del Controllore MicroLogix 1000

Questa appendice elenca:

- il file di stato del controllore MicroLogix 1000
- i tempi di esecuzione delle istruzioni e l'utilizzo della memoria da parte delle stesse

Questa appendice tratta delle funzioni del file di stato dei controllori MicroLogix 1000.

Panoramica del file di stato

Il file di stato consente di monitorare come funziona il sistema operativo e permette all'utente di determinare il tipo di lavoro. Questo avviene usando il file di stato per impostare i bit di controllo e per monitorare sia i guasti hardware che software ed altre informazioni sullo stato.

Nota *Non scrivere sulle parole riservate nel file di stato. Se intendete scrivere sui dati del file di stato dovete prima comprendere appieno la funzione.*

Il file di stato S: contiene le seguenti parole:

Parola	Funzione	Page
S:0	Flag aritmetici	A-3
S:1L (byte basso)	Stato/Controllo della modalità del controllore (basso)	A-4
S:1H (byte alto)	Stato/Controllo della modalità del controllore (alto)	A-4
S:2L (byte basso)	Stato/Controllo modalità alternativa del controllore (basso)	A-7
S:2H (byte alto)	Stato/Controllo modalità alternativa del controllore (alto)	A-7
S:3L (byte basso)	Tempo scansione corrente	A-9
S:3H (byte alto)	Watchdog tempo scansione	A-9
S:4	Tempo base	A-10
S:5	Bit di errore non grave	A-10
S:6	Codice di errore grave	A-12
S:7	Codice di sospensione	A-16
da S:8 a S:12	Riservati	A-16
S:13, S:14	Registro matematico	A-16
S:15L (byte basso)	Riservato	A-16
S:15H (byte alto)	Baud Rate	A-16
da S:16 a S:21	Riservati	A-17
S:22	Tempo massimo di scansione rilevato	A-17
S:23	Riservato	A-17
S:24	Registro indice	A-17
da S:25 a S:29	Riservati	A-17
S:30	Interrupt temporizzato selezionabile – Valore prefissato	A-17
da S:31 a S:32	Riservato	A-17

Descrizione del file di stato

Le seguenti tabelle descrivono le funzioni del file di stato a cominciando dall'indirizzo S:0 e terminando all'indirizzo S:32.

Ciascun bit di stato viene classificato come uno dei seguenti:

- Stato — Usate queste parole, byte o bit per monitorare il funzionamento del controllore o le informazioni sullo stato del controllore. Le informazioni vengono scritte di rado dal programma utente o dal dispositivo di programmazione (a meno che non vogliate ripristinare o azzerare una funzione, tipo quella del bit di monitoraggio).
- Configurazione dinamica — Usate queste parole, byte o bit per selezionare le opzioni del processore quando siete online con il processore.
- Configurazione statica — Usate queste parole, byte o bit per selezionare le opzioni del processore quando siete nella modalità offline e prima di caricare il programma utente.

Indice	Bit	Classificazione	Descrizione
S:0	flag aritmetici e di stato della scansione		I flag aritmetici sono valutati dal processore durante l'esecuzione di talune istruzioni matematiche e di gestione dei dati. Lo stato di questi bit rimane inalterato fino all'esecuzione della successiva istruzione matematica o di gestione dei dati contenuta nel programma.
S:0/0	Di riporto	Stato	Questo bit è impostato dal processore se viene generato un riporto matematico, altrimenti rimane azzerato. Viene valutato come funzione di matematica senza segno. Se una routine STI, del contatore ad alta velocità oppure di errore interrompe la normale esecuzione del programma, al momento della ripresa dell'esecuzione verrà ripristinato il valore originale di S:0/0.
S:0/1	Overflow	Stato	Questo bit viene impostato dal processore quando il risultato di un'operazione matematica non può essere contenuto per intero nella prevista locazione di destinazione. In caso contrario il bit resta azzerato. Quando questo bit viene impostato, viene anche impostato il bit della trappola di overflow S:5/0 (vedere S:5/0). Se una routine STI, del contatore ad alta velocità oppure di errore interrompe la normale esecuzione del programma, al momento della ripresa dell'esecuzione verrà ripristinato il valore originale di S:0/1.

Indice	Bit	Classifi-cazione	Descrizione
S:0/2	Zero	Stato	Questo bit viene impostato dal processore quando il risultato di un'operazione matematica o di gestione dati è pari a zero. In caso contrario, il bit rimane azzerato. Se una routine STI, del contatore ad alta velocità oppure di errore interrompe la normale esecuzione del programma, al momento della ripresa dell'esecuzione verrà ripristinato il valore originale di S:0/2.
S:0/3	Segno	Stato	Questo bit viene impostato dal processore quando il risultato di un'operazione matematica o di gestione dati è negativo. In caso contrario, il bit rimane azzerato. Se una routine STI, del contatore ad alta velocità oppure di errore interrompe la normale esecuzione del programma, al momento della ripresa dell'esecuzione verrà ripristinato il valore originale di S:0/3.
da S:0/4 a S:0/7	Riservato		
S:0/8	Configurazione I/O esteso	Configurazione statica	Questo bit deve essere impostato dall'utente quando si scrive su uscite non usate. Se è azzerato e le uscite non usate vengono attivate, il controllore riporta un guasto (41H).
da S:0/9 a S:0/15	Riservato		
da S:1/0 a S:1/4	Stato/Controllo della modalità del processore	Stato	I bit da 0 a 4 funzionano nel modo seguente: 0 0000 = (0) Scaricamento remoto in corso 0 0001 = (1) Modalità Programma remoto 0 0011 = (3) Inattivo remoto (operazione sospesa dall'esecuzione di un'istruzione SUS) 0 0110 = (6) Modalità Esecuzione remota 0 0111 = (7) Modalità Prova remota – scansione continua 0 1000 = (8) Modalità Prova remota – scansione singola
S:1/5	Forzature abilitate	Stato	Questo bit viene impostato dal controllore (1) per indicare che le forzature sono sempre abilitate.
S:1/6	Forzature installate	Stato	Questo bit viene impostato dal controllore per indicare che le forzature sono state installate dall'utente.
S:1/7	Comunicazioni attive	Stato	Questo bit viene impostato dal controllore quando il controllore riceve dati validi dal canale RS–232. Se il controllore non riceve dati validi per 10 secondi attraverso questo canale, il bit viene azzerato.

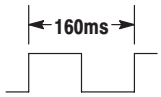
Indice	Bit	Classifi-cazione	Descrizione
S:1/8	Superamento condizioni di errore all'accensione	Configura-zione statica	Quando questo bit viene impostato, il controllore azzera all'accensione il bit S:1/13 (Blocco per errore grave) ed i bit da S:5/0 a S:5/7 (Errore non grave), nel caso in cui il processore stesso, trovandosi precedentemente in modalità esecuzione, sia stato bloccato da un errore. Impostate questo bit utilizzando la funzione di monitorizzazione dei dati.
S:1/9	Errore protezione all'accensione	Configura-zione statica	Quando viene impostato questo bit e l'alimentazione viene spenta e riaccesa mentre il controllore si trova in modalità Esecuzione REM, il controllore procederà ad un'esecuzione della vostra routine di gestione degli errori prima di passare alla prima scansione del programma. Avrete allora la possibilità di azzerare il bit "Blocco per errore grave" S:1/13 per riprendere il funzionamento in modalità esecuzione. Programmate la logica della routine di guasti utente di conseguenza. Durante l'esecuzione della routine di errore protezione all'accensione, S:6 (codice di errore grave) contiene il valore 0016H.
da S:1/10 a S:1/11	Riservato		
S:1/12	Esegui sempre	Configura-zione statica	Quando impostato, questo bit forza il controllore ad azzerare S:1/13 e S:5/0–7 prima di tentare di passare alla modalità ESECUZIONE all'accensione o durante un ripristino improvviso. Se questo bit non viene impostato, il controllore si accende nella modalità precedente in cui si trovata prima di perdere corrente, a meno che non fosse nella modalità di prova REM. In questo caso, al ritorno di corrente il controllore passa alla modalità programmazione REM. Questo bit sovrascrive qualsiasi errore esistente alla perdita di corrente. **ATTENZIONE: impostando il bit Esegui sempre il controllore passa alla modalità Esecuzione REM in caso di ripristino improvviso, indipendente-mente dalla modalità in cui si trovava prima del ripristino. Il ripristino improvviso può verificarsi a causa di disturbo elettromagnetico, messa a terra sbagliata o altro errore hardware interno al controllore. Accertatevi che l'applicazione possa gestire in modo sicuro una tale situazione.**

Indice	Bit	Classifi-cazione	Descrizione
S:1/13	Blocco per errore grave	Configura-zione dinamica	Questo bit viene impostato dal controllore ad ogni errore grave. Il controllore registra una condizione di errore. La parola S:6, Codice di errore, contiene un codice che può essere utilizzato per diagnosticare la condizione di errore. Ogni volta che viene impostato il bit S:1/13, il processore: • pone tutte le uscite in uno stato sicuro (le uscite sono spente) ed alimenta il LED di errore, oppure • entra nella routine di errore dell'utente con le uscite attive, permettendo alla logica ladder della routine di tentare il recupero dalla condizione di errore. Se la routine di errore determina la necessità di un recupero, azzerate S:1/13 usando la logica ladder prima di uscire dalla routine di errore. Se la logica ladder della routine di errore non comprende il codice di errore, o se la routine decide di non continuare l'operazione, il processore esce dalla routine di errore impostando il bit S:1/13. Le uscite vengono poste in uno stato sicuro e viene acceso il LED di errore. Azzerando il bit S:1/13 con un dispositivo di programmazione, la modalità del processore passa da errore a Programmazione remota. Potete spostare un valore a S:6, quindi impostare il bit S:1/13 nel programma ladder per generare un Errore grave specifico dell'applicazione. **Importante:** *quando si verifica uno stato di errore grave, dovete correggere la condizione che causa l'errore, azzerando anche questo bit in modo che il processore accetti un tentativo di modifica di modalità (in Programmazione REM, Esecuzione o Prova REM). Inoltre, azzerate il bit S:6 per evitare confusione nell'avere un codice di errore ma non una condizione di errore.* **Importante:** *non riutilizzate i codici di errore definiti più avanti in questa appendice come codici di errori specifici di un'applicazione. Create invece i vostri codici univoci, evitando confusione tra errori di applicazione ed errori di sistema. Vi consigliamo di usare codici di errore da FFOO a FFOF per indicare errori gravi specifici di un'applicazione.*

Indice	Bit	Classifi-cazione	Descrizione
S:1/14	Bit di accesso negato	Configura-zione statica	Utilizzando questo bit potete controllare l'accesso ad un file del controllore. Per programmare questa funzione selezionate "Non permettere accesso futuro" salvando il programma. Azzerando questo bit, qualunque dispositivo di programmazione compatibile potrà avere accesso al programma ladder (ammesso che vengano soddisfatte le condizioni imposte dalla password).
S:1/15	Prima scansione	Stato	Lettura/scrittura. Usate questo bit per inizializzare il programma nel modo richiesto dall'applicazione. Quando questo viene impostato dal controllore, questo bit sta ad indicare che è in corso la prima scansione del programma scritto dall'utilizzatore (in seguito all'accensione in modalità Esecuzione o passando alle modalità Esecuzione o Prova). Il processore azzera questo bit dopo la prima scansione. Questo bit viene impostato durante l'esecuzione della routine di errore di protezione all'accenzione. Fate riferimento a S:1/9 per ulteriori informazioni.
S:2/0	STI in attesa di esecuzione	Stato	Quando viene impostato, questo bit indica che il timer dell'STI è scaduto e che la routine STI è in attesa di essere eseguita. Questo bit viene azzerato all'inizio della routine STI, all'accensione, all'uscita dalla modalità ESECUZIONE o quando viene eseguita un'istruzione STS con condizioni logiche vere.
S:2/1	STI abilitato	Stato e configura-zione statica	Questo bit può essere impostato con le istruzioni STS, STE o STD.Se impostato, permette l'esecuzione dell'istruzione STI se il valore prestabilito S:30 non è zero. Se azzerato, quando si verifica un interrupt, la subroutine STI non viene eseguita e viene impostato il bit STI in attesa. Il timer STI continua a temporizzare anche dopo la disattivazione. L'istruzione STD azzera questo bit. Se questo bit viene impostato o azzerato durante l'editing online del file di stato, STI non ne risente. Se questo bit è impostato, il bit consente l'esecuzione della STI. Se questo bit viene azzerato durante l'editing offline del file di stato, il bit non consente l'esecuzione della STI.
S:2/2	Esecuzione STI	Stato	Quando impostato, questo bit indica che il timer STI è scaduto e che la subroutine STI è in fase di esecuzione. Questo bit viene azzerato al completamento della routine STI, del programma ladder o della modalità Esecuzione REM o Prova.

Indice	Bit	Classifi-cazione	Descrizione
da S:2/3 a S:2/13	Riservato		
S:2/14	Selezione overflow matematico	Configura-zione dinamica	Impostate questo bit se intendete usare un'addizione e sottrazione a 32 bit. Impostando il bit S:2/14, quando il risultato di un'istruzione ADD, SUB, MUL o DIV non può essere rappresentato nell'indirizzo di destinazione (underflow o overflow), • viene impostato il bit di overflow S:0/1, • viene impostato il bit di trappola overflow S:5/0, • e l'indirizzo di destinazione contiene i 16 bit meno significativi troncati e senza segno del risultato. La condizione di default di S:2/14 è azzerata (0). Quando il bit S:2/14 viene azzerato e quando il risultato di un'istruzione ADD, SUB, MUL o DIV non può essere rappresentato nell'indirizzo di destinazione (underflow o overflow), • viene impostato il bit di overflow S:0/1, • viene impostato il bit di trappola overflow S:5/0, • e l'indirizzo di destinazione contiene 32767 se il risultato è positivo, o –32768 se il risultato è negativo. Notate che lo stato del bit S:2/14 non incide sull'istruzione DDV. Inoltre, non incide sul contenuto del registro matematico quando si utilizzano le istruzioni MUL e DIV. Per programmare questa funzione usare la funzione di monitorizzazione dei dati per impostare o azzerare questo bit. Per assicurare una protezione contro la possibilità di alterare inavvertitamente la vostra selezione per mezzo della pagina di monitorizzazione dei dati, programmate un'istruzione OTL non condizionata all'indirizzo S:2/14 per assicurare il funzionamento di tipo nuovo all'overflow matematico, oppure un'istruzione OTU non condizionata allo stesso indirizzo S:2/14, per consentire il funzionamento originale.

Indice	Bit	Classifi-cazione	Descrizione
S:2/15	Riservato		
S:3L	Tempo scansione corrente	Stato	Il valore di questo byte indica il tempo trascorso in un ciclo di programma, che include: • scansione del programma ladder • gestione interna • scansione degli I/O e • evasione del canale di comunicazione. Il valore del byte viene azzerato da ogni scansione del processore, immediatamente prima dell'esecuzione del ramo 0 del file 2 del programma (file del programma principale). Il byte viene incrementato ogni 10ms ed indica, con incrementi di 10ms, il tempo trascorso in ogni ciclo di programma. Se questo valore risulta essere uguale al valore nel watchdog S:3H, viene dichiarato un errore grave di watchdog dell'utente (codice 0022). La risoluzione del valore del tempo di scansione va da +0 a 90ms (–10ms). Esempio: il valore 9 indica che sono trascorsi 80–90ms dall'inizio del ciclo del programma.
S:3H	Tempo scansione watchdog	Configura-zione dinamica	Il valore di questo byte corrisponde al numero di tic da 10ms consentiti in un ciclo di programma. Il valore di default è pari a 10 (100ms), ma potete incrementarlo fino a 255 (2,55 secondi) o diminuirlo fino a 1, a seconda di come richiesto dall'applicazione. Se la scansione del programma (S:3L) è uguale al valore di watchdog, viene segnalato un errore grave di watchdog (codice 0022).

Indice	Bit	Classifi-cazione	Descrizione
S:4	Base tempi	Stato	Tutti i 16 bit di questa parola vengono valutati dal controllore. Il valore di questa parola viene azzerato all'accensione nella modalità ESECUZIONE oppure al passaggio alla modalità Esecuzione REM o Prova REM. Successivamente viene aumentato ogni 10ms. **Nota applicativa:** in S:4 potete scrivere qualsiasi valore; l'incremento comincia da questo valore. Potete usare qualsiasi bit singolo di questo byte nel programma dell'utente come bit di clock con ciclo di funzionamento pari al 50%. I periodi di un ciclo per i bit da S:4/0 a S:4/15 sono: 20, 40, 80, 160, 320, 640, 1280, 2560, 5120, 10240, 20480, 40960, 81920, 163840, 327680 e 655360ms. L'applicazione che usa il bit deve essere analizzata ad una velocità almeno doppia di quella del clock del bit. Nell'esempio che segue, il bit S:4/3 cambia ogni 80ms, ed un periodo di 160ms. Per mantenere l'accuratezza del bit nell'applicazione, l'istruzione che usa il bit S:4/3 (O:1/0 in questo caso) deve essere analizzata almeno ogni 79,999ms.  S:4/3 compie un ciclo in 160ms S:4 O:1] [( ) 3 0 S:4/3 e l'uscita O:1/0 passano entrambi ogni 80ms. O:0/1 deve essere valutato almeno ogni 79,999ms.
S:5	Bit di errore minore		I bit di questa parola vengono impostati dal controllore per indicare il verificarsi di un errore non grave nel programma ladder. Gli errori non gravi, bit da 0 a 7, diventano errori gravi in 0020H se un bit qualsiasi viene trovato impostato alla fine della scansione. Questi bit vengono azzerati automaticamente spegnendo ed accedendo.

Indice	Bit	Classifi-cazione	Descrizione
S:5/0	Trappola di overflow	Configura-zione dinamica	Quando questo bit viene impostato dal processore, indica un overflow matematico nel programma ladder. Vedere S:0/1 per ulteriori informazioni. Se questo bit è impostato all'esecuzione dell'istruzione END o TND, viene dichiarato un errore grave (0020). Per evitare questo tipo di errore grave, esaminate lo stato del bit dopo un'istruzione matematica (ADD, SUB, MUL, DIV, DDV, NEG, SCL, TOD, o FRD), prendete adeguati provvedimenti e quindi azzerate il bit S:5/0 usando un'istruzione OTU con S:5/0.
S:5/1	Riservato		
S:5/2	Errore registro controllo	Configura-zione dinamica	Possono generare questo errore le istruzioni LFU, LFL, FFU, FFL, BSL, BSR, SQO, SQC e SQL . Quando il bit S:5/2 è impostato, indica che è stato impostato il bit di errore di una oparola di controllo usata dall'istruzione . Se questo bit è impostato all'esecuzione dell'istruzione END o TND, viene dichiarato un errore grave (0020). Per evitare questo tipo di errore grave, esaminate lo stato del bit dopo un'istruzione di registro di controllo, prendete provvedimenti e quindi azzerate il bit S:5/2 usando un'istruzione OTU con S:5/2.
S:5/3	Rilevato errore grave durante l'esecuzione della routine utente di gestione degli errori	Configura-zione dinamica	Se impostato, il codice di errore grave (S:6) rappresenta l'errore grave verificatosi durante l'elaborazione della routine di gestione errori a causa di un altro errore grave.
da S:5/4 a S:5/7	Riservati		
S:5/8	Perdita dati ritentivi	Stato	Questo bit viene impostato quando vengono persi i dati ritentivi. Il bit rimane impostato fin quando non viene azzerato. Quando impostato, il bit genera una condizone di errore del processore prima della prima vera scansione del programma.
S:5/9	Riservato		
S:5/10	STI perso	Stato	Questo bit viene impostato quando il timer STI scade durante l'esecuzione o la disabilitazione della routine STI *ed* il bit di attesa (S:2/0) è sempre impostato.
da S:5/11 a S:5/12	Riservati		
S:5/13	Selezione filtri di ingresso modificata	Stato	Questo bit viene impostato quando la selezione dei filtri di ingresso nel controllore viene resa compatibile con l'hardware.

Indice	Bit	Classifi-cazione	Descrizione
da S:5/14 a S:5/15	Riservati		
S:6	Codice errore grave	Stato	In questa parola viene immesso un codice esadecimale dal controllore quando viene dichiarato un errore grave. Fare riferimento a S:1/13. Il codice definisce il tipo di errore, come indicato nelle pagine seguenti. Questa parola viene azzerata dal controllore. I codici di errore vengono presentati, memorizzati e visualizzati in un formato esadecimale. Se immettete un codice errore come parametro in un'istruzione nel vostro programma ladder, dovete convertire il codice in decimale. **Nota applicativa**: potete dichiarare il vostro errore grave specifico dell'applicazione scrivendo un valore univoco all'indirizzo S:6 e quindi impostando il bit S:1/13. Consultate il valore S:6 nella routine di gestione errori per determinare il tipo di errore verificatosi. Classificazioni errori: gli errori sono classificati come Non-utente, Non-recuperabile e Recuperabile. Le descrizioni e classificazioni dei codici di errore vengono elencate nelle pagine seguenti. Le categorie sono: • errori di accensione • errori di passaggio in esecuzione • errori di esecuzione • errori di caricamento

Ciascun errore viene classificato come segue:

- Non–utente — Un errore causato da diverse condizioni che hanno arrestato l'esecuzione del programma ladder. La routine di gestione degli errori utente non viene eseguita con questo tipo di errore.
- Non–recuperabile — Un errore causato dall'utente da cui non si può uscire. Con questo tipo di errore viene eseguita la routine di gestione degli errori utente; , l'errore, tuttavia, non può essere azzerato.
- Recuperabile — Un errore causato dall'utente che può essere recuperato nella routine di gestione degli errori utente azzerando il bit di arresto per errori gravi (S:1/13). Con questo errore viene eseguita la routine di gestione degli errori utente.

Indirizzo	Codice errore (Esadec.)	Errori all'accensione	Classificazione dell'errore		
			Non utente	Utente	
				Non recuperabile	Recuperabile
S:6	0001	È stato caricato il programma di default.	X		
	0002	Scadenza inaspettata del watchdog.	X		
	0003	Memoria EEPROM alterata.	X		
	0008	Errore grave di software interno.	X		
	0009	Errore grave di hardware interno.	X		

Indirizzo	Codice errore (Esadec.)	Errori di passaggio all' esecuzione (GTR)①	Classificazione dell'errore		
			Non utente	Utente	
				Non recuperabile	Recuperabile
S:6	0005	Dati ritentivi persi.			X
	0010	Il programma caricato non è un programma per il controllore.	X		
	0016	Protezione all'accensione dopo perdita di alimentazione; impostato S:1/9. L'utente deve controllare la condizione di perdita dei dati ritentivi se con la protezione all'accensione è stata anche eseguita la routine di gestione degli errori utente.			X

① Gli errori di passaggio all'esecuzione avvengono quando il processore passa da una qualsiasi modalità alla modalità Esecuzione REM o da una modalità non di Esecuzione (PRG, SUS) alla modalità Prova.

Indirizzo	Codice errore (Esadec)	Errori in esecuzione	Classificazione dell'errore		
			Non utente	Utente	
				Non recuperabile	Recuperabile
S:6	0004	Errore di integrità memoria di esecuzione.	X		
	0020	Errore non grave al termine della scansione. Fate riferimento a S:5.			X
	0022	Timer watchdog scaduto. Fate riferimento a S:3H.		X	
	0024	Valore prefissato di interrupt STI non valido. Fate riferimento a S:30.		X	
	0025	Troppe JSR nella subroutine STI (file 5).		X	
	0027	Troppe JSR nella subroutine errori (file 3).		X	
	002A	L'indirizzo indicizzato è troppo grande per il file.		X	
	002B	Troppe JSR nella subroutine del contatore ad alta velocità (file 4).		X	
	0030	L'annidamento delle subroutine supera il limite di 8 (file 2).		X	
	0031	Rilevata un'istruzione non supportata.	X		
	0032	Un'istruzione SQO/SQC ha superato i limiti del file di dati.			X
	0033	Un'istruzione LFU, LFL, FFU, FFL, BSL o BSR ha attraversato i limiti del file di dati.			X
	0034	Rilevato un valore negativo per un accumulatore o per un valore prestabilito di un timer.			X
	0035	Verificata un'istruzione illegale (TND) nel file di interrupt		X	
	0037	Caricati valori prestabiliti non validi nel contatore ad alta velocità.			X
	0038	Rilevata un'istruzione RET nel file di programma 2.	X		
	0040	È avvenuta una verifica di scrittura uscite.		X	
	0041	Bit di uscita extra accesi.		X	

Indirizzo	Codice errore (Esadec)	Errori di caricamento	Classificazione dell’errore		
			Non utente	Utente	
				Non recuperabile	Recuperabile
S:6	0018	Il programma utente è incompatibile con il sistema operativo.	X		

Indirizzo	Bit	Classificazione	Descrizione
S:7	Codice di sospensione	Stato	Quando nella parola S:7 compare un valore diverso da zero, questo indica che l'istruzione SUS identificata da questo valore è stata riscontrata vera, ed è operante la modalità "Inattivo per sospensione". Questo serve ad individuare le condizioni createsi all'interno dell'applicazione che hanno determinato l'attivazione della modalità "Inattivo per sospensione". Questo valore non viene azzerato dal controllore. Utilizzare l'istruzione SUS per l'individuazione errori all'avvio o come diagnostica di routine per la rivelazione errori del sistema.
da S:8 a S:12	Riservato		
S:13 e S:14	Registro matematico	Stato	Utilizzate questo doppio registro per eseguire operazioni di divisione e moltiplicazione a 32 bit, con segno, per operazioni di divisione di precisione o doppia divisione e per conversioni BCD a 5 cifre. Queste due parole vengono usate insieme alle istruzioni matematiche MUL, DIV, DDV, FRD e TOD. il valore del registro matematico viene calcolato all'esecuzione dell'istruzione e rimane valido fino all'esecuzione, nel programma scritto dall'utente, della successiva istruzione MUL, DIV, DDV, FRD o TOD. Una spiegazione sul funzionamento del registro matematico è inclusa nelle definizioni delle istruzioni. Se memorizzate valori a 32 bit con segno, dovete gestire questo tipo di dato senza l'aiuto di un tipo di dato assegnato a 32 bit. Ad esempio, per creare un valore di dati a 32 bit con segno dovete combinare B3:0 e B3:1. Vi consigliamo di tenere tutti i dati a 32 bit con segno in un unico file di dati e di iniziare tutti i valori a 32 bit con parole pari o dispari, così da facilitarne la lettura e l'utilizzo. Inoltre, vi consigliamo di creare, documentare e visualizzare i contenuti dei dati a 32 bit con segno utilizzando il formato esadecimale o il formato binario. Se una routine STI, di contatore ad alta velocità o utente di gestione degli errori interrompe la normale esecuzione del programma, il valore originale del registro matematico viene conservato e reinserito nel registro al riprendere dell'esecuzione.

Indirizzo	Bit	Classificazione	Descrizione
S:15L	Riservato		
S:15H	Baud Rate	Stato	Indica la velocità baud per il controllore utente: • 300 • 600 • 1200 • 2400 • 9600 (default) • 19200
da S:16 a S:21	Riservato		
S:22	Tempo massimo di scansione rilevato	Configurazione dinamica	Questa parola indica l'intervallo di tempo massimo rilevato tra scansioni successive. Questo valore indica, con incrementi di 10ms, il tempo impiegato dal ciclo di programma più lungo eseguito dal controllore. Il controllore compara la durata di ogni scansione appena completata con il valore contenuto in S:22. Se il processore determina che il valore dell'ultima scansione è maggiore del valore contenuto in S:22, il valore che esprime il tempo richiesto dall'ultima scansione viene trascritto in S:22. La risoluzione del valore del tempo massimo di scansione rilevato va da +0 a –10ms. Il valore 9, ad esempio, sta ad indicare che la durata del ciclo di programma più lungo osservato era compresa tra 80 e 90 millisecondi. Consultate questo valore usando la funzione di monitorizzazione dei dati per determinare o verificare il tempo di scansione più lungo del programma.
S:23	Riservato		
S:24	Registro indice	Stato	Questa parola indica l'offset dell'elemento utilizzato nell'indirizzamento indicizzato. Quando una STI, uno slot I/O o una routine di errore interrompono la normale esecuzione del programma, il valore originale del registro viene ripristinato alla ripresa dell'esecuzione.
da S:25 a S:29	Riservato		

Indirizzo	Bit	Classificazione	Descrizione
S:30	Valore prefissato STI	Configurazione dinamica	Inserite la base tempi da usare nell'interrupt a tempo selezionabile (STI). Il tempo può andare da 10 a 2550ms (espresso in multipli da 10ms, per cui i valori validi vanno da 0 a 255). La routine STI verrà eseguita con l'intervallo da voi immesso. Immettete un valore zero per disabilitare l'STI. Per assicurare una protezione contro la possibilità di alterare inavvertitamente la selezione per mezzo della pagina di monitorizzazione dei dati, programmate un'istruzione MOV non condizionata contenente il valore prestabilito della STI a S:30, o programmate un'istruzione CLR indirizzata a S:30 per impedire il funzionamento della STI. Se la STI viene inizializzata nella modalità Esecuzione REM caricando i registri di stato, l'interrupt comincia la temporizzazione dalla fine della scansione del programma nel quale sono caricati i registri di stato.
da S:31 a S:32	Riservato		

B Il file di stato SLC

Questa appendice elenca:

- il file di stato dei processori SLC
- i tempi di esecuzione delle istruzioni e l'utilizzo delle memoria da parte delle stesse

Questa appendice tratta le funzioni del file di stato dei processori compatti, SLC 5/01, SLC 5/02, SLC 5/03 e SLC 5/04. I processori SLC 5/02, SLC 5/03 e SLC 5/04 funzionano come i processori compatti e SLC 5/01; dispongono inoltre di ulteriori funzioni come riportato nella tabella a pagina B-3. I processori SLC 5/03 e SLC 5/04 dispongono di funzioni addizionali riportate nella tabella a pagina B-3 e B-4.

Panoramica del file di stato

Il file di stato consente di monitorare come funziona il sistema operativo e vi consente inoltre di determinare il tipo di lavoro. Questo avviene facendo uso del file di stato per impostare gli interrupt, caricare i programmi del modulo di memoria e monitorare gli errori hardware e software.

Note

Non scrivere sui dati del file di stato a meno che la parola o il bit non siano elencati come "Configurazione statica/dinamica" nelle descrizioni che seguono. Se intendete scrivere sui dati del file di stato, è necessario comprenderne prima la funzionalità.

Il file di stato S: contiene le seguenti parole:

Parola	Funzione (vale per tutti i processori)	Pagina
S:0	Flag aritmetici	B-6
S:1	Stato/Controllo della modalità del processore	B-8
S:2	Comandi bit/DH485 dell'STI	B-17
S:3L	Tempo scansione corrente/ultimo	B-24
S:3H	Tempo scansione watchdog	B-26
S:4	Clock a frequenza libera	B-26
S:5	Bit di errore non grave	B-27
S:6	Bit di errore grave	B-33
S:7, S:8	Codice/file di sospensione	B-44
S:9, S:10	Nodi attivi (DH-485)	B-44
S:11, S;12	Abilitazioni slot I/O	B-45
S:13, S:14	Registro matematico	B-47
S:15L	Indirizzo di nodo	B-48
S:15H	Baud Rate	B-49

Parola	Funzione (vale per i processori SLC 5/02, SLC 5/03 e SLC 5/04)	Pagina
S:16, S:17	Prova passo singolo – Passo iniziale a – Ramo/File	B-50
S:18, S:19	Prova passo singolo – Passo finale prima di – Ramo/File	B-51
S:20, S:21	Prova – Errore/Caduta di alimentazione – Ramo/File	B-52
S:22	Tempo massimo di scansione rilevato	B-53
S:23	Tempo di scansione medio	B-54
S:24	Registro indice	B-54
S:25, S:26	Interrupt I/O in attesa di esecuzione	B-55
S:27, S28	Interrupt I/O abilitati	B-56
S:29	Numero di file della routine utente	B-56
S:30	Interrupt temporizzato selezionabile – Valore prefissato	B-57
S:31	Interrupt temporizzato selezionabile – Numero file	B-57
S:32	Esecuzione interrupt I/O	B-58

Parola	Funzione (vale per i processori SLC 5/03 e SLC 5/04)	Pagina
S:33	Parola di controllo e di stato processore esteso	B–58
S:34	Pass–thru disabilitato (solo SLC 5/04)	B-65
S:35	Ultimo 1ms del tempo scansione	B-66
S:36	Ulteriori bit di errori minori	B-67
S:37	Clock/Anno	B-68
S:38	Clock/Mese	B-68
S:39	Clock/Giorno	B-68
S:40	Clock/Ore	B-68
S:41	Clock/Minuti	B-68
S:42	Clock/Secondi	B-68
S:43	Tempo di interrupt STI (solo SLC 5/03 5/04)	B-69
S:44	Tempo di interrupt ad evento I/O (solo SLC 5/03 e 5/04)	B-69
S:45	Tempo interrupt DII (solo SLC 5/03 e 5/04)	B-69
S:46	Interrupt ingressi discreti – Numero file	B-69
S:47	Interrupt ingressi discreti – Numero slot	B-70
S:48	Interrupt ingressi discreti – Maschera di bit	B-70

Parola	Funzione (vale per i processori SLC 5/03 e SLC 5/04)	Pagina
S:49	Interrupt ingressi discreti – Confronto valori	B-71
S:50	Interrupt ingressi discreti – Prestabilito	B-71
S:51	Interrupt ingressi discreti – Maschera di ritorno	B-72
S:52	Interrupt ingressi discreti – Accumulatore	B-72
S:53 e S:54	Riservato	B-72
S:55	Tempo scansione ultimo DII	B-72
S:56	Tempo massimo rilevato scansione DII	B-72
S:57	Numero di catalogo del sistema operativo	B-73
S:58	Serie del sistema operativo	B-73
S:59	FRN del sistema operativo	B-73
S:60	Numero di catalogo del processore	B-73
S:61	Serie del processore	B-73
S:62	Revisione del processore	B-73
S:63	Tipo di programma dell'utente	B-73
S:64	Indice di funzionalità del programma dell'utente	B-73
S:65	Dimensione della RAM utente	B-73
S:66	Dimensione della EEPROM flash	B-73
S:67 e S:68	Nodi attivi del canale 0	B-74

Parola	Funzione (vale per i processori SLC 5/04)	Pagina
da S:69 a S:82	Riservato	B-74
da S:83 a S:86	Nodi attivi del canale DH+ (solo canale 1 SLC 5/04)	B-74
da S:87 a S:98	Riservato	B-74
S:99	Parola di stato globale	B-74
da S:100 a S:163	File di stato globale	B-74

Convenzioni utilizzate nelle visualizzazioni

Le seguenti tabelle descrivono le funzioni del file di stato, a cominciare dall'indirizzo S:0 per terminare con l'indirizzo S:163. Il segno (•) indica che la funzione vale per il processore specificato.

Vengono usate le seguenti classificazioni:

- Stato – Usate queste parole, byte o bit per monitorare le opzioni del processore o le informazioni sullo stato dello stesso. Le informazioni vengono scritte di rado dal programma utente o dal dispositivo di programmazione (a meno che non vogliate ripristinare o azzerare una funziona come il bit di errore minore).
- Configurazione dinamica – Usate queste parole, byte o bit per selezionare le opzioni del processore nella modalità ESECUZIONE.
- Configurazione statica – Usate queste parole, byte o bit per selezionare le opzioni del processore prima di entrare nella modalità ESECUZIONE. Notare che alcune opzioni devono essere selezionate con la modalità di programmazione offline, prima di ripristinare il programma utente.

Indirizzo	Classificazione	Descrizione	5/01, fisso	5/02	5/03	5/04
S:0		**Flag aritmetici** I flag aritmetici sono creati dal processore durante l'esecuzione di una qualsiasi istruzione matematica, logica o di spostamento. Lo stato di questi bit rimane inalterato fino all'esecuzione della successiva istruzione matematica, logica o di spostamento contenuta nel programma.	•	•	•	•
S:0/0	Stato	**Bit riporto** Il bit di riporto viene impostato dal processore quando si genera un riporto matematico nel caso di una addizione o di una sottrazione. In caso contrario, il bit resta azzerato. Questo bit viene trattato come una funzione matematica priva di segno.	•	•	•	•
		Se una routine STI, degli slot di I/O oppure di errore interrompe la normale esecuzione del programma, al momento della ripresa dell'esecuzione verrà ripristinato il valore originale di S:0/0.		•	•	•
		Se una routine DII interrompe la normale esecuzione del programma, il valore originale di S:0/0 verrà ripristinato al momento della ripresa dell'esecuzione.			•	•
S:0/1	Stato	**Bit overflow** Questo bit viene impostato dal processore quando il risultato di un'operazione matematica non può essere contenuto per intero nella prevista locazione di destinazione. In caso contrario il bit resta azzerato. Quando questo bit viene impostato, viene anche impostato il bit della trappola di overflow S:5/0 (vedere S:5/0).	•	•	•	•
		Se una routine STI, degli slot di I/O oppure di errore interrompe la normale esecuzione del programma, al momento della ripresa dell'esecuzione verrà ripristinato il valore originale di S:0/1.		•	•	•
		Se una routine DII interrompe la normale esecuzione del programma, il valore originale di S:0/1 verrà ripristinato al momento della ripresa dell'esecuzione.			•	•

Indirizzo	Classificazione	Descrizione	5/01, fisso	5/02	5/03	5/04
S:0/2	Stato	**Bit di Zero** Questo bit viene impostato dal processore quando il risultato di un'operazione matematica, logica o di spostamento è pari a zero. In caso contrario, il bit rimane azzerato.	•	•	•	•
		Se una routine STI, degli slot di I/O oppure di errore interrompe la normale esecuzione del programma, al momento della ripresa dell'esecuzione verrà ripristinato il valore originale di S:0/2.		•	•	•
		Se una routine DII interrompe la normale esecuzione del programma, il valore originale di S:0/2 verrà ripristinato al momento della ripresa dell'esecuzione.			•	•
S:0/3	Stato	**Bit di Segno** Questo bit viene impostato dal processore quando il risultato di un'operazione matematica, logica o di spostamento è negativo. In caso contrario, il bit rimane azzerato.	•	•	•	•
		Se una routine STI, degli slot di I/O oppure di errore interrompe la normale esecuzione del programma, al momento della ripresa dell'esecuzione verrà ripristinato il valore originale di S:0/3.		•	•	•
		Se una routine DII interrompe la normale esecuzione del programma, il valore originale di S:0/3 verrà ripristinato al momento della ripresa dell'esecuzione.			•	•
Da S:0/4 a S:0/15	NP	**Riservato**	•	•	•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
Da S:1/0 a S:1/4	**Stato**	**Modalità/Stato/Controllo del processore** I bit da 0 a 4 funzionano nel modo seguente: 0 0000 = (0) Scaricamento remoto in corso 0 0001 = (1) Modalità Programmazione remota (la modalità errore esiste quando il bit S:1/13 è impostato con la modalità 0 0001) 0 0011 = (3) Inattivo remoto (operazione sospesa dall'esecuzione di un'istruzione SUS); la modalità errore esiste quando il bit S:1/13 è impostato con la modalità 0 0011 0 0110 = (6) Modalità Esecuzione remota 0 0111 = (7) Modalità Prova remota – scansione continua 0 1000 = (8) Modalità Prova remota – scansione singola 0 1001 = (9) Modalità Prova remota – passo singolo (fino a) **Nota:** *tutte le modalità nei processori compatti, SLC 5/01 e SLC 5/02 sono considerate remote poiché non hanno un selettore a chiave.*	•	•	•	•
		1 0000 = (16) Scaricamento in corso (selezione a chiave=PROGrammazione) 1 0001 = (17) Modalità PROGramma – la modalità errore esiste quando il bit S:1/13 viene impostato insieme alla modalità 1 0001 1 1011 = (27) Inattivo – la modalità errore esiste quando il bit S:1/13 viene impostato con la modalità 1 1011 (selettore a chiave = RUN) 1 1110 = (30) ESECUZIONE – la modalità errore esiste quando il bit S:1/13 viene impostato con la modalità 1 1110 (selettore a chiave = RUN) Tutti gli altri valori per i bit da 0 a 4 sono riservati.			•	•
S:1/5	**Stato**	**Bit abilitazione forzature** Questo bit viene impostato dal processore se sono state abilitate le forzature all'interno di un programma ladder. Altrimenti, il bit rimane azzerato. Quando si abilitano le forzature, il LED "Forced I/O" del processore rimane sempre acceso.	•	•	•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:1/6	Stato	**Bit forzature installate** Questo bit viene impostato dal processore se avete installato le forzature all'interno di un programma ladder. Le forzature possono o meno essere abilitate. Altrimenti, il bit rimane azzerato. Quando le forzature sono installate ma non abilitate, il LED "I/O forzati" del processore lampeggia.	•	•	•	•
S:1/7	Stato	**Bit comunicazioni attive (canale 1)** Questo bit viene impostato dal processore quando sul collegamento DH-485 è presente almeno un altro nodo. Altrimenti, il bit rimane azzerato. Se il vostro nodo è attivo, sarete riconosciuti come partecipanti ad una rete DH-485 a passaggio di token.	•	•	•	•
S:1/8	Config. dinamica	**Bit superamento condizioni di errore all'accensione** Quando questo bit viene impostato, il processore azzera all'accensione il bit S:1/13 (Blocco per errore grave) ed i bit da S:5/0 a S:5/7 (Errore non grave), nel caso in cui il processore stesso, trovandosi precedentemente in modalità Esecuzione, sia stato bloccato da un errore. Dopo di ciò, il processore tenta di entrare in modalità Esecuzione REM. Quando questo bit rimane azzerato (condizione di default), all'accensione il processore rimane in condizione di "Blocco per errore grave". Per programmare questa funzione, impostate questo bit utilizzando la funzione di monitorizzazione dei dati .	•	•	•	•
S:1/9	Config. dinamica	**Protezione da errore all'accensione** Quando viene impostato questo bit e l'alimentazione viene spenta e riaccesa mentre il processore si trova in modalità Esecuzione REM, il processore procederà ad un'esecuzione della vostra routine di gestione degli errori prima di passare alla prima scansione del programma. Avrete allora l'opzione di azzerare il bit "Blocco per errore grave" S:1/13 per riprendere il funzionamento in modalità Esecuzione REM. Se la vostra routine non effettua un azzeramento del bit S:1/13, ne risulta l'insorgere della modalità di errore. Per programmare questa funzione, utilizzate la funzione di monitorizzazione dei dati, quindi programmate la vostra routine di errore in modo conseguente. Durante l'esecuzione della routine di errore per la protezione all'accensione, S:6 (codice di errore grave) conterrà il valore 0016H.		•	•	•

Indirizzo	Classificazione	Descrizione	5/01, fisso	5/02	5/03	5/04
S:1/10	Config. statica	**Bit caricamento da modulo di memoria a seguito di un errore di memoria** Potete usare questo bit per trasferire al processore un programma da un modulo di memoria nel caso in cui all'accensione venga rilevato un errore di memoria nel processore. Errore di memoria significa che il processore non può eseguire il programma nella memoria RAM perché il programma stesso risulta alterato in seguito ad una verifica di errore mediante il calcolo della parità o del chesksum. Questo tipo di errore può essere causato da perdite nella batteria o nel condensatore, dalla presenza di rumore, da un problema di alimentazione. *Dovete* impostare il bit S:1/10 nel file di stato del programma nel modulo di memoria. Quando viene installato un modulo di memoria nel quale viene impostato il bit S:1/10, un errore di memoria processore rilevato al momento dell'accensione farà sì che il programma contenuto nel modulo di memoria venga trasferito al processore, avviando quindi la modalità Esecuzione. Se il bit S:1/10 viene azzerato nel modulo di memoria, il processore rimane in una condizione di errore grave se all'accensione viene rilevato un errore di memoria, senza tenere conto dell'esistenza del modulo di memoria. Quando viene impostato il bit S:1/10 nel file di stato del programma dell'utente nella memoria RAM, il modulo di memoria *deve* essere sempre installato per entrare nella modalità Esecuzione REM o Prova REM. Per programmare questa funzione, impostate questo bit usando la funzione di monitorizzazione dei dati, quindi trasferite il programma in un modulo di memoria.	•	•	•	•

Indirizzo	Classificazione	Descrizione	5/01, fisso	5/02	5/03	5/04
S:1/11	Config. statica	**Bit "carica sempre del modulo di memoria"** Quando viene impostato questo bit, potete socrascrivere un programma processore con un programma contenuto nel modulo di memoria spegnendo e riaccendendo il processore, senza ricorrete ad un dispositivo di programmazione. Dopo l'accensione, la modalità del processore SLC 5/02, SLC 5/03 e SLC 5/04 sarà la seguente: **Modalità prima dello spegnimento** / **Modalità dopo l'accensione** Prova/Programmazione REM → Programmazione REM Esecuzione REM → Esecuzione REM Errore dopo Prova/Programmazione REM → Programmazione REM Errore dopo Esecuzione REM → Esecuzione REM Inattivo REM → Programmazione REM Scaricamento REM → Programmazione REM		•	•	•
		Modalità prima dello spegnimento / **Dopo l'accensione (stessa posizione dell'interruttore a chiave)** Esecuzione → ESECUZIONE Programmazione → PROGrammazione Inattivo → ESECUZIONE Errore dopo esecuzione → ESECUZIONE Errore dopo programmazione → PROGrammazione			•	•

Indirizzo	Classificazione	Descrizione	5/01, fisso	5/02	5/03	5/04
S:1/11 cont.		Per programmare questa funzione, impostare il bit usando la funzione di monitorizzazione dei dati, quindi trasferire il programma nel modulo di memoria. **Nota:** *tutte le modalità nei processori compatti, SLC 5/01 e SLC 5/02 vengono considerate remote poiché non hanno selettore a chiave.* Il modulo di memoria installato nel processore deve avere il bit S:1/11 del file di stato impostato. Il caricamento avviene se la parola d'ordine principale e/o la parola d'ordine nel processore e nel modulo di memoria corrispondono. Il caricamento può avvenire anche se il processore non ha una parola d'ordine o una parola d'ordine principale. Quando anche il bit S:1/11 è impostato nel file di stato del programma dell'utente nella RAM, il modulo di memoria deve essere sempre installato per entrare nelle modalità. Esecuzione o Prova REM. **Il processo di sovrascrittura, incluse le tabelle dei dati, si ripete ad ogni accensione.**	●	●	●	●
		Potete scegliere di non sovrascrivere i file di dati in base al file.			●	●

Indirizzo	Classificazione	Descrizione	5/01, fisso	5/02	5/03	5/04
S:1/12	Config. statica	**Bit "carica da modulo di memoria ed esegui"** Con questo bit potete sovrascrivere un programma processore con un programma da un modulo di memoria accendendo il processore senza ricorrere ad un dispositivo di programmazione. Il processore cerca di entrare nella modalità Esecuzione REM, senza tenere conto della modalità esistente prima dell'accensione: **Modalità prima dello spegnimento** / **Modalità dopo l'accensione** Prova REM/Programma Rem → Esecuzione REM Esecuzione REM/Errore Rem → Esecuzione REM Inattività REM/Scaricamento Rem → Esecuzione REM		•	•	•
		Modalità prima dello spegnimento / **Dopo l'accensione (stessa posizione dell'interruttore a chiave)** Esecuzione → ESECUZIONE Inattivo → Esecuzione Programma/Scaricamento → PROGrammazione Errore dopo esecuzione → ESECUZIONE Errore dopo programmazione → PROGrammazione			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:1/12 continua		***Nota:*** *tutte le modalità nei processori fissi, SLC 5/01 e SLC 5/02 vengono considerate remote poiché non hanno interruttore a chiave*. Il modulo di memoria installato nel processore deve avere impostato il bit S:1/12 del file di stato. Il caricamento avviene se la parola d'ordine principale e/o la parola d'ordine nel processore e nel modulo di memoria corrispondono. Il caricamento avviene anche quando il processore non ha una parola d'ordine principale o una parola d'ordine. Quando viene impostato il bit S:1/12 nel file di stato del programma dell'utente nella RAM, questo non richiede la presenza di un modulo di memoria per entrare nella modalità di Esecuzione o Prova REM. **Esempio applicativa:** impostate entrambi i bit S:1/11 e S:1/12 su autocaricamento ed esecuzione ad ogni accensione, richiedendo la presenza di un modulo di memoria per passare alla modalità di Esecuzione REM o Prova REM. ⚠ **Lasciando il modulo di memoria installato, il processo di sovrascrittura, incluse le tabelle dei dati, si ripete ad ogni accensione. La modalità passa ad Esecuzione REM ad ogni spegnimento ed accensione.** Per programmare questa funzione, impostare il bit usando la funzione di monitorizzazione dei dati, quindi trasferire il programma nel modulo di memoria. Questa funzione è particolarmente utile durante la ricerca delle cause di un malfunzionamento dell'hardware effettuata usando moduli di ricambio; usate questa funzione per facilitare gli aggiornamenti dei programmi applicativi logici sul campo senza un dispositivo di programmazione.	•	•	•	•
		Potete scegliere di non sovrascrivere i file di dati in base ai file.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/04	5/03
S:1/13	Config. dinamica	**Blocco per errore grave** Questo bit viene impostato dal processore ad ogni errore grave. Il processore entra in una condizione di errore. La parola S:6, Codice di errore, contiene un codice che può essere utilizzato per diagnosticare la condizione di errore. Ogni volta che viene impostato il bit S:1/13, il processore: • pone tutte le uscite in uno stato sicuro ed attiva il LED di errore, oppure	•	•	•	•
		• entra nella routine di errore dell'utente con uscite attive, permettendo alla logica ladder della routine di tentare il recupero dalla condizione di errore. Se la routine di errore determina la necessità di un recupero, azzerate S:1/13 usando la logica ladder prima di uscire dalla routine di errore. Se la logica ladder della routine di errore non comprende il codice di errore, o se la routine decide di non continuare l'operazione, uscire dalla routine di errore impostando il bit S:1/13. Le uscite vengono poste in uno stato sicuro ed il LED di errore viene attivato.		•	•	•
		Azzerando il bit S:1/13 usando un dispositivo di programmazione, la modalità del processore passa da errore a Programmazione remota oppure Sospensione inattiva remota secondo la modalità precedente del processore. Potete spostare un valore in S:6, quindi impostare il bit S:1/13 nel programma ladder per generare un Errore grave specifico dell'applicazione. **Nota:** *quando si verifica uno stato di errore grave, dovete correggere la condizione che causa l'errore, azzerando anche questo bit in modo che il processore accetti un tentativo di modifica di modalità (in Programmazione REM, Esecuzione REM o Prova REM). Inoltre, azzerate il bit S:6 per evitare confusione nell'avere un codice di errore ma non una condizione di errore.* **Nota:** *non riutilizzare i codici di errore definiti nell'elenco codici di errore dell'SLC nel capitolo 16 come codici di errori specifici di un'applicazione. Create invece i vostri codici univoci, evitando confusione tra errori di applicazione ed errori di sistema. Vi consigliamo di usare codici di errore da FFOO a FFOF per indicare errori gravi specifici di un'applicazione.*	•	•	•	•

Indirizzo	Classificazione	Descrizione	5/01 compatto	5/02	5/03	5/04
S:1/13 continua		Se azzerate il bit S:1/13 usando un dispositivo di programmazione, la modalità del processore passa da errore a Programmazione, o Esecuzione o Sospensione inattiva secondo la modalità precedente del processore. Potete spostare un valore in S:6, quindi trasferire il bit S:1/13 nel programma ladder per generare un errore grave specifico dell'applicazione. ⚠ **Se azzerate il bit con il selettore a chiave in ESECUZIONE, il processore passa immediatamente alla modalità ESECUZIONE.** Potete azzerare gli errori S:1/13 e S:6 ruotando il selettore a chiave su PROGrammazione e quindi ad ESECUZIONE.			•	•
S:1/14	**Stato**	**Bit accesso negato (Blocco OEM)** Potete permettere o negare l'accesso ad un file del processore. Impostare il bit per negare l'accesso. Questo indica che il dispositivo di programmazione deve avere una copia corrispondente al file del processore nella propria memoria per poter monitorizzare il programma ladder. Un dispositivo di programmazione che non ha tale copia del file del processore non riceve l'accesso. Per programmare questa funzione, selezionare "Non permettere accesso futuro" salvando il programma. Per assicurare una protezione contro la possibilità di alterare inavvertitamente la vostra selezione per mezzo della pagina di monitorizzazione dei dati, inserite nel programma un'istruzione OTL non condizionata all'indirizzo S:1/14 per negare l'accesso futuro, oppure un'istruzione OTU non condizionata allo stesso indirizzo, per consentire l'accesso futuro. Azzerando questo bit, qualunque dispositivo di programmazione compatibile potrà avere accesso al programma ladder (ammesso che vengano soddisfatte le condizioni imposte dalla parola-chiave). Con accesso negato, il dispositivo di programmazione (APS, HHT) non può accedere al programma ladder. Le funzioni di modifica della modalità, di cancellazione della memoria, di ripristino del programma e di trasferimenti con il modulo di memoria saranno sempre disponibili, indipendentemente dall'opzione di accesso futuro selezionata. Un dispositivo come un DTAM non è coinvolto dagli effetti di questa selezione.	•	•	•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:1/15	Stato	**Bit di prima scansione** Usare questo bit per inizializzare il programma nel modo richiesto dall'applicazione. Quando viene impostato dal processore, questo bit sta ad indicare che è in corso la prima scansione del programma scritto dall'utilizzatore (in seguito all'accensione in modalità Esecuzione REM o all'accesso alle modalità Esecuzione o Prova REM). Il processore azzera questo bit dopo la prima scansione. Quando questo bit è azzerato, il programma non è nella prima scansione della modalità Prova REM o Esecuzione REM.	•	•	•	•
		Questo bit viene impostato durante l'esecuzione della routine di errore "protezione all'accensione". Fate riferimento a S:1/9 per ulteriori informazioni.		•	•	•
S:2/0	Stato	**Bit di attesa dell'STI (Interrupt temporizzato selezionabile)** Quando viene impostato, questo bit indica che il timer dell'STI è scaduto e che la routine STI è in attesa di essere eseguita. Questo bit viene azzerato all'inizio della routine STI, all'accensione, all'uscita dalla modalità Esecuzione REM o quando viene eseguita un'istruzione STS con condizioni logiche vere.		•	•	•
		Il bit STI di attesa non viene impostato se il timer STI scade durante l'esecuzione della routine di errore.		•		
		Questo bit viene impostato se il timer STI scade all'esecuzione della subroutine DII o routine di errore.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:2/1	Config. statica	**Bit abilitazione STI (Interrupt temporizzato selezionabile)** Questo bit viene impostato come condizione di default, o quando viene impostato da un'istruzione STE o STS. Se impostato, permette l'esecuzione dell'istruzione STI se il file STI (S:31) e il valore preimpostato dell' STI (S:30) sono diversi da zero. Se azzerato, quando si verifica un interrupt, la subroutine STI non viene eseguita e viene impostato il bit STI di attesa. Il timer STI continua a temporizzare anche dopo la disattivazione. L'istruzione STD azzera questo bit.		•	•	•
	Config. dinamica	Per programmare questa funzione, usare la funzione di monitorizzazione dei dati per impostare, azzerare oppure indirizzare il bit con il programma ladder logico. Questo bit viene impostato come condizione di default, oppure dalle istruzioni STE o STS. Se impostato, permette l'esecuzione di STI se il file STI (parola 31) e il valore preimpostato dell' STI (parola 30) non sono zero. Se azzerato, la subroutine STI non viene eseguita e viene impostato il bit STI di attesa. Il timer STI continua ad essere eseguito. L'istruzione STD azzera questo bit.			•	•
S:2/2	Stato	**Bit di esecuzione della STI (Interrupt temporizzato selezionabile)** Se impostato questo bit indica che il timer STI è scaduto e che la subroutine è in fase di esecuzione. Questo bit viene azzerato a completamento della routine STI, all'accensione o all'entrata nella modalità Esecuzione REM. **Esempio applicativo:** potete esaminare questo bit nella routine di errore per determinare se STI è stata eseguita quando si è verificato l'errore.		•	•	•
S:2/3	Config. statica	**Bit gamma di file per indirizzamento indicizzato** Se azzerato, il registro indice può solo indicizzare all'interno dello stesso file di dati dell'indirizzo di base specificato. Se impostato, il registro indice può indicizzare ad una destinazione qualunque, dal file di dati B3:0 fino alla fine dell'ultimo file di dati configurato.		•	•	•
		I processori SLC 5/03 e SLC 5/04 permettono di indicizzare da 0:0 all'ultimo file di dati. Nota: consigliamo di cambiare questo bit solo nella modalità offline; dopo aver cambiato il bit, salvate il programma.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:2/4	Config. statica	**Bit di salvataggio con prova passo singolo abilitata** Se azzerato, la funzione di modalità di prova a passo singolo non è disponibile. L'azzeramento indica anche che i registri di debug da S:16 a S:21 non sono operativi. Se impostato, il programma potrà operare in modalità di prova a passo singolo. Vedere le descrizioni dei registri da S:16 a S:21. In questa condizione, il programma richiede anche memoria addizionale, pari a 0,375 parole di istruzioni (3 byte) per ramo. Questo bit viene selezionato al salvataggio del programma.		•	•	•
		Nota: *questo bit non vale per processori SLC 5/03 e SLC 5/04 poiché la sua funzionalità è sempre disponibile e non richiede una selezione speciale al momento della compilazione.*			•	•
S:2/5	Stato	**Bit di comando in ingresso in attesa di esecuzione (canale 1)** Questo bit viene impostato quando il processore determina che un altro nodo sulla rete ha richiesto informazioni o ha inviato un comando per averle. Questo bit può essere impostato in qualsiasi momento; viene azzerato quando il processore evade la richiesta (o il comando). Usare questo bit come condizione di un'istruzione SVC per aumentare la capacità di comunicazione del processore.		•	•	•
S:2/6	Stato	**Bit di risposta a messaggio in attesa (canale 1)** Questo bit viene impostato quando un altro nodo sulla rete ha fornito le informazioni richieste nell'istruzione MSG del processore. Questo bit viene azzerato quando il processore memorizza le informazioni ed aggiorna l'istruzione MSG. Usare questo bit come condizione di un'istruzione SVC per aumentare la capacità di comunicazione del processore.		•	•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:2/7	Stato	**Bit di comando messaggio in uscita in attesa di esecuzione (canale 1)** Questo bit viene impostato quando uno o più messaggi nel programma vengono attivati e rimangono in attesa, ma al momento nessun messaggio viene trasmesso . Appena inizia la trasmissione di un messaggio, il bit viene azzerato. Dopo la trasmissione il bit viene nuovamente impostato se ci sono altri messaggi in attesa. Rimane azzerato se non ci sono altri messaggi in attesa. Usare questo bit come condizione di un'istruzione SVC per aumentare la capacità di comunicazione del processore.		•	•	•
S:2/8	Config. dinamica	**Modalità di indirizzamento CIF (Common Interface File)** Vale per processori SLC 5/02, SLC 5/03 e SLC 5/04 Questo bit controlla la modalità utilizzata dai processori SLC 5/02, SLC 5/03 e SLC 5/04 per indirizzare elementi nel file CIF (file di dati 9) durante l'evasione di una richiesta di comunicazione. Modalità di indirizzamento a parole – in vigore quando il bit è azzerato: questa è la modalità di default, compatibile con gli altri dispositivi SLC 500 presenti nella rete DH-485. Modalità di indirizzamento a byte – in vigore quando il bit è impostato: questa modalità viene utilizzata quando un processore SLC 5/02, SLC 5/03 e SLC 5/04 riceve un messaggio da un dispositivo presente nella rete, in particolare attraverso un ponte o un gateway. Questa selezione è compatibile con la comunicazione tra i processori PLC Allen-Bradley .		•	•	•
S:2/9	Config. statica	**Confronto programma modulo di memoria** Quando viene impostato all'interno di un programma contenuto in un modulo di memoria, non viene permessa alcuna modifica ai file del programma dell'utente nella NVRAM. Questo comprende l'editing online, il caricamento di programmi ed i comandi di azzeramento della memoria. Usare questa funzione per evitare che un dispositivo di programmazione alteri il programma NVRAM rispetto al programma contenuto nel modulo di memoria. Se quest'ultimo viene installato con questo bit impostato, e nella NVRAM è contenuto un programma dell'utente NVRAM diverso, il processore non passa alla modalità esecuzione. Dovete trasferire il programma del modulo di memoria alla NVRAM per passare alla modalità Esecuzione.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:2/10	Config. statica	**Bit di selezione risoluzione STI (1ms o 10ms)** Questo bit è azzerato per default. Se azzerato, questo bit indica l'uso un tempo base di 10ms per il valore STI prefissato (S:30). Ad esempio, il valore 4 corrisponde ad un valore STI prestabilito di 40ms. Quando è impostato, questo bit indica l'uso di un tempo base di 1ms per il valore STI prefissato (S:30). Il valore 4 ad esempio indica un valore prefissato STI di 4ms. Per programmare questa funzione, usare la funzione di monitorizzazione dei dati per impostare, azzerare o indirizzzare questo bit con il programma ladder.			•	•
S:2/11	Stato	**Bit di interrupt ingressi discreti in attesa** Se impostato, questo bit indica che l'accumulatore DII (S:52) è uguale al DII prestabilito (S:50) e che il numero di file ladder specificato dal numero di file DII (S:46) è in attesa di essere eseguito. Viene azzerato quando il numero di file DII (S:46) comincia l'esecuzione, o all'uscita dalla modalità Esecuzione REM o Prova REM.			•	•
S:2/12	Config. dinamica	**Bit di abilitazione interrupt di ingressi discreti** Per programmare questa funzione, usare la funzione di monitorizzazione dei dati per impostare, azzerare o indirizzare questo bit con il programma ladder. Il bit è impostato nella condizione di default. Se impostato permette l'esecuzione della subroutine DII se il file DII (S:46) non è zero. Se azzerato, quando si verifica un interrupt, la subroutine DII non viene eseguita e viene impostato il bit DII di attesa. La funzione DII continua ad essere eseguita ogni volta che il file DII (S:46) non è zero. Se viene impostato il bit di attesa, il bit abilitato viene esaminato alla fine della scansione successiva.			•	•
S:2/13	Stato	**Bit di esecuzione interrupt di ingresso discreto** Se impostato, questo bit indica che si è verificato l'interrupt DII e che al momento viene eseguita la subroutine DII. Il bit viene azzerato a completamento della routine DII, all'accensione o all'entrata in modalità Esecuzione REM. **Esempio applicativo:** potete esaminare questo bit nella routine di errore per determinare se la DII al verificarsi dell'errore era in esecuzione.			•	•

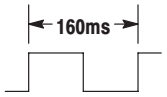
Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:2/14	Config. dinamica	**Bit selezione overflow matematico** Vale per processori SLC 5/02, SLC 5/03 e SLC 5/04. Impostate questo bit se intendete usare un'addizione e sottrazione a 32 bit, Impostando il bit S:2/14, quando il risultato di un'istruzione ADD, SUB, MUL o DIV non può essere rappresentato nell'indirizzo di destinazione (underflow o overflow), • viene impostato il bit di overflow S:0/1, • viene impostato il bit di trappola overflow S:5/0, e • l'indirizzo di destinazione contiene i 16 bit meno significativi troncati e senza segno del risultato. La condizione di default di S:2/14 è azzerato (0). Se il bit S:2/14 è azzerato, il risultato di un'istruzione ADD, SUB, MUL o DIV non può essere rappresentato nell'indirizzo di destinazione (underflow o overflow) , • viene impostato il bit di overflow S:0/1, • viene impostato il bit di trappola overflow S:5/0, e • l'indirizzo di destinazione contiene 32767 se il risultato è positivo, o –32768 se il risultato è negativo. Notate che lo stato del bit S:2/14 non incide sull'istruzione DDV. Inoltre, non incide sul contenuto del registro matematico utilizzando le istruzioni MUL e DIV. Per programmare questa funzione usare la funzione di monitorizzazione dei dati per impostare o azzerare questo bit. Per assicurare una protezione contro la possibilità di alterare inavvertitamente la vostra selezione per mezzo della pagina di monitorizzazione dei dati, programmate un'istruzione OTL non condizionata all'indirizzo S:2/14 per assicurare il funzionamento di tipo nuovo all'overflow matematico, oppure un'istruzione OTU non condizionata allo stesso indirizzo S:2/14, per consentire il funzionamento originale. Vedere il capitolo 3 nel presente manuale per un esempio applicativo a 32 bit.		•	•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:2/15	Config. dinamica	**Bit selezione evasione comunicazioni (Canale 1 DH+ per SLC 5/04) (Canale 1 DH485 per SLC 5/03)** Se impostato, può essere evasa solamente una richiesta o comando di comunicazione per END, TND, REF o SVC. Se azzerato, tutte le richieste o i comandi di comunicazione in entrata o in uscita possono essere evasi per END, TND, REF o SVC. Se azzerato, la capacità di comunicazione viene incrementato. Tuttavia, il tempo di scansione aumenta se diverse richieste o comandi di comunicazione vengono ricevuti nella stessa scansione. Una richiesta o comando di comunicazione consiste in un comando in entrata, una risposta al messaggio oppure un comando di messaggio in uscita. Vedere i bit S:2/5, S:2/6, S:2/7 e S:33/7 (solo per processori SLC 5/03 e SLC 5/04). Per programmare questa funzione, usare la funzione di monitorizzazione dei dati per impostare o azzerare questo bit. Per assicurare una protezione contro la possibilità di alterare inavvertitamente la vostra selezione, programmate un'istruzione OTL non condizionata all'indirizzo S:2/15 per assicurare il funzionamento di una richiesta/comando, oppure un'istruzione OTU non condizionata allo stesso indirizzo S:2/15 per assicurare il funzionamento di più richieste/comandi. Altrimenti, il programma potrebbe cambiare lo stato del bit usando la logica ladder se l'applicazione richiede una selezione dinamica della funzione. **Esempio applicativo:** supponiamo che abbiate un sistema composto da un processore SLC 5/02, SLC 5/03, o SLC 5/04, un programmatore APS ed un DTAM. Il tempo di scansione del programma dell'utente è estremamente lungo; pertanto, il dispositivo di programmazione o DTAM impiega un periodo di tempo insolitamente lungo per aggiornare il proprio schermo. Potete migliorare l'aggiornamento azzerando S:2/15. In questo caso, il tempo in più impiegato dal processore per evadere tutte le comunicazioni alla fine della scansione non è significativo rispetto al tempo impiegato per completare una scansione. Potete ulteriormente migliorare la capacità di comunicazione usando un'istruzione SVC. Vedere il capitolo 8 nel presente manuale per ulteriori informazioni.		•	•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:3L	Stato	**Tempo di scansione corrente/ultima – tempo base 10 ms** Il valore di questo byte indica il tempo impiegato per un ciclo di programma, che include: • scansione del programma ladder, • gestione interna, • scansione degli I/O, e Il valore del byte viene azzerato ad ogni scansione del processore, immediatamente prima dell'esecuzione del ramo 0 del file 2 del programma (file del programma principale) oppure al ritorno dall'istruzione REF. Il byte viene aumentato ogni 10ms ed indica, con incrementi di 10ms, il tempo trascorso per ogni ciclo di programma. Se questo valore risulta essere uguale al valore nel watchdog S:3H, viene dichiarato un errore grave di watchdog dell'utente (codice 0022). La risoluzione del valore del tempo di scansione va da +0 a ±10ms. Esempio: il valore 9 indica che sono trascorsi 80-90ms dall'inizio del ciclo di programma.	•	•		
		Nota: *quando nel programma sono contenute le istruzioni SVC o REF, questo valore appare sbagliato monitorizzandolo con un dispositivo di programmazione. Questo poiché le istruzioni SVC o REF permettono la lettura del valore a metà scansione, quando è ancora in crescita.*		•	•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:3L (cont.)	**Config. dinamica**	Potete rendere ciascuna scansione lunga esattamente 50ms programmando i seguenti rami alla fine del programma. **Esempio applicativo:** l'applicazione richiede che ciascuna scansione di programma venga eseguita nello stesso periodo di tempo. Misurando i tempi minimo e massimo di scansione, trovate che corrispondono a 40ms e 20ms. 1]LBL[— M SPOSTA-MENTO Sorgente S:3 Destin N7 — Ā AND BIT PER BIT Sorgente A 255 Sorgente B N7:0 Destin N7 :0 — L MINORE DI Sorgente A N7:0 Sorgente B 5 Questo esempio presume che la scansione degli I/O e l'evasione delle comunicazioni avvengano in meno di 10ms. Oltre i 10ms, la risoluzione da +0 a ±1 scatto (10ms) deve essere sommata al tempo di scansione.	•	•	•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:3H	Config. Dinamica	**Byte Watchdog tempo di scansione** Il valore di questo byte corrisponde al numero di scatti da 10 ms consentiti per un ciclo di programma. Il valore di default è pari a 10 (100 ms), ma potete incrementarlo fino a 250 (2,5 secondi) o diminuirlo fino a 2, come richiesto dall'applicazione. Se la scansione del programma S:3L è uguale al valore del watchdog, viene segnalato un errore grave di watchdog (codice 0022). Questo valore viene applicato a ciascuna END, TND, o REF.	•	•	•	•
S:4	Stato	**Clock a frequenza libera** Il processore esamina solo i primi 8 bit di questa parola; questo valore assume valore zero all'accensione in modalità Esecuzione REM. Potete usare qualsiasi singolo bit di questo byte nel programma dell'utente come bit di clock con ciclo di funzionamento pari al 50%. I periodi di un ciclo per i bit da S:4/0 a S:4/7sono: 20, 40, 80, 160, 320, 640, 1280, e 2560ms L'applicazione che utilizza il bit deve essere valutata ad una frequenza almeno doppia rispetto a quella del bit usato come clock. Questo viene illustrato nell'esempio sotto, che si riferisce ai processori SLC 5/02, SLC 5/03, e SLC 5/04 .	•			

Indirizzo	Classificazione	Descrizione	5/01, fisso	5/02	5/03	5/04
S:4 cont.	**Config. dinamica**	Tutti i 16 bit della parola vengono valutati dal processore. Il valore della parola viene posto a zero all'accensione nella modalità Esecuzione REM o all'entrata nella modalità Esecuzione REM o Prova REM. Viene incrementato ogni 10ms. **Nota applicativa**: potete scrivere qualsiasi valore in S:4; l'incremento comincia da tale valore. Potete usare qualsiasi singolo bit della parola nel programma utente come bit di clock a ciclo di funzionamento del 50%. I periodi del clock da S:4/0 a S:4/15 sono: 20, 40, 80, 160, 320, 640, 1280, 2560, 5120, 10240, 20480, 40960, 81920, 163840, 327680, e 655360ms L'applicazione che usa il bit deve essere valutata ad una frequenza almeno doppia di quella del clock del bit. Nell'esempio che segue, il bit S:4/3 cambia ogni 80ms, producendo una frequenza di clock di 160ms. Per mantenere l'accuratezza del bit nell'applicazione, l'istruzione che usa il bit S:4/3 (O:1/0 in questo caso) deve essere valutata almeno ogni 79,999ms.  S:4/3 compie un ciclo n 160ms S:4/3 e l'uscita O:1/0 cambiano entrambi ogni 80ms. O:1/0 deve essere valutato almeno ogni 79,999ms.		•	•	•
S:5		**Bit di errore non grave** I bit di questa parola vengono impostati dal processore per indicare un errore minore nel programma ladder. Gli errori minori, i bit da 0 a 7, diventano errori gravi 0020H se qualsiasi bit viene rilevato come impostato alla fine della scansione. Utenti HHT: se il processore passa ad una condizione di errore per un codice di errore 0020H, azzerare i bit di errore minore S:5/0-7 insieme a S:1/13 per tentare un recupero dell'errore.	•	•	•	•

Indirizzo	Classificazione	Descrizione	5/01, fisso	5/02	5/03	5/04
S:5/0	Config. dinamica	**Bit trappola di overflow** Quando questo bit viene impostato dal processore, indica un overflow matematico nel programma ladder. Vedere S:0/1 per ulteriori informazioni. Se questo bit viene trovato impostato all'esecuzione dell'istruzione END, TND o REF, viene dichiarato un errore grave (0020). Per evitare questo tipo di errore grave, esaminate lo stato del bit dopo un'istruzione matematica (ADD, SUB, MUL, DIV, DDV, NEG, SCL, TOD, o FRD), prendete provvedimenti appropriati e quindi azzerate il bit S:5/0 usando un'istruzione OTU su S:5/0 o una CLR su S:5.	•	•	•	•
S:5/1	NP	**Riservato**	•	•	•	•
S:5/2	Config. dinamica	**Bit di errore del registro di controllo** Le istruzioni LFU, LFL, FFU, FFL, BSL, BSR, SQO, SQC e SQL possono generare questo errore. Con il bit S:5/2 impostato, significa che il bit di errore dell'istruzione di controllo è stato impostato. Se questo bit viene trovato impostato all'esecuzione dell'istruzione END, TND o REF, viene dichiarato un errore grave (0020). Per evitare questo tipo di errore grave, esaminate lo stato del bit dopo un'istruzione di registro di controllo, prendete provvedimenti appropriati e quindi azzerate il bit S:5/2 usando un'istruzione OTU su S:5/2 oppure una CLR su S:5.	•	•	•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:5/3	Config. dinamica	**Bit di rilevato errore grave durante l'esecuzione della routine utente di gestione degli errori** Se impostato, il codice di errore grave (S:6) rappresenta l'errore grave verificatosi durante l'elaborazione della routine di gestione errori a causa di un altro errore grave. Se questo bit viene trovato impostato all'esecuzione dell'istruzione END, TND o REF, viene dichiarato un errore grave (0020). Per evitare questo tipo di errore grave, esaminate lo stato del bit dentro la routine di gestione errori, prendete provvedimenti e quindi azzerate il bit S:5/3 usando un'istruzione OTU su S:5/3 o una CLR su S:5. **Esempio applicativo:** supponiamo di eseguire la routine di gestione errori per il codice di errore 0016H di protezione all'avviamento. Al ramo 3 dentro questa routine di gestione errori, viene eseguita una TON contenente un valore prestabilito negativo. Eseguendo il ramo 4, il codice di errore 0016H viene sovrascritto per indicare il codice 0034H, e viene impostato il bit S:5/3. Se la routine di gestione errori non ha determinato l'impostazione di S:5/3, viene dichiarato l'errore grave 0020H alla fine della prima scansione. Per evitare questo problema, esaminate S:5/3, seguito da S:6, prima di ritornare dalla routine di gestione errori. Se viene impostato S:5/3, prendete provvedimenti per rimediare all'errore, quindi azzerate S:5/3.		•	•	•
S:5/4	Config. dinamica	**Bit di riferimento M0-M1 con slot disabilitato** Questo bit viene impostato quando qualsiasi istruzione fa riferimento ad un elemento di file dei moduli M0 o M1 per uno slot disabilitato (tramite il bit di abilitazione dello slot I/O). Se impostato, il bit indica che un'istruzione non ha potuto essere eseguita a causa della mancanza di disponibilità dei dati M0 o M1 indirizzati. Se questo bit viene trovato impostato all'esecuzione dell'istruzione END, TND o REF, viene dichiarato un errore grave (0020). Per evitare questo tipo di errore grave, esaminate lo stato del bit dopo che fa riferimento a M0-M1, prendete provvedimenti e quindi azzerate il bit S:5/4 usando un'istruzione OTU su S:5/4 o una CLR su S:5.		•	•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
Da S:5/5 a S:5/7	NP	**Riservati** Riservati per errori minori che diventano errori gravi alla fine della scansione.	•	•	•	•
S:5/8	Stato	**Bit inizializzazione da modulo di memoria** Quando questo bit viene impostato dal processore, indica che un programma di modulo di memoria è stato trasferito al processore. Questo bit non viene azzerato dal processore. Il programma può esaminare lo stato del bit all'entrata nella modalità Esecuzione REM per determinare se il contenuto del modulo di memoria è stato trasferito. Il bit S:1/15 viene impostato per indicare l'entrata nella modalità Esecuzione REM. Queste informazioni sono utili per un'applicazione che contiene dati ritentivi ed un modulo di memoria con il solo bit S:1/10 impostato (Caricamento in memoria del modulo di memoria a seguito dell'errore di memoria). Usare questo bit per indicare che i dati ritentivi sono andati persi. Questo bit è utile anche usando i bit S:1/11 (Carica sempre il modulo di memoria) o S:1/12 (Carica modulo di memoria ed esegui) per distinguere l'entrata nella modalità Esecuzione REM all'accensione dall'entrata in modalità Esecuzione REM provenendo dal modo Programmazione REM.	•	•	•	•
S:5/9	Stato	**Bit parola-chiave modulo di memoria non concordante** Questo bit viene impostato all'entrata nella modalità Esecuzione REM ogni volta che viene specificato il caricamento dal modulo di memoria (parola 1, bit 11 o 12) ed il programma utente del processore è protetto da parola chiave, ed il programma del modulo di memoria non corrisponde alla parola chiave. Usate questo bit per informare il programma dell'applicazione che un modulo di memoria di autocaricamento è stato installato ma non ha caricato a causa della mancata corrispondenza con la parola chiave.	•	•	•	•
S:5/10	Stato	**Bit overflowST I(Interrupt temporizzato selezionabile)** Questo bit viene impostato quando il timer STI scade mentre la routine STI è in esecuzione o disabilitata *ed* il bit di attesa è già impostato.		•	•	•
S:5/11	Stato	**Bit batteria in esaurimento** Questo bit viene impostato quando il LED di batterie scariche è acceso. Il bit viene azzerato quando il LED è spento.		•	•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:5/12	Stato	**Bit overflow interrupt ingressi discreti** Questo bit viene impostato quando si verifica un interrupt DII mentre la subroutine DII è ancora in esecuzione o quando si verifica un interrupt DII in attesa o disabilitato.			•	•
S:5/13	Config. dinamica	**Tentativo fallito di caricamento del sistema operativo** Questo bit viene impostato quando viene tentato un caricamento del modulo di memoria del sistema operativo senza successo. Il caricamento senza successo può avvenire quando il ponticello si trova nella posizione di protezione o manca, oppure se il modulo di memoria del sistema operativo non è compatibile con la piattaforma hardware del processore SLC 5/03 o SLC 5/04. Esaminate lo stato di questo bit con il programma utente per diagnosticare questa condizione.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:5/14	Stato	**Canale 0 del modem perso** Questo bit indica lo stato del modem collegato al canale 0 (porta seriale RS232). Lo stato del bit viene determinato da: • il protocollo del canale 0 per il quale è configurato • la linea di controllo selezionata • gli stati di DCD (Data Carrier Detect) e di DSR (Data Set Ready) Se questo bit è impostato, il modem non è connesso correttamente al canale 0. Valgono le seguenti condizioni: • se il canale 0 è disabilitato o configurato per DH485, il bit è sempre azzerato • se il canale 0 è configurato per uno dei protocolli DF1 nella modalità Sistema o ASCII generica nella modalità utente, la selezione della linea di controllo determina come CDC e DSR incidono sullo stato del modem: – se per la linea di controllo – NO HANDSHAKING: il bit è sempre impostato – se la linea di controllo = FULL-DUPLEX o HALF-DUPLEX SENZA PORTANTE: il bit viene azzerato quando DSR diventa attivo (in questo caso, DCD non incide sullo stato del modem).			•	•
S:5/15	Stato	**Manipolazione stringhe ASCII** Questo bit vale solo sui processori SLC 5/03 con OS301 e successivi e su processori SLC 5/04 con OS400 e OS401. Questo bit viene impostato su 1 al tentativo di elaborare una stringa facendo uso di un'istruzione ASCII che supera gli 82 caratteri in lunghezza.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:6	Stato	**Codice errore grave** In questa parola viene immesso un codice esadecimale dal processore quando viene dichiarato un errore grave. Fare riferimento a S:1/13. Il codice definisce il tipo di errore, come indicato nelle pagine seguenti. Questa parola non viene azzerata dal processore. I codici di errore vengono presentati, memorizzati e visualizzati in un formato esadecimale. Fare riferimento all'appendice A per ulteriori informazioni sul sistema di numerazione esadecimale.	•	•	•	•
		Immettendo un codice di errore come parametro in un'istruzione del programma ladder, convertite il codice in decimale. Ad esempio, se programmate un'istruzione EQU come vera quando si verifica l'errore 0016, immettete S:6 come sorgente A e 22, *l'equivalente decimale* di 0016H, come sorgente B: **EQU** EGUALE Sorgente A S:6 Sorgente B 22		•	•	•

<table>
<tr><th>Indirizzo</th><th>Classificazione</th><th>Descrizione</th><th>5/01, compatto</th><th>5/02</th><th>5/03</th><th>5/04</th></tr>
<tr><td></td><td></td><td>Nota applicativa: potete dichiarare il vostro errore grave specifico dell’applicazione scrivendo un valore univoco all’indirizzo S:6 e quindi impostando il bit S:1/13.
Utenti dei processori 5/02: consultate il valore S:6 nella routine di gestione errori per determinare il tipo di errore verificatosi. Se il programma è stato salvato con la prova a passo singolo abilitata, potete anche consultare S:20 e S:21 per trovare il ramo esatto che veniva eseguito al verificarsi dell’errore.
Classificazioni di errori: gli errori sono classificati come Non-utente, Non-recuperabile e Recuperabile.
<table>
<tr><th>Errore non utente</th><th>Errore utente di tipo non recuperabile</th><th>Errore utente recuperabile</th></tr>
<tr><td>La routine di errore non viene eseguita .</td><td>La routine di errore viene eseguita per 1 scansione (potete attivare un’istruzione MSG ad un altro nodo per identificare la condizione di errore del processore.)</td><td>La routine di errore può azzerare l’errore azzerando il bit S:1/13.</td></tr>
</table></td><td></td><td>•</td><td>•</td><td>•</td></tr>
<tr><td></td><td></td><td>Le descrizioni e classificazioni dei codici di errore vengono elencate nelle pagine da B-35 a B-43. Le categorie sono:
• errori di accensione
• errori in passaggio all’ esecuzione
• errori di esecuzione
• errori di istruzioni del programma utente
• errori I/O
Vedere il capitolo 12 nel presente manuale per informazioni sulle cause ed il recupero degli errori.</td><td>•</td><td>•</td><td>•</td><td>•</td></tr>
</table>

Indirizzo	Codice errore (Esadec)	Errori all'accensione	Classificazione dell'errore			Processore			
			Non utente	Utente		5/01, compatto	5/02	5/03	5/04
				Non recuper.	Recuperabile				
S:6	0001	Errore NVRAM.	X			•	•	•	•
	0002	Scadenza inaspettata del watchdog.	X			•	•	•	•
	0003	Errore di memoria del modulo di memoria. Questo errore si può verificare anche passando alla modalità Esecuzione REM.	X				•	•	•
	0005	Riservato			X			•	•
	0006	Riservato			X			•	•
	0007	Fallimento durante il trasferimento del modulo di memoria.	X					•	•
	0008	Errore di software interno.	X					•	•
	0009	Errore di hardware interno.	X					•	•

Indirizzo	Codice errore (Esadec)	Errori di passaggio all'esecuzione	Classificazione dell'errore			Processore			
				Utente					
			Non utente	Non recuper.	Recupe rabile	5/01, compatto	5/02	5/03	5/04
S:6	0010	Il processore non è conforme al livello di revisione richiesto.	X			•	•	•	•
	0011	Il file 2 del programma eseguibile è assente.	X			•	•	•	•
	0012	Il programma ladder ha un errore di memoria.	X			•	•	•	•
	0013	• Il modulo di memoria richiesto è assente o • S:1/10 o S:1/11 non è impostato come richiesto dal programma.			X	•	•	•	•
	0014	Errore di file interno.	X			•	•	•	•
	0015	Errore file configurazione.	X			•	•	•	•
	0016	Protezione all'accensione dopo una perdita di alimentazione. Si instaura una condizione d'errore all'accensione quando il bit S:1/19 viene impostato e la perdita d'alimentazione si verifica durante l'esecuzione.			X		•	•	•
	0017	Non corrispondenza del programma utente tra NVRAM e Modulo di memoria.		X				•	•
	0018	Programma utente non compatibile – Non corrispondenza nel tipo di sistema operativo. Questo errore si può verificare anche all'accensione.	X					•	•
	0019	Rilevata label mancante o duplicata.		X				•	•
S:6	001F	Problema di integrità del programma durante una sessione di editing online.	X					•	•
	0004	Errore di memoria nella modalità Eecuzione.	X			•	•	•	•
	0020	Bit di errore minore impostato alla fine della scansione. Vedere i bit di errore minore S:5.			X	•	•	•	•

Indirizzo	Codice errore (Esa)	Errori durante l'esecuzione	Classificazione dell'errore			Processore			
			Non utente	Utente		5/01, fisso	5/02	5/03	5/04
				Non recuper.	Recuperabile				
S:6	**0021**	Mancanza di corrente remota di uno chassis I/O di espansione. **Nota**: *un sistema modulare che rileva una sovratensione o una sovracorrente in uno degli alimentatori può produrre uno qualsiasi dei codici di errore I/O riportati a pagina NO TAG e NO TAG (invece del codice 0021). La condizione di sovratensione o sovracorrente viene indicata dal LED di alimentazione disattivato.* ⚠ **Dai processori fisso e FRN 1 a 4 SLC 5/01 – Se la mancanza di corrente remota si verifica quando il processore è in modalità Esecuzione REM, il bit di errore 0021 causa l'azzeramento del bit in sospeso di errore grave (S:1/13) alla prossima accensione dello chassis locale.** **Processori SLC 5/02 e FRN 5 SLC 5/01 – La corrente allo chassis locale non deve essere tolta e rinciata per riprendere la modalità Esecuzione REM. Una volta rialimentato lo chassis remoto, la CPU riavvia il sistema.**	X			•	•	•	•

Indirizzo	Codice errore (Esa)	Errori durante l'esecuzione	Classificazione dell'errore			Processore			
				Utente					
			Non utente	Non recuper.	Recuperabile	5/01, fisso	5/02	5/03	5/04
	0022	Superato il tempo massimo di scansione del watchdog dell'utente.		X		•	•	•	•
	0023	File di interrupt STI non valido o inesistente.		X			•	•	•
	0024	Intervallo di interrupt STI non valido (maggiore di 2550 ms o negativo).		X			•	•	•
	0025	Eccessiva profondità dello stack/Chiamate JSR alla routine STI.		X			•	•	•
	0026	Eccessiva profondità dello stack/Chiamate JSR alla routine di interrupt degli I/O.		X			•	•	•
	0027	Eccessiva profondità dello stack/Chiamate JSR alla routine utente di gestione degli errori.		X			•	•	•
	0028	Valore file routine di errore "protezione all'accensione" non valido o non esistente.	X				•	•	•
	0029	Indexed address reference outside of entire data file space (range of B3:0 through the last file). ⚠ **The SLC 5/02 processor uses an index value of zero for the faulted instruction following error recovery.**		X				•	•
	002A	Il riferimento indirizzo indicizzato va oltre il file di dati di riferimento specifico.		X			•	•	•
	002B	Il numero di file esiste, ma non è il tipo di file corretto o il numero di file non esiste,			X			•	•

Indirizzo	Codice errore (Esadec)	Errori durante l'esecuzione	Classificazione dell'errore			Processore			
			Non utente	Utente		5/01, compatto	5/02	5/03	5/04
				Non recuper.	Recuperabile				
S:6	002C	L'elemento a cui si fa riferimento indirettamente non esiste, ma il tipo di file è corretto ed esiste. Ad esempio, T4:[N7:0] N7:0=10, ma T4 arriva solo fino a T4:9.			X			•	•
	002D	Il sottoelemento a cui si fa riferimento è scorretto o è stato effettuato un riferimento indiretto ad un file M.			X			•	•
	002E	Slot di ingresso DII non valido.			X			•	•
	002F	File di interrupt DII non valido o non esistente.		X				•	•

ERRORI I/O

CODICI D'ERRORE: i caratteri xx nei seguenti codici rappresentano il numero di slot in esadecimale. Se lo slot esatto non può essere determinato, il carattere xx diventa 1F.

ERRORI RECUPERABILI DEGLI I/O (solo processori SLC 5/02, SLC 5/03 e SLC 5/04): molti errori I/O sono recuperabili. Per recuperarli, disattivate lo slot specifico xx, nella routine di errore dell'utente; se non disattivate gli xx dello slot, il processore genera un errore alla fine della scansione.

Nota: *con una scheda I/O molto danneggiata il processore può indicare l'esistenza di un errore nello slot 1 anche se la scheda danneggiata è installata in uno slot diverso.*

NUMERI DEGLI SLOT (xx) IN ESADECIMALI

Slot	xx	Slot	xx	Slot	xx	Slot	xx
0	00	8	08	16	10	24	18
1	01	9	09	17	11	25	19
2	02	10	0A	18	12	26	1A
** 3	03	11	0B	19	13	27	1B
4	04	12	0C	20	14	28	1C
5	05	13	0D	21	15	29	1D
6	06	14	0E	22	16	30	1E
7	07	15	0F	23	17	*	1F

* Questo valore indica che lo slot non è stato trovato (processori SLC 5/01, SLC 5/02, SLC 5/03 e SLC 5/04).

** Questo valore indica che lo slot non è stato trovato (controllore 500 compatto).

Indirizzo	Codice errore (Esadec)	Errori nelle istruzioni del programma utente	Classificazione dell'errore			Processore			
			Non utente	Utente: Non recuper.	Utente: Recuperabile	5/01, compatto	5/02	5/03	5/04
S:6	0030	Tentativo di saltare ad un file subroutine troppo annidato. Può indicare anche che il programma contiene delle subroutine potenzialmente ricorsive.		X		•	•	•	•
	0031	Rilevato il riferimento ad un'istruzione non supportata.		X		•	•	•	•
	0032	Il parametro lunghezza/posizione di un sequenziatore punta ad un indirizzo oltre la fine del file di dati.			X	•	•	•	•
	0033	La lunghezza dell'istruzione LFU, LFL, FFU, FFL, BSL, o BSR punta oltre la fine del file di dati.			X	•	•	•	•

Indirizzo	Codice errore (Esadec)	Errori nelle istruzioni del programma utente	Classificazione dell'errore			Processore			
			Non utente	Utente		5/01, compatto	5/02	5/03	5/04
				Non recuper.	Recuperabile				
	0034	Rilevato un valore negativo per l'accumulatore o per il valore prestabilito di un timer.			X	•	•	•	•
		Solo processori compatti con ingressi a 24V CC: rilevato valore prestabilito negativo o HSC zero in un'istruzione HSC.			X	•			
	0035	Un'istruzione TND, SVC o REF viene chiamata dall'interno di una routine di interrupt o della routine utente per la gestione degli errori.		X			•	•	•
	0036	Utilizzato valore non valido come parametro PID.			X		•	•	•
	0038	Rilevata un'istruzione RET in un file non di subroutine.	X			•	•	•	•
	xx3A	Tentativo di scrivere su un indirizzo indiretto situato in un file con protezione file di dati costanti.			X			•	•
	1f39	Lunghezza stringa non valida rilevata in un file di stringa.			X			•	•
	xx50	Rilevato errore di dati chassis.			X	•	•	•	•
	xx51	Rilevato errore di tempo di esecuzione "fermo" su un modulo I/O.		X		•	•	•	•
	xx52	Un modulo richiesto per il programma utente viene rilevato come mancante o rimosso.			X	•	•	•	•

Indirizzo	Codice errore (Esa)	Errori durante l'esecuzione	Classificazione dell'errore			Processore			
			Non utente	Utente		5/01, compatto	5/02	5/03	5/04
				Non recuper.	Recuperabile				
S:6	xx53	Accingendosi all'esecuzione, un programma dichiara che uno slot non è utilizzato, ma nello slot indicato si rileva la presenza di un modulo I/O. Il codice xx53 può anche significare che un modulo I/O si è autoripristinato.			X	•	•	•	•
		Tentativo di passare alla modalità esecuzione o prova effettuato con uno chassis vuoto.			X			•	•
	xx54	Un modulo richiesto per il programma utente risulta essere del tipo sbagliato.			X	•	•	•	•
	xx55	Un modulo I/O discreto richiesto per il programma utente viene rilevato come avente il conteggio I/O errato. Questo codice può significare inoltre che un driver di scheda speciale non è corretto.			X	•	•	•	•
	xx56	La configurazione dello chassis specificata nel programma utente non è corretta.	X			•	•	•	•
	xx57	Un modulo speciale di I/O non ha risposto ad un comando "Blocca memoria condivisa" entro il limite di tempo stabilito.			X	•	•	•	•
	xx58	Un modulo speciale di I/O ha generato un errore generico. Il bit di errore viene impostato (1) nel byte di stato del modulo.		X		•	•	•	•
	xx59	Un modulo speciale di I/O non ha risposto indicando che il comando è stato completato entro il tempo limite.			X	•	•	•	•
	xx5A	Problema di interrupt hardware.			X		•	•	•

Indirizzo	Codice errore (Esadec)	Errori durante l'esecuzione	Classificazione dell'errore			Processore			
				Utente					
			Non utente	Non recuper.	Recuperabile	5/01, compatto	5/02	5/03	5/04
	xx5B	Errore di configurazione file G: le dimensioni del file G del programma utente superano la capacità di memoria del modulo.			X		•	•	•
	xx5C	Errore di configurazione file M0-M1: le dimensioni dei file M0-M1 del programma utente eccedono la capacità di memoria del modulo.			X		•	•	•
	xx5D	Il servizio di interrupt richiesto non è supportato dal processore.			X		•	•	•
	xx5E	Errore (software) nel driver I/O del processore.			X		•	•	•
	Da xx60 a xx6F	Indica un errore grave recuperabile specifico di un determinato modulo I/O. Fate riferimento al manuale per l'utente fornito con il modulo.			X		•	•	•
	Da xx70 a xx7F	Indica un errore grave non recuperabile specifico di un determinato modulo di I/O. Fate riferimento al manuale per l'utente fornito con il modulo.		X			•	•	•
	xx90	Problema di interrupt su uno slot disabilitato.		X			•	•	•
	xx91	Uno slot disabilitato è entrato in condizione di errore.		X			•	•	•
	xx92	File subroutine di interrupt del modulo non valido o non esistente (ISR).		X			•	•	•
	xx93	Errore grave specifico di un modulo I/O non supportato.		X			•	•	•
	xx94	In modalità EsecuzioneREM o Prova REM è stato rilevato l'inserimento di un modulo ad alimentazione accesa. Può anche significare che il modulo I/O si è ripristinato da solo.		X			•	•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04

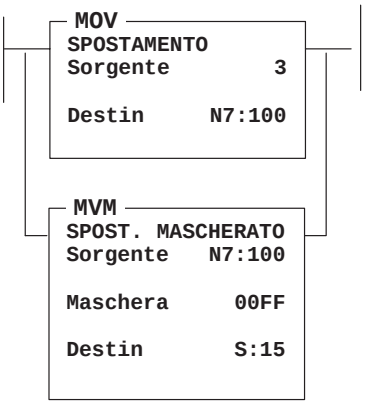
S:7
e
S:8
	Stato	**Codice di sospensione/File di sospensione**
		Quando nella parola S:7 compare un valore diverso da zero, questo indica che l'istruzione SUS identificata da questo valore è stata riscontrata vera, ed è operante la modalità "Inattivo per sospensione". Questo serve ad individuare le condizioni createsi all'interno dell'applicazione che hanno determinato l'attivazione della modalità "Inattivo per sospensione". Questo valore non viene azzerato dal processore.
		
		La parola S:8 contiene il numero del file di programma all'interno del quale si trova un'istruzione SUS vera. Questo valore non viene azzerato dal processore.
		
		Utilizzare l'istruzione SUS per individuare guasti all'avvio o come diagnostica di routine per la rivelazione degli errori del sistema.
		
		Esempio applicativo: pensate che gli interruttori di finecorsa collegati ad I:1/10 e I:1/1 non possano essere attivati contemporaneamente, ma il programma applicativo si comporta come se lo fossero. Per scoprire se si tratta di un problema con gli interruttori di fine corsa o con il programma, aggiungete al programma questo ramo:
		
		`I:1.0 I:1.0 SU`
		`──┤ ├──┤ ├── SOSPENSIONE`
		`  0  1  ID sospensione 1`
		
		Se all'esecuzione il programma entra nella modalità SUS "Inattivo per sospensione" con il codice 1, il problema riguarda gli interruttori di fine corsa; se non si verifica una modalità SUS "Inattivo per sospensione" con il codice 1, il problema risiede all'interno del programma.
			•	•	•	•

S:9 e S:10	Stato	**Nodi attivi (canale 1–processori SLC 5/03)** Queste due parole sono mappate a bit per rappresentare i 32 nodi possibili di una rete DH-485. I bit da S:9/0 a S:10/15 rappresentano gli indirizzi dei nodi da 0 a 31. Questi bit vengono impostati dal processore per indicare, sulla rete DH-485, un nodo al quale il processore è collegato. I bit vengono azzerati quando sulla rete DH-485 non è presente un nodo.	•	•	•	

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:11 e S:12	**Config. dinamica**	**Abilitazioni slot I/O** Lettura/scrittura. Queste due parole sono mappate a bit per rappresentare i 30 possibili slot I/O in un sistema SLC 500. S:11/0 rappresenta lo slot di I/O 0 per i sistemi con I/O compatti (lo slot 0 viene usato per la CPU nei sistemi modulari); i bit da S:11/1 a S:12/14 rappresentano gli slot I/O da 1 a 30. Il bit S:12/15 è inutilizzato. Quando un bit è impostato (condizione di default), il relativo modulo I/O, contenuto nello slot indicato, può venire aggiornato durante la scansione di I/O contenuta in un ciclo operativo del processore. Azzerando un bit, il modulo di I/O contenuto nello slot indicato viene aggiornato: assegnando un valore 0 al bit di abilitazione dello slot I/O, l'ultimo valore del dato in ingresso nel modulo viene conservato indefinitamente. Anche i valori prodotti da un modulo di uscita verranno conservati a tempo indefinito, indipendentemente dal mutare del valore dell'immagine di uscita. I valori delle uscite restano bloccati fino a quando: • l'alimentazione viene sospesa, oppure • si esce dalla modalità Esecuzione REM, oppure • si verifica un errore grave. I valori in uscita vengono quindi azzerati fino ad una nuova abilitazione dello slot (impostazione). Gli slot disabilitati non devono necessariamente corrispondere alla configurazione del programma utente. ⚠ **Assicuratevi di aver compreso ed esaminato bene gli effetti della disabilitazione (azzeramento) di un bit di abilitazione slot prima di fare questo nella vostra applicazione.**	•	•	•	•
		Nota: *i processori SLC 5/02, SLC 5/03 e SLC 5/04 informano della abilitazione/disabilitazione di ogni modulo specializzato di I/O. Alcuni moduli di I/O possono effettuare o omettere diverse operazioni al momento della disabilitazione o nuova abilitazione. Fate riferimento alle informazioni fornite con i moduli specializzati di I/O per verificare la possibilità di differenze con le descrizioni sopra riportate.*		•	•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
		⚠ **L'istruzione DII ignora lo stato di abilitazione/disabilitazione dello slot. Non eseguire la DII su uno slot in errore; applicando una DII su uno slot disabilitato, si verifica un interrupt. Tuttvia, l'immagine di ingresso non riflette lo stato presente della scheda.** **Questo viene applicato al rilevamento di un bit di riconfigurazione DII, all'uscita di ciascun DII ISR o al termine di ciascuna scansione (END, TND o REF).**			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:13 e S:14	Stato e config. dinamica	**Registro matematico** Lettura/scrittura. Utilizzate questo doppio registro per eseguire operazioni di divisione e moltiplicazione a 32 bit, con segno, per operazioni di divisione di precisione o doppia precisione e per conversioni BCD a 5 cifre. Queste due parole vengono usate insieme alle istruzioni matematiche MUL, DIV, DDV, FRD e TOD. il valore del registro matematico viene esaminato all'esecuzione dell'istruzione e rimane valido fino all'esecuzione, nel programma scritto dall'utente, della successiva istruzione MUL, DIV, DDV, FRD o TOD. Una spiegazione sul funzionamento del registro matematico è inclusa nelle definizioni delle istruzioni. Se memorizzate valori a 32 bit con segno (esempio a pagina 9–4), dovete gestire questo tipo di dato senza l'aiuto di un tipo di dato assegnato a 32 bit. Ad esempio, per creare un dato a 32 bit con segno dovete combinare B10:0 e B10:1. Vi consigliamo di tenere tutti i dati a 32 bit con segno in un unico file di dati e di far iniziare tutti i valori a 32 bit da una parola pari o dispari, così da facilitarne la lettura e l'utilizzo. Inoltre, vi consigliamo di creare, documentare e visualizzare i contenuti dei dati a 32 bit con segno utilizzando il formato esadecimale o il formato binario. Per ulteriori informazioni su come viene utilizzato il registro matematico da ciascuna istruzione vedere il capitolo 3.	•	•	•	•
		Se una routine STI, di I/O o utente di gestione degli errori interrompe la normale esecuzione del programma, il valore originale del registro matematico viene conservato e reinserito nel registro al riprendere dell'esecuzione. Notate che S:13 e S:14 non vengono usati quando la sorgente o la destinazione viene definita come dati a virgola mobile.		•	•	•
		Se una DII interrompe la normale esecuzione del programma, il valore originale del registro matematico viene ripristinato al riprendere dell'esecuzione.			•	•

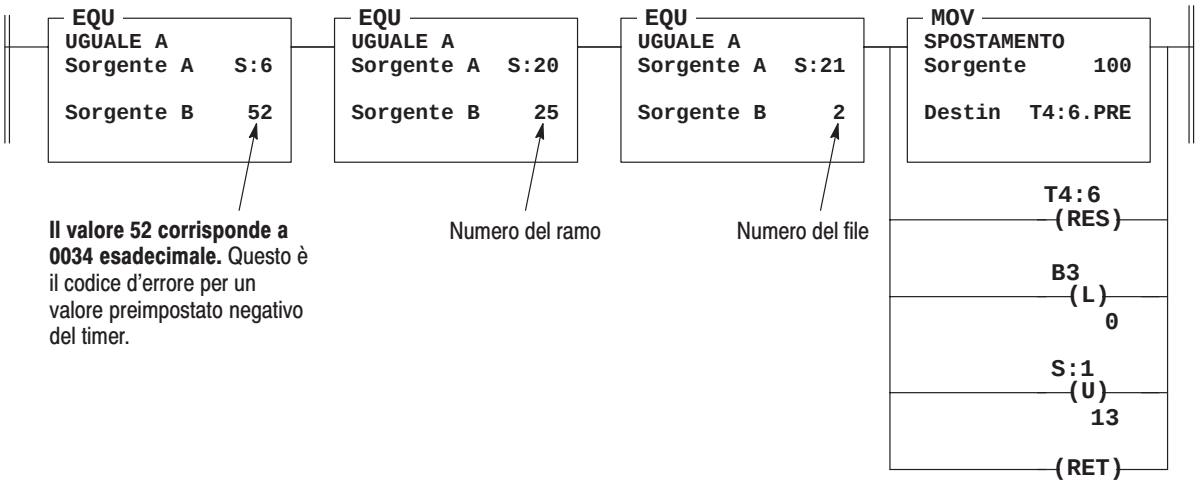
Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:15L	Config. statica	**Indirizzo di nodo** Il valore di questo byte indica l'indirizzo del nodo corrispondente al processore sulla rete DH-485. Ogni dispositivo sulla rete DH-485 deve essere contraddistinto da un indirizzo esclusivo, costituito da un valore decimale tra 0 e 31. Ogni dispositivo sulla rete DH+ deve avere un indirizzo esclusivo tra i valori decimali 0-163. Per modificare l'indirizzo di un nodo di un processore è necessario inserire nel byte un valore tra 1 e 31 per DH-485 e tra 1 e 63 per DH+ utilizzando la funzione di monitorizzazione dei dati o la funzione di nodo del dispositivo di programmazione, e quindi spegnete e riaccendete. L'indirizzo di nodo di default di un processore è 1. L'indirizzo di nodo di default dell'APS o del programmatore HHT è 0. Per assicurare una protezione contro la possibilità di alterare inavvertitamente la selezione in fase di esecuzione per mezzo della pagina di monitorizzazione dei dati, programmate questo valore utilizzando un'istruzione MVM non condizionata; utilizzate l'istruzione MOV invece della MVM se desiderate proteggere anche il valore del baud rate. Segue un esempio di protezione in fase di esecuzione dell'indirizzo di nodo 3. 	•	•	•	•
		A ricevimento di un comando di configurazione canale per il canale 1, l'indirizzo di nodo viene sovrascritto con il valore contenuto nella vostra configurazione di canale.		•	•	

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:15H	Config. statica	**Baud Rate** Questo byte contiene un codice usato per selezionare il baud rate del processore collegato ad una rete DH-485. I processori SLC 5/01 e compatti hanno un baud rate di 19200 o 9600. I processori SLC 5/02 hanno baud rate di 19200, 9600, 2400, o 1200. I processori SLC 5/04 OS 401 hanno un baud rate di 57,6, 115,2 e 230,4. Per modificare il valore di default del baud rate, di 19200 baud, utilizzate la funzione di monitorizzazione dei dati o la funzione di modifica del dispositivo di programmazione. Il processore utilizza il codice 1 per 1200 baud, il codice 2 per 2400 baud, il codice 3 per 9600 baud, il codice 4 per 19200 baud, il codice 11 per 57,6 baud, il codice 12 per 115,2 baud e il codice 13 per 230,4 baud. Segue un esempio, nel quale è illustrata la protezione in fase di esec MO e del baud rate 19200 (codice 4): SPOSTAMENTO Sorgente 1024 Destin N7:100 MV SPOST. MAS- CHERATO Sorgente N7:10 0 Maschera FF00 Destin S:15 S:15H è uguale a 4 = 1024 decimale = 0400 esadecimale = 0000 0100 0000 0000 binario	•	•	•	

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:15H	**Config. statica**	Segue un esempio, nel quale è illustrata la protezione in fase di esecuzione sia del baud rate 19200 (codice 4) che dell'indirizzo di nodo 3: MO SPOSTAMENTO Sorgente 1027 Destin S:15 S:15H è uguale a 4 e S:15L è uguale a 3 = 1027 decimale = 0403 esadecimale = 0000 0100 0000 0011 binario	•	•	•	
S:15 H (cont.)		Al ricevimento di un comando di configurazione canale per il canale 1, il baud rate viene sovrascritto con il valore contenuto nella vostra configurazione di canale.			•	•
S:16 e S:17	**Stato**	**Prova a passo singolo – Passo iniziale a – Ramo/File** Questi registri indicano il numero del ramo eseguibile (parola S:16) e del file (parola S:17) che il processore esegue nella modalità di prova a passo singolo. Per abilitare questa funzione, selezionare l'opzione Prova a Passo singolo al momento del salvataggio del programma. Questi valori vengono aggiornati dopo il completamento di ogni ramo (vedere S:2/4). Il dispositivo di programmazione consulta questi valori quando deve fornire sulla riga di stato dello schermo le informazioni "passo iniziale nel file x, ramo y". Non vi è alcun utilizzo conosciuto per questa funzione quando è indirizzata dal programma ladder.		•	•	•
		Questa funzionenei processori SLC 5/03 e SLC 5/04 è integrata. La selezione non è richiesta.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:18 e S:19	Stato e config. dinamica	**Prova a passo singolo – Passo finale prima di – Ramo/File** Questi registri indicano il numero del ramo eseguibile (parola S:18) e del file (parola S:19) prima dei quali il processore deve arrestarsi nell'esecuzione della modalità di prova a passo singolo. Per abilitare questa funzione, selezionare l'opzione Prova a passo singolo al momento del salvataggio del programma. Se sia il ramo che il numero del file sono 0, il processore passa solo al ramo successivo; in caso contrario, continua fino a trovare un ramo/file corrispondente al valore contenuto in S:18/S:19. Quando trova la corrispondenza, il processore si arresta, poi azzera S:18 e S:19 rimanendo in modalità di prova a passo singolo. Se non riesce a trovare il ramo/file finale indicato, il processore opera a tempo indefinito in questa modalità, proseguendo fino a che sarà in grado di trovare il ramo/file conclusivo, o fino a che cambierete modalità, o fino allo spegnimento dell'alimentazione. Vedere S:2/4. Il dispositivo di programmazione consulta questi valori quando deve fornire sulla riga di stato dello schermo le informazioni "Passo finale prima del file x, ramo y". il dispositivo di programmazione visualizza questo valore anche quando vi chiede di indicare il ramo finale. Non vi è alcun utilizzo conosciuto per questa funzione quando è indirizzata dal programma ladder.		•	•	•
		Questa funzione nei processori SLC 5/03 e SLC 5/04 è integrata. La selezione non è richiesta.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:20 e S:21	Stato	**Prova – Errore/Perdita di alimentazione – Ramo/File** Questi registri indicano il numero dell'ultimo ramo (parola S:20) e del file (parola S:21) dopo i quali l'esecuzione del processore si è arrestata per l'insorgere di un errore grave o di una perdita di alimentazione. Per abilitare questa funzione, selezionare l'opzione Prova a Passo singolo al momento del salvataggio del programma. Potrete utilizzare questi registri per individuare con precisione il punto al quale era arrivata l'esecuzione da parte del processore subito prima della perdita di alimentazione o dell'avvio della routine di errore. questa funzione è attiva anche nella modalità esecuzione REM. Vedere S:2/4. **Esempio applicativo:** supponiamo che il programma contenga diverse istruzioni TON. TON T4:6 nel file 2, ramo 25, riceve ogni tanto un valore preimpostato negativo. L'uscita dalla condizione d'errore per valore preimpostato negativo è possibile inserendo come valore preimpostato il numero 100 ed effettuando un reset del timer. Per ottenere questo, collocate il ramo sottostante nella routine d'errore. Il bit B3/0 è agganciato come prova dell'effettuazione di un'operazione di recupero da parte dell'applicazione.		•	•	•
		Questa funzione nei processori SLC 5/03 e SLC 5/04 è integrata. La selezione non è richiesta.			•	•



Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:22	Stato	**Tempo massimo di scansione rilevato** Questa parola indica l'intervallo di tempo massimo rilevato tra scansioni successive. Scansioni successive sono definite come: l'intervallo tra l'esecuzione del ramo 0/file 2 e l'istruzione END, l'istruzione TND o l'istruzione REF. Questo valore indica, con incrementi di 10ms, il tempo trascorso per il ciclo di programma più lungo eseguito dal processore. Il processore compara la durata di ogni scansione appena completata con il valore contenuto in S:22. Se il processore determina che il valore dell'ultima scansione è maggiore del valore contenuto in S:22, il valore che esprime il tempo richiesto per l'ultima scansione viene trascritto in S:22. La risoluzione del valore del tempo massimo di scansione rilevato va da +0 a ±10ms. Il valore 9, ad esempio, sta ad indicare che la durata del ciclo di programma più lungo osservato era compresa tra 80 e 90 millisecondi. Consultate questo valore usando la funzione di monitorizzazione dei dati per determinare o verificare il tempo di scansione più lungo del programma. **Nota:** *la scansione I/O, la gestione del processore e l'evasione delle comunicazioni* non *sono incluse in questa misurazione.*		•	•	•
		Il bit di selezione del tempo di scansione (S:33/13) determina il tempo base usato per i tempi di scansione medi massimo e minimo. Se azzerato, il funzionamento è come descritto in precedenza. Se impostato, il tempo base viene espresso in incrementi di 1ms (invece di 10ms). Se viene impostato S:33/13, la risoluzione del valore massimo del tempo di scansione osservato va da +0 a ±1ms. Ad esempio, il valore 9 indica che il ciclo di programma più lungo osservato da va 8 a 9ms.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:23	Stato	**Tempo di scansione medio** Questa parola contiene il tempo medio pesato di esecuzione. Il valore indica, con incrementi di 10ms, il tempo medio richiesto da un ciclo di programma eseguito dal processore. Per ogni scansione *t:* $\textbf{Media} = \frac{\textbf{(Media * 7)} + \textbf{Scansione}_t}{\textbf{8}}$ La risoluzione del valore del tempo medio di scansione va da +0 a ±10ms. Il valore 2, ad esempio, sta ad indicare che la durata media del ciclo di programma era compresa tra 10 e 20 millisecondi. **Nota:** *la scansione I/O, la gestione del processore e l' evasione delle comunicazioni* non *sono incluse in questa misurazione.*		•	•	•
		Il bit di selezione del tempo di scansione S:33/13 determina il tempo base usato per i tempi di scansione medio. Se azzerato, il funzionamento è come descritto in precedenza. Se impostato, il tempo base viene espresso in incrementi di 1ms (invece di 10ms). Se viene impostato S:33/13, la risoluzione del valore massimo del tempo di scansione osservato va da +0 a –1ms. Ad esempio, il valore 2 indica che il ciclo di programma medio calcolato va da 1 a 2ms.			•	•
S:24	Config. dinamica	**Registro indice** Questa parola indica lo scostamento dell'elemento utilizzato nell'indirizzamento indicizzato. Quando una STI, uno slot I/O o una routine di errore interrompono la normale esecuzione del programma, il valore originale del registro viene ripristinato alla ripresa dell'esecuzione.		•	•	•
		Quando una DII interrompe la normale esecuzione del programma, il valore originale del registro viene ripristinato alla ripresa dell'esecuzione.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:25 e S:26	Stato	**Interrupt I/O in attesa di esecuzione** Queste due parole sono mappate a bit con i 30 slot di I/O. I bit da S:25/1 a S:26/14 si riferiscono agli slot da 1 a 30. I bit S:25/0 e S:26/15 sono riservati. Il bit di interrupt in attesa associato ad uno slot di interruzione viene impostato quando il bit di abilitazione dell'interrupt corrispondente a quello slot I/O è azzerato al momento della richiesta di interrupt. Viene azzerato quando il bit di abilitazione dell'interrupt corrispondente a quello slot ha valore 1, o quando viene eseguita un'istruzione RPI associata. Il bit interrupt in attesa associato ad una subroutine di interrupt I/O in esecuzione rimane azzerato quando l'ISR viene interrotta da una routine d'errore o STI. Analogamente, il bit interrupt in attesa rimane azzerato se l'esecuzione dell'interrupt viene richiesta in un momento in cui è già in corso di esecuzione un interrupt con priorità uguale o maggiore (routine d'errore, STI o altra ISR). Gli interrupt I/O sono discussi nel capitolo 11.		•	•	•
		Il bit interrupt in attesa associato ad uno slot di interruzione viene impostato quando il bit di abilitazione dell'interrupt dello slot I/O corrispondente è azzerato al momento della richiesta di interrupt. Viene azzerato quando viene impostato il bit di abilitazione di interrupt ad evento di I/O corrispondente, o quando viene eseguita un'istruzione RPI associata. Il bit di attesa viene sempre impostato con la richiesta di interrupt se il processore sta eseguendo un interrupt di priorità uguale o superiore. La priorità dell'interrupt non incide sull'impostazione dei bit. Ad esempio, durante l'esecuzione di una subroutine STI, lo slot 6 richiede un interrupt ad evento I/O. L'STI continua fino al completamento; tuttavia, durante l'esecuzione della STI viene impostato il bit di attesa dello slot 6 (S:25/6). Esaminare lo stato di questi bit all'interno delle subroutine di interrupt se l'applicazione richiede tali informazioni.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:27 e S:28	Stato	**Interrupt I/O abilitati** Queste due parole sono mappate a bit con i 30 slot di I/O. I bit da S:27/1 a S:28/14 si riferiscono agli slot da 1 a 30. I bit S:27/0 e S:28/15 sono riservati. Il valore di default di ciascuno di essi è 1. Quando si verifica un interrupt, il bit di abilitazione associato allo slot che chiede l'interrupt deve avere valore 1 perché sia possibile l'esecuzione della ISR corrispondente. In caso contrario, la ISR non viene eseguita ed il bit interrupt in attesa di quello slot di I/O assume valore 1. Le modifiche apportate a questi bit utilizzando la funzione di monitorizzazione dei dati di un terminale di programmazione entrano in vigore solo alla fine della scansione. Gli interrupt I/O sono discussi nel capitolo 11.		•	•	•
	Config. dinamica	Questi bit possono essere impostati/ripristinati dal programma utente, dalle comunicazioni o con le istruzioni IIE o IID. Le modifiche apportate usando una funzione di monitorizzazione dei dati o istruzioni ladder diverse da IID o IIE vanno in vigore immediatamente.			•	•
S:29	Config. dinamica	**Numero di file della routine di errore utente** Immettete il numero del file programma (da 3 a 255) da utilizzare per tutti gli errori gravi di tipo recuperabile e non. Programmate la logica ladder della routine di gestione degli errori all'interno del file da voi specificato. Scrivete un valore pari a 0 se volete disabilitare la routine d'errore. Per assicurare una protezione contro la possibilità di alterare inavvertitamente la selezione per mezzo della pagina di monitorizzazione dei dati, programmate un'istruzione MOV non condizionata contenente il numero di file del programma alla routine di errore S:29 o programmate un'istruzione CLR a S:29 per impedire il funzionamento della routine di gestione degli errori. La routine utente di gestione degli errori viene discussa nel capitolo 11.		•	•	•

Indirizzo	Classificazione	Descrizione	5/01, fisso	5/02	5/03	5/04
S:30	Config. dinamica	**Interrupt temporizzato selezionabile – Valore prefissato** Immettete la base tempi, in decine di millisecondi, da utilizzare nell'interrupt temporizzato selezionabile. La routine STI viene eseguita utilizzando il valore immesso. Indicate un valore pari a 0 per disabilitare l'STI. Per assicurare una protezione contro la possibilità di alterare inavvertitamente la selezione per mezzo della pagina di monitorizzazione dei dati, programmate un'istruzione MOV non condizionata contenente il valore prestabilito della STI a S:30, o programmate un'istruzione CLR indirizzata a S;30 per impedire il funzionamento della STI. Se la STI viene iniziata nella modalità Esecuzione REM caricando i registri di stato, l'interrupt comincia la temporizzazione dalla fine della scansione del programma nel quale sono caricati i registri di stato. Gli interrupt temporizzati selezionabili sono discussi nel capitolo 11.		•	•	•
		La base tempi del valore prefissato della STI può essere 10ms o 1ms secondo il valore del bit S:2/10 di selezione del valore prefissato della STI. Se azzerato, il funzionamento avviene come descritto sopra. Se impostato, il tempo base viene espresso in incrementi di 1ms. Le istruzioni STE e STD disabilitano quella STI.			•	•
S:31	Config. dinamica	**Interrupt temporizzato selezionabile – Numero file** Indicate un numero di file programma (da 3 a 255) utilizzato come subroutine di interrupt temporizzato selezionabile. Indicate un valore pari a 0 per disabilitare l'STI. Per assicurare una protezione contro la possibilità di alterare inavvertitamente la selezione per mezzo della pagina di monitorizzazione dei dati, programmate un'istruzione MOV non condizionata contenente il valore del numero di file della STI indirizzata a S:31, o programmate un'istruzione CLR all'indirizzo S:31 per prevenire il funzionamento della STI. Gli interrupt temporizzati selezionabili sono discussi nel capitolo 11.		•	•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:32	Stato	**Esecuzione interrupt I/O** Questa parola indica il numero di slot del modulo speciale I/O che ha generato l'ISR in corso. Questo valore viene azzerato dopo il completamento dell'ISR, al momento dell'accesso alla modalità Esecuzione REM o all'accensione. Potete consultare questa parola all'interno della subroutine STI o della routine di gestione degli errori per sapere se questi interrupt di priorità maggiore hanno sospeso una ISR in fase di esecuzione. Potete anche utilizzare questo valore per conoscere l'identità dello slot che ha generato l'interrupt durante il multiplexing di due o più interrupt dei moduli speciali di I/O nei confronti della stessa ISR. Gli interrupt I/O sono discussi nel capitolo 11.		•	•	•
		Potete consultare questa parola all'interno della subroutine DII o della routine di gestione degli errori per sapere se questi interrupt di priorità maggiore hanno sospeso una ISR in fase di esecuzione. Potete anche utilizzare questo valore per conoscere l'identità dello slot che ha generato l'interrupt durante il multiplexing di due o più interrupt dei moduli specializzati di I/O nei confronti della stessa ISR.			•	•
S:33/0	Stato	**Comando ingresso in attesa di esecuzione (canale 0)** Questo bit viene impostato quando il processore determina che un altro nodo sulla rete del canale 0 ha richiesto informazioni o emesso un comando per esse. Questo bit può essere impostato in qualsiasi momento; viene azzerato quando il processore evade la richiesta (o comando). Usate questo bit come condizione di un'istruzione SVC per aumentare la capacità di comunicazione del processore.			•	•
S:33/1	Stato	**Risposta a messaggio in attesa di esecuzione (canale 0)** Questo bit viene impostato quando un altro nodo sulla rete del canale 0 ha fornito le informazioni richieste nell'istruzione MSG del processore. Il bit viene azzerato quando il processore memorizza le informazioni ed aggiorna l'istruzione MSG. Usate questo bit come condizione di un'istruzione SVC per aumentare la capacità di comunicazione del processore.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:33/2	Stato	**Comando di messaggio in uscita in attesa di esecuzione (canale 0)** Questo bit viene impostato quando uno o più messaggi del canale 0 nel programma vengono abilitati e restano in attesa, ma al momento nessun messaggio viene trasferito. Non appena la trasmissione di un messaggio comincia, il bit viene azzerato. Dopo la trasmissione, il bit viene nuovamente impostato se ci sono altri messaggi in attesa, o rimane azzerato se non ci sono altri messaggi.			•	•
S:33/3	Stato	**Stato della selezione (canale 0)** Se impostato, questo bit indica che la porta di comunicazione del canale 0 è in modalità utente (ASCII). Se azzerato, questo bit indica che il canale 0 è in modalità Sistema (DF1). Utilizzate la funzione di configurazione del canale del dispositivo di programmazione per modificare la selezione.			•	•
S:33/4	Stato	**Comunicazioni attive (canale 0)** Questo bit viene impostato dal processore se almeno un altro nodo è attivo sul canale 0. Altrimenti, il bit rimane azzerato.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:33/5	Config. dinamica	**Selezione evasione comunicazioni (canale 0)** Se impostato, viene evasa solamente una richiesta/comando di comunicazione del canale 0 per ciascuna istruzione END, TND, REF o SVC. Se azzerato, per ciascuna istruzione END, TND, REF o SVC vengono evase tutte le richieste/comandi di comunicazione in entrata o in uscita. Una richiesta/comando di comunicazione consiste in un comando in ingresso al canale 0, o una risposta al messaggio del canale 0, oppure un comando di messaggio in uscita dal canale 0. Vedere le parole S:33/0, S:33/1, S:33/2 e S:33/6 per ulteriori informazioni. **Nota:** *se azzerato, la capacità di comunicazione aumenta. Il tempo di scansione aumenta a sua volta se diverse richieste/comandi di comunicazione vengono ricevute nella stessa scansione.* Per programmare questa funzione, usare la funzione di monitorizzazione dei dati per impostare ed azzerare il bit. Per assicurare una protezione contro la possibilità di alterare inavvertitamente la selezione per mezzo della pagina di monitorizzazione dei dati, programmate un'istruzione OTL non condizionata all'indirizzo S:33/5 per assicurare un funzionamento della richiesta/comando, o un'istruzione OTU non condizionale all'indirizzo S:33/5 per assicurare esecuzioni multiple di richieste/comandi. In alternativa, il programma può modificare lo stato del bit usando la logica ladder se l'applicazione richiede una selezione dinamica della funzione.			•	•
S:33/6	Config. dinamica	**Selezione evasione messaggi (canale 0)** Questo bit vale solo quando la selezione di evasione comunicazioni del canale 0 (S:33/5) viene azzerata (con evasione di tutti i comandi). Quando S:33/6 viene impostato e S:33/5 azzerato, tutte le istruzioni MSG in uscita del canale 0 vengono evase per ciascuna istruzione END, TND, SVC o REF. Altrimenti, per ciascuna istruzione END, TND, SVC o REF vengono evasi solo un comando o risposta MSG in uscita dal canale 0.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/03
S:33/7	Config. dinamica	**Selezione evasione messaggi (canale 1)** Questo bit vale solo quando il bit di selezione evasione comunicazioni del canale 1 (S:2/15) viene azzerato (con evasione di tutti i comandi). Quando S:33/7 viene impostato e S:2/15 azzerato, tutte le istruzioni MSG in uscita del canale 1 vengono evase per ciascuna istruzione END, TND, SVC o REF. Altrimenti, solo un comando o richiesta MSG in uscita dal canale 1 viene evaso per ciascuna istruzione END, TND, SVC o REF.			•	•
S:33/8	Config. statica	**Bit di controllo latenza interrupt** Se impostato, la latenza di interrupt viene garantita per gli interrupt dell'utente (DII, STI e ad evento I/O), vale a dire quando si verifica un interrupt, siete garantiti di cominciare ad eseguire il ramo 0 della subroutine di interrupt entro il periodo di latenza interrupt dichiarato (ammesso che non vi siano interrupt di priorità maggiore o uguale). Selezionate questo bit salvando il programma. Per informazioni sul calcolo della latenza di interrupt fate riferimento all'appendice B del *Manuale per l'utente del software di programmazione avanzata*, Pubblicazione 1747-6.4IT, . Se azzerato, gli interrupt dell'utente possono solo interrompere il processore in punti di esecuzione prestabiliti nel ciclo del programma utente, quindi la latenza dell'interrupt viene definita cone il periodo di tempo più lungo tra due punti prestabiliti qualsiasi. Azzerando il bit S:33/8, analizzare ciascun programma utente. Il bit è zero per default. I seguenti punti sono gli unici nei quali le subroutine di interrupt dell'utente possono essere eseguite con il bit S:33/8 azzerato: • all'inizio di ogni ramo • dopo l'evasione delle comunicazioni • tra gli slot durante l'aggiornamento dell'immagine di ingresso o uscita, o qualsiasi scheda di I/O speciale			•	•
S:33/9	Stato	**Bit di commutazione scansione** Questo bit viene azzerato all'entrata nella modalità ESECUZIONE. Cambia stato ad ogni esecuzione di un'istruzione END, TND o REF. Usare questo bit nel programma utente per applicazioni come l'esecuzione di subroutine di multiplexing.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04

S:33/10	Config. dinamica	**Bit di riconfigurazione interrupt di ingresso discreto**
		Impostare questo bit con il programma utente o il terminale di programmazione affinché la funzione DII si riconfiguri da sé all'interrupt successivo o alla fine di ogni scansione (END, TND o REF). Questo bit vale all'uscita da una ISR DII, una routine di gestione errore, ISR STI o ISR ad evento.
		Quando la DII viene riconfigurata:
		1. L'accumulatore DII viene azzerato (S:52).
		2. I parametri DII nelle parole da S:46 a S:50 vengono applicati.
		3. Il bit di riconfigurazione DII viene azzerato dal processore.
		Ad esempio, usate la seguente struttura ladder per una riconfigurazione DII dal file ladder principale ad ogni ciclo di attivazione dell'ingresso 0.
		`I:1/0 B3/0 S:33/10`
		`──] [──────[OSR]──────(L)──`
		Usate la seguente struttura ladder per riconfigurare la DII da una subroutine ad evento; la subroutine viene eseguita una sola volta, ogni volta che la riconfigurazione DII è possibile.
		`I:1/0 S:33/10`
		`──] [──────────────────────(L)──`
					•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/03
S:33/11 e S:33/12	Stato	**Stato di modifica on-line** Questi due bit rappresentano i quattro possibili stati di revisione on-line: **Bit 12 / Bit 11 / Stato di modifica on-line** 0 / 0 / Nessuna modifica online 0 / 1 / Modifica online disabilitate 1 / 1 / Modifica online in prova 1 / 0 / Non usato Esaminate lo stato di questi bit con il programma utente per contare il numero di sessioni di revisione online, per indicare un allarme o porre l'applicazione in uno stato speciale per le sessioni di modifica online.			•	•
S:33/13	Config. statica	**Selezione del tempo base di scansione** Questo bit determina il tempo base usato per il tempo di scansione (S:23) medio ed il tempo di scansione massimo (S:22). Se azzerato, il valore contenuto nei tempi di scansione medio e massimo rappresenta il numero di incrementi di 10ms avvenuti. Se impostato, il valore contenuto nei tempi di scansione medio e massimo rappresenta il numero di incrementi di 1ms avvenuti. Questo valore è zero per default (tempo base di 10ms).			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:33/14	Config. dinamica	**Bit di controllo DTR (canale 0)** Questo bit viene usato per abilitare la composizione DTR. Se azzerato, il segnale DTR del canale 0 (pin 4) viene controllato direttamente dal driver di comunicazione standard. Se impostato, potete eseguire la composizione DTR scrivendo all'indirizzo S:33/15, bit di forzatura DTR. Il bit S:33/14 viene esaminato ed applicato alla fine di ogni scansione (END, TND o REF). Se in modalità Programmazione, Sospensione o Errore, il DTR viene abilitato e rimane tale fino alla rilevazione di una sequenza di auto-scollegamento da parte del driver di comunicazione. L'auto-scollegamento avviene se il driver di comunicazione rileva che il segnale CD del canale 0 (pin 1) è stato assente per più di 10 secondi o se il segnale DSR del canale 0 (pin 6) è stato disabilitato. Fare riferimento al bit S:5/14 modem perso sul canale 0 per ulteriori informazioni. Durante l'auto-scollegamento il driver di comunicazione standard mantiene il DTR disabilitato fin quando il segnale DSR del canale 0 viene abilitato o trascorre un intervallo di 5 secondi. **Nota:** *quando il canale 0 viene configurato per DH485, per un funzionamento corretto S:33/14 deve essere azzerato .*			•	•
S:33/15	Config. dinamica	**Bit di forzatura DTR (canale 0)** Questo bit viene usato per forzare il pin DTR su un segnale alto o basso. Impostando il bit S:33/14, il segnale DTR del canale 0 (pin 4) viene applicato alla fine di ogni scansione (END, TND o REF) sulla base dello stato di S:33/15. Azzerando S:33/14, questo bit non incide sul DTR. Impostando il bit S:33/15 il DTR viene forzato alto. Se azzerato (default), il DTR viene forzato basso. Nella modalità ProvaREM o Esecuzione REM, questo bit vale solo alla fine della scansione (END, TND o REF). Nella modalità Programmazione, Sospensione o Errore (o all'accensione), il DTR viene impostato a meno che il driver di comunicazione non stia eseguendo un auto–scollegamento.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:34/0	Config. statica	**Bit di passthru disabilitato da DH+ a DH-485** Questo bit consente di far passare i pacchetti ricevuti tra i canali. Se impostato, il processore non supporta il passaggio. Se azzerato, il processore consente il passaggio dei pacchetti da un canale all'altro. Il canale 0 (RS-232) deve essere configurato per il protocollo DH-485. Possono passare solo i pacchetti che contengono il livello di rete Internet ed il cui ID di collegamento di destinazione equivale a quello specificato per il canale opposto cui deve essere passato. Il default è zero. L'ID di collegamento di default per il canale è uno. L'ID di collegamento di default per il canale 1 è due.				•
S:34/1	Config. statica	**Bit di abilitazione tabella nodi attivi DH+** Questo bit consente di elaborare la tabella nodi attivi DH+. Se impostato, la tabella viene elaborata. Se azzerato la tabella non viene elaborata. Il valore di default è zero. Questo bit viene valutato ad ogni passaggio nella modalità di Esecuzione REM. Notate che il processore aggiorna le parole di stato singole da S:83 a S:86				•
S:34/2	Config. dinamica	**Bit di disabilitazione flag per matematica a virgola mobile** Questo bit disabilita l'elaborazione dei flag aritmetici facendo uso della matematica a virgola mobile (F8:). I flag aritmetici coinvolti sono Overflow (S:0/1), Zero (S:0/2), Segno (S:0/3), ed il bit di trappola overflow di errore minore (S:5/0). Quando il bit viene azzerato, vengono elaborati i flag aritmetici. Quando il bit viene impostato, i flag vengono azzerati ad eccezione del bit di trappola overflow da guasto minore che rimane nel suo ultimo stato. Il flag di riporto (S:0/0) è riservato per uso interno durante tutte le operazioni a virgola mobile. Il valore di default è zero. Le istruzioni coinvolte dalla virgola mobile sono ADD, SUB, MUL, DIV, NEG, SQR e MOV. L'impostazione di questo bit riduce i tempi di esecuzione per le istruzioni di cui sopra. Questo bit viene valutato all'esecuzione di ciascuna istruzione.				•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:34/3	Config. dinamica	**Bit di abilitazione trasmissione parole di stato globale (solo SLC 5/04 OS401)** Quando questo bit è impostato, la parola di stato globale sull'indirizzo S:99 viene trasmessa con ogni passaggio di token DH+. Quando azzerato, il token viene passato senza la parola di stato globale.				•
S:34/4	Config. dinamica	**Bit di abilitazione trasmissione parole di stato globale (solo SLC 5/04 OS401)** Quando questo bit è impostato, il processore preleva la parola di stato globale trasmessa da altri dispositivi sulla rete DH+ e la memorizza nel file di stato globale (S:100–S:163). Se azzerato, il processore ignora le informazioni di stato globale provenienti da altri dispositivi sulla rete.				•
S:34/5	Config. dinamica	**Bit di abilitazione passthru da DF1 a DH+ (solo SLC 5/04 OS401)** Quando questo bit è impostato, l'operazione di passthru viene abilitata tra il canale 0 ed il canale 1. Il canale 0 deve essere configurato per il protocollo DF1 Full-duplex.				•
S:35	Stato	**Tempo ultima scansione – tempo base 1ms** Il valore di questa parola indica la durata in un ciclo di programma. Un ciclo di programma include il programma ladder, la gestione interna, la scansione I/O e l'evasione di una porta di comunicazione. Il valore della parola viene aggiornato dal processore solo una volta a scansione, immediatamente prima dell'esecuzione del ramo 0, file 2 (o al ritorno di un'istruzione REF).			•	•
Da S:36/0 a S:36/7	NP	**Riservato**			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:36/8	Stato	**DII perso** Questo bit viene impostato quando si verifica un interrupt DII con il bit DII di attesa (S:2/11) impostato. Se impostato, verrete avvertiti che un interrupt DII è stato perso. Ad esempio, l'interrupt è perso a causa dell'esistenza di un interrupt precedente in attesa di essere eseguito. Esaminate questo bit nel programma utente e prendete i dovuti provvedimenti se l'applicazione non tollera questa condizione. Quindi azzerate il bit con il programma utente per prepararvi al prossimo errore.			•	•
S:36/9	Stato	**STI perso** Questo bit viene impostato quando si verifica un interrupt STI con il bit STI di attesa (S:2/0) impostato. Se impostato, verrete avvertiti che un interrupt STI è stato perso. Ad esempio, l'interrupt è perso a causa dell'esistenza di un interrupt precedente in attesa di essere eseguito. Esaminate questo bit nel programma utente e prendete i dovute provvedimenti se l'applicazione non tollera questa condizione. Quindi azzerate il bit con il programma utente per prepararvi al prossimo errore.			•	•
S:36/10	Stato	**Protezione da riscrittura del file dati del modulo di memoria** Usare questo bit per determinare la validità dei dati ritentivi a seguito di un trasferimento da modulo di memoria. Questo bit è sempre impostato durante un trasferimento dal modulo di memoria al processore con la Protezione da sovrascrittura del file dati selezionata ed i file protetti sono sovrascritti. I file protetti vengono sovrascritti ogni volta che un programma di modulo di memoria non corrisponde al programma del processore al momento del trasferimento. Questo bit non viene azzerato dal processore.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
Da S:36/11 a S:36/15	**NP**	**Riservati per errori minori addizionali.**			•	•
S:37	**Config. dinamica**	**Clock/Anno** Questa parola contiene l'anno del clock/calendario. La gamma va da 0 a 65535. Per disabilitare il clock/calendario, scrivere degli zeri nelle parole del clock/calendario (da S:37 a S:42).			•	•
S:38	**Config. dinamica**	**Clock/Mese** Questa parola contiene il mese del clock/calendario. La gamma va da 1 a 12. Per disabilitare il clock/calendario, scrivere degli zeri su tutte le parole clock o calendario (da S:37 a S:41). Gennaio equivale al valore 1.			•	•
S:39	**Config. dinamica**	**Clock/Giorno** Questa parola contiene il giorno del clock/calendario. La gamma va da 1 a 31. Per disabilitare il clock/clendario, scrivere degli zeri su tutte le parole del clock o calendario (da S:37 a S:41). Il primo giorno del mese equivale al valore1.			•	•
S:40	**Config. dinamica**	**Clock/Ore** Questa parola contiene l'ora del clock/calendario. La gamma va da 0 a 23. Per disabilitare il clock/calendario, scrivere degli zeri su tutte le parole del clock/calendario (da S:37 a S:41). Le ore 0000 equivalgono al valore 0.			•	•
S:41	**Config. dinamica**	**Clock/Minuti** Questa parola contiene il valore dei minuti del clock/calendario. La gamma va da 0 a 59. Per disabilitare il clock/calendario, scrivere degli zeri su tutte le parole del clock o calendario (da S:37 a S:41).			•	•
S:42	**Config. dinamica**	**Clock/Secondi** Questa parola contiene i secondi del clock/calendario. La gamma va da 0 a 59. Per disabilitare il clock/calendario, scrivere degli zeri su tutte le parole del clock o calendario (da S:37 a S:41).			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:43 S:44 S:45	Stato	**Interrupt temporizzato selezionabile – Timer da 10µs** **Interrupt ad eventi di I/O – Timer da 10µs** **Interrupt di ingresso discreto – Timer da 10µs** Questo valore a 16 bit “scorre” liberamente e serve a misurare il tempo che passa tra esecuzioni successive delle subroutine di interrupt (con incrementi di 10 microsecondi). Questo valore viene aggiornato ad ogni avvio della subroutine di interrupt. Il timer da 10µs comporta il fatto che l’intervallo più lungo che può trascorrere tra due qualsiasi interrupt ed indicare ancora una misura di tempo valida è pari a 0,32767 secondi. (16 bit con segno × 10µs = 32.767 × 0,00001 = 0,32767 secondi) Il timer da 10µs è comune agli interrupt STI, ad evento I/O e DII.			•	•
S:46	Config. dinamica	**Interrupt di ingressi discreti – Numero file** Immettere un numero di file di programma (da 3 a 255) da usare come subroutine di interrupt di ingressi discreti. Scrivete un valore 0 per disabilitare la funzione. Questo bit si applica alla rilevazione di un bit di riconfigurazione DII, ad ogni uscita da ISR DII ed alla fine di ogni scansione (END, TND o REF). Per assicurare una protezione contro la possibilità di alterare inavvertitamente la selezione per mezzo della pagina di monitorizzazione dei dati, programmare un’istruzione MOV non condizionata contenente il valore del numero di file della DII all’indirizzo S:46 o programmare un’istruzione CLR all’indirizzo S:46 per prevenire il funzionamento del DII.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:47	Config. dinamica	**Inerrupt di ingressi discreti – Numero slot** Immettere il numero di slot (1-30) che contiene il modulo I/O discreto da usare come slot di interrupt di ingressi discreti. Il processore va in errore se lo slot è vuoto o contiene un modulo I/O non discreto. Ad esempio, un modulo analogico causa l'errore del processore. Questo bit viene applicato al rilevamento del bit di riconfigurazione DII. Questo valore viene applicato solo all'esecuzione della funzione di riconfigurazione DII (impostando il bit S:33/10 o al passaggio alla modalità Esecuzione REM con il bit di abilitazione DII S:2/12 impostato). Per assicurare una protezione contro la possibilità di alterare inavvertitamente la selezione per mezzo della pagina di monitorizzazione dei dati, programmate un'istruzione MOV non condizionata contenente il valore del numero di slot DII a S:47.			•	•
S:48	Config. dinamica	**Interrupt di ingressi discreti – Maschera di bit** Immettete un valore a mappa di bit che corrisponda ai bit da controllare sul modulo I/O discreto. Solamente i bit da 0 a 7 vengono usati nella funzione DII. L'impostazione di un bit indica che includete il bit nel confronto della transizione del bit del modulo I/O discreto al valore di comparazione DII (S:49). L'azzeramento di un bit indica che lo stato della transizione di quel bit è "irrilevante". Questo valore si applica quando viene rilevato il bit di riconfigurazione DII, a ciascuna uscita da ISR DII ed alla fine di ogni scansione (END, TND o REF). Per assicurare una protezione contro la possibilità di alterare inavvertitamente la selezione per mezzo della pagina di monitorizzazione dei dati, programmate un'istruzione MOV non condizionata contenente il valore del numero di slot DII a S:48.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:49	Config. dinamica	**Interrupt di ingresso discreto – Valore di confronto** Immettete un valore a mappa di bit che corrisponda alle transizioni di bit da verificarsi nella scheda I/O discreta per una valutazione o interrupt. Solamente i bit da 0 a 7 vengono usati nella funzione DII. L'impostazione di un bit indica che il bit deve passare da 0 a 1 per soddisfare la condizione di confronto per il dato bit. L'azzeramento di un bit indica che il bit deve passare da 1 a 0 per soddisfare la condizione di confronto. Un interrupt o corrispondenza viene generato dopo l'ultima transizione del valore di confronto. Questo bit viene applicato al rilevamento del bit di riconfigurazione DII, a ciascuna uscita da ISR DII ed alla fine di ogni scansione (END, TND o REF). Per assicurare una protezione contro la possibilità di alterare inavvertitamente la selezione per mezzo della pagina di monitorizzazione dei dati, programmate un'istruzione MOV non condizionata contenente il valore di maschera del bit della DII all'indirizzo S:49.			•	•
S:50	Config. dinamica	**Interrupt di ingressi discreti – Valore prefissato** Quando questo valore è uguale a 0 o 1, viene generato un interrupt ogni volta che il confronto specificato nelle parole S:48 e S:49 viene soddisfatto. Quando il valore è tra 2 e 32767, avviene una valutazione ogni volta che viene soddisfatto il confronto dei bit. L'interrupt viene generato quando il valore accumulato raggiunge o supera il valore prestabilito. Questo bit viene applicato al rilevamento di un bit di riconfigurazione DII, a ciascuna uscita da ISR DII ed alla fine di ogni scansione (END, TND o REF). Per assicurare una protezione contro la possibilità di alterare inavvertitamente la selezione per mezzo della pagina di monitorizzazione dei dati, programmate un'istruzione MOV non condizionata contenente il valore prestabilito della DII all'indirizzo S:50.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:51	Stato	**Interrupt di ingressi discreti – Maschera di ritorno** La maschera di ritorno viene aggiornata immediatamente prima del passaggio alla subroutine DII. Questo valore contiene la mappa a bit delle transizioni di bit che hanno causato l'interrupt. Il bit viene impostato se era stato incluso nell'elenco di transizioni che hanno causato l'interrupt (cioè si era stabilito che dovesse compiere una transizione nei confronti tra S:48 e S:49). Il bit viene azzerato se è stato mascherato. Questo valore viene azzerato dal processore all'uscita dalla subroutine DII. Usare questo valore per validare le transizioni degli interrupt. Oppure durante la riconfigurazione dinamica (effettuazione di sequenze) della DII, potete usare questo valore dentro la subroutine della DII per determinare o validare la sua posizione nella sequenza.			•	•
S:52	Stato	**Interrupt di ingressi discreti – Accumulatore** L'accumulatore DII contiene il numero di corrispondenze verificatisi (vedere S:50). Quando si verifica una corrispondenza, se l'accumulatore è maggiore di o uguale al valore prestabilito, viene generato l'interrupt della DII.			•	•
S:53 e S:54	NP	**Riservati**			•	•
S:55	Stato	**Tempo di scansione dell'ultimo interrupt di ingressi discreti** Questo valore indica, con incrementi di 1ms, la durata dell'ultima subroutine DII. La risoluzione di questo valore va da +0 a ±1ms.			•	•
S:56	Stato	**Tempo massimo rilevato della scansione dell'interrupt ingressi discreti** Questo valore indica, con incrementi di 1ms, la durata massima di esecuzione di qualsiasi singola subroutine DII. Il processore confronta ciascun ultimo valore di scansione DII (S:55) al valore di scansione DII massimo contenuto in S:56. Se il processore determina che l'ultimo valore di scansione DII è maggiore del valore memorizzato all'indirizzo S:56, l'ultimo valore di scansione (S:55) viene scritto in S:56, diventando il nuovo tempo di scansione DII massimo. La risoluzione di questo valore va da +0 a ±1ms. Consultate questo valore usando la funzione di monitorizzazione dei dati del dispositivo di programmazione per determinare o verificare il tempo di scansione più lungo del programma.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:57	Stato	**Numero di catalogo del sistema operativo** Indica il numero di catalogo del sistema operativo. Ad esempio, il valore 300 indica il sistema operativo –OS300, il valore 301 indica –OS301.			•	•
S:58	Stato	**Serie del sistema operativo** Indica la serie del sistema operativo. Ad esempio, il valore 0 indica la serie A ed il valore 1 indica la serie B.			•	•
S:59	Stato	**Sistema operativo FRN** Indica il numero di rilascio firmware del sistema operativo. Ad esempio, il valore 1 indica FRN1 ed il valore 2 indica FRN2.			•	•
S:60	Stato	**Numero di catalogo del processore** Indica il nuermo di catalogo del processore. Ad esempio, il valore 532 indica –L532 ed il valore 534 indica –L534.			•	•
S:61	Stato	**Serie del processore** Indica la serie del processore. Ad esempio, il valore 0 indica la serie A ed il valore 1 indica la serie B.			•	•
S:62	Stato	**Revisione del processore** Indica la revisione del processore. Ad esempio, il valore 1 indica REV1 ed il valore 2 indica REV2.			•	•
S:63	Stato	**Tipo di programma dell'utente** Indica il dispositivo di programmazione che ha creato il programma dell'utente.			•	•
S:64	Stato	**Indice di funzionalità del programma dell'utente** Indica il livello di funzionalità contenuto in un dato programma.			•	•
S:65	Stato	**Dimensioni della RAM dell'utente** Indica la dimensione della NVRAM in numero di parole di istruzione. Ad esempio, il valore 64 equivale a 64K parole di NVRAM (vale per i processori SLC 5/03 OS302 e SLC 5/04 OS401).			•	•
S:66	Stato	**Dimensioni della EEPROM flash** Indica la dimensione mella memoria del sistema operativo in K parole a 16 bit. Ad esempio, il valore 128 equivale a 128K di memoria.			•	•

Indirizzo	Classificazione	Descrizione	5/01, compatto	5/02	5/03	5/04
S:67 e S:68	Stato	**Nodi attivi DH-485 – Canale 0**			•	•
da S:69 a S:82	NP	**Tabella nodi attivi DF1 Half-Duplex**			•	•
da S:83 a S:86	Stato	**Nodi attivi DH+ – Canale 1** Queste 4 parole sono mappate a bit per rappresentare i 64 possibili nodi su un collegamento DH+. Da S:83 a S:86/15 rappresentano gli indirizzi di nodo 0-63 (0-77 ottale). Questi bit sono impostati dal processore quando esiste un nodo sul collegamento DH+ a cui il processore è collegato. Questi bit vengono azzerati quando un nodo non è presente sul collegamento. Si noti che affinché le parole di cui sopra funzionino, il bit S:34/1 deve essere impostato.				•
da S:87 a S:96	NP	**Riservato**				•
da S:97 a S: 98	NP	**Riservato (vale per i processori SLC 5/04 OS 401)**				
S:99	Config. dinamica	**Parola di stato globale (solo SLC 5/04 OS401)** I dati posti in questo punto della memoria vengono trasmessi come parola di stato globale del processore e vengono inviati a tutti gli altri dispositivi sulla rete DH+ ogni volta che il processore passa il token DH+.				•
S:100 to S:163	Config. statica	**File di stato globale (solo SLC 5/04 OS401)** Quando un processore passa il token DH+ al nodo successivo, invia anche un parola da 16 bit chiamata parola di stato globale (S:99 e superiore). Tutti i nodi sulla rete leggono la parola di stato globale inviata da ciascun processore e salva la parola in memoria. Ciascun processore ha una tabella (file di stato globale) in memoria dove vengono memorizzate le parole di stato globale degli altri processori. Questa tabella viene completamente aggiornata ad ogni rotazione di token (esempio: la parola dal nodo “x” viene posta nell’indirizzo S:100 + x.) Potete usare il file di stato globale come messaggio di trasmissione ad alta velocità per comunicare lo stato e per la sincronizzazione dei processori.				•

C Utilizzo di memoria e tempi di esecuzione delle istruzioni

Questa appendice tratta di:

- parole di istruzione e tempi di esecuzione per i controllori MicroLogix 1000
- parole di istruzione e tempi di esecuzione per i processori compatti , SLC 5/01, SLC 5/02, SLC 5/03 e SLC 5/04
- esempi su come stimare l'utilizzo totale di memoria del sistema per i controllori MicroLogix 1000 ed i processori SLC

Se volete usare:	Vedi pagina:
Azionamenti MicroLogix 1000	C–2
Processore fisso o SLC 5/01	C–9
Processore SLC 5/02	C–15
Processore SLC 5/03	C–22
Processore SLC 5/04	C–35

Tempi di esecuzione delle istruzioni e utilizzo della memoria da parte delle istruzioni

Controllori MicroLogix 1000

La seguente tabella elenca i tempi di esecuzione e l'utilizzo della memoria da parte delle istruzioni del controllore. Qualsiasi istruzioni che dura di più di 15 µs (tempo di esecuzione vero o falso) effettua un sondaggio per eventuali interrupt utente.

Mnemonico	Tempo di esec. falso (µsec. circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
ADD	6,78	33,09	1,50	Somma	Matematico
AND	6,78	34,00	1,50	And	Gestione dati
BSL	19,80	53,71 + 5,24 x numero delle posizioni	2,00	Scorrimento bit a sinistra	Specifico di applicazione
BSR	19,80	53,34 + 3,98 x numero delle posizioni	2,00	Scorrimento bit a destra	Specifico di applicazione
CLR	4,25	20,80	1,00	Azzera	Matematico
COP	6,60	27,31 + 5,06/parola	1,50	Copia file	Gestione dati
CTD	27,22	32,19	1,00	Contat. a scendere	Di base
CTU	26,67	29,84	1,00	Contat. a salire	Di base
DCD	6,78	27,67	1,50	Codif. 4 su 1 di 16	Gestione dati
DDV	6,78	157,06	1,00	Doppia divisione	Matematico
DIV	6,78	147,87	1,50	Divisione	Matematico
ENC	6,78	54,80	1,50	Encod. 1 di 16 su 4	Gestione dati
EQU	6,60	21,52	1,50	Uguale a	Confronto
FFL	33,67	61,13	1,50	Caricamento FIFO	Gestione dati
FFU	34,90	73,78 + 4,34 x numero delle posizioni	1,50	Scaricamento FIFO	Gestione dati
FLL	6,60	26,86 + 3,62/parola	1,50	Riempimento file	Gestione dati
FRD	5,52	56,88	1,00	Convers. da BCD	Gestione dati
GEQ	6,60	23,60	1,50	Maggiore di o uguale a	Confronto
GRT	6,60	23,60	1,50	Maggiore di	Confronto
HSC	21,00	21,00	1,00	Contatore ad alta velocità	Contatore ad alta velocità

Mnemonico	Tempo di esec. falso (µsec. circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
HSD	7,00	8,00	1,25	Contatore ad alta velocità – Interrupt disabilitata	Contatore ad alta velocità
HSE	7,00	10,00	1,25	Contatore ad alta velocità – Interrupt abilitata	Contatore ad alta velocità
HSL	7,00	66,00	1,50	Contatore ad alta velocità – Caricamento	Contatore ad alta velocità
IIM	6,78	35,72	1,50	Ingresso immediato con maschera	Controllo flusso programmi
INT	0,99	1,45	0,50	Subroutine di interruzione	Orientata all' applicazione
IOM	6,78	41,59	1,50	Uscita immediata con maschera	Controllo flusso programmi
JMP	6,78	9,04	1,00	Salto a label	Controllo flusso programmi
JSR	4,25	22,24	1,00	Salto a subroutine	Controllo flusso programmi
LBL	0,99	1,45	0,50	Label	Controllo flusso programmi
LEQ	6,60	23,60	1,50	Minore di o uguale a	Confronto
LES	6,60	23,60	1,50	Minore di	Confronto
LIM	7,69	36,93	1,50	Test dei limiti	Confronto
LFL	33,67	61,13	1,50	Caricamento LIFO	Gestione dati
LFU	35,08	64,20	1,50	Scaricamento LIFO	Gestione dati
MCR	4,07	3,98	0,50	Ripristino controllo principale	Controllo flusso programmi
MEQ	7,69	28,39	1,50	Confronto con maschera	Confronto
MOV	6,78	25,05	1,50	Spostamento	Gestione dati
MUL	6,78	57,96	1,50	Moltiplicazione	Matematico
MVM	6,78	33,28	1,50	Spostamento con maschera	Gestione dati
NEG	6,78	29,48	1,50	Negazione	Gestione dati
NEQ	6,60	21,52	1,50	Non uguale a	Confronto

Mnemonico	Tempo di esec. falso (µsec. circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
NOT	6,78	28,21	1,00	Not	Gestione dati
OR	6,78	33,68	1,50	Or	Gestione dati
OSR	11,48	13,02	1,00	Fronte di salita one–shot	Di base
OTE	4,43	4,43	0,75	Eccitazione uscita	Di base
OTE (Contatore ad alta velocità)	7,00	12,00	0,75	Aggiorna l'accumulatore immagine del contatore ad alta velocità	Contatore ad alta velocità
OTL	3,16	4,97	0,75	Aggancio uscita	Di base
OTU	3,16	4,97	0,75	Sgancio uscita	Di base
RAC	6,00	56,00	1,00	Ripristino accumulatore del contatore ad alta velocità	Contatore ad alta velocità
RES (timer/counter)	4,25	15,19	1,00	Riprisitino	Di base
RES (Contatore ad alta velocità)	6,00	51,00	1,00	Ripristino contatore ad alta velocità	Contatore ad alta velocità
RET	3,16	31,11	0,50	Ritorno da subroutine	Controllo flusso programmi
RTO	27,49	38,34	1,00	Timer ritentivo	Di base
SBR	0,99	1,45	0,50	Subroutine	Controllo flusso programmi
SCL	6,78	169,18	1,75	Mettere in scala	Matematico
SQC	27,40	60,52	2,00	Confronto sequenz.	Orientata all' applicazione
SQL	28,12	53,41	2,00	Caricamento sequenz.	Orientata all' applicazione
SQO	27,40	60,52	2,00	Uscita sequenz.	Orientata all' applicazione
SQR	6,78	71,25	1,25	Radice quadrata	Matematico
STD	3,16	6,69	0,50	Disabilitazione STI	Orientata all' applicazione

Mnemonico	Tempo di esec. falso (µsec. circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
STE	3,16	10,13	0,50	Abilitazione STI	Orientata all' applicazione
STS	6,78	24,59	1,25	Avvio STI	Orientata all' applicazione
SUB	6,78	33,52	1,50	Sottrazione	Matematico
SUS	7,87	10,85	1,50	Sospensione	Controllo del flusso programmi
TND	3,16	7,78	0,50	Fine temporanea	Controllo del flusso programmi
TOD	6,78	49,64	1,00	Conversione in BCD	Gestione dati
TOF	31,65	39,42	1,00	Timer ritardato alla diseccitazione	Di base
TON	30,38	38,34	1,00	Timer ritardato alla eccitazione	Di base
XIC	1,72	1,54	0,75	Esamina se chiuso	Di base
XIO	1,72	1,54	0,75	Esamina se aperto	Di base
XOR	6,92	33,64	1,50	Or esclusivo	Gestione dati

Latenza interrupt utente

La latenza interrupt utente è il tempo massimo dal momento in cui si verifica la condizione di interrupt (ovvero, STI scade o viene raggiunto l'HSC prestabilito) fino a quando la subroutine di interrupt utente comincia ad essere eseguita se non è presente nessun'altra condizione di interrupt.

Se state comunicando con il controllore, la latenza interrupt utente massima è di 872 µs, Se *non* state comunicando con il controllore, la latenza interrupt utente massima è di 838 µs.

Stima dell'uso di memoria per il vostro sistema di controllo Micrologix 1000

Usate quanto segue per calcolare l'utilizzo di memoria per il vostro sistema di controllo.

	_____	**4.** Determinate le parole di istruzione totali usate dalle istruzioni nel programma e trascrivete il risultato. Fate riferimento alla tabella a pagina C-2.
	_____	**5.** Moltiplicate il numero totale di rami per 0,75 e trascrivete il risultato. Non contate i rami END in ciascun file.
	177	**6.** Per calcolare la gestione del processore ponete 177.
	110	**7.** Per calcolare i dati applicativi ponete 110.
Totale uso memoria:	_____	**8.** Sommate da 1 a 4. Questa è la stima dell'uso totale di memoria del sistema applicativo. Ricordate che si tratta di una stima e pertanto i risultati dei programmi compilati potrebbero variare di ±12%.
		9. Per determinare la memoria rimasta nel controllore selezionato:
	1024	Sottraete il totale della memoria usata a 1024.
Totale memoria usata(di cui sopra):	***–*** _____	Il risultato di questo calcolo corrisponde alla stima di memoria totale rimasta nel controllore selezionato.
Totale memoria rimasta:	_____	

Nota: *l'uso di memoria calcolato può variare dai risultati effettivi dei programmi compilati di ±12%.*

Foglio di lavoro del tempo di esecuzione del Controllore Micrologix

Usate questo foglio di lavoro per calcolare il tempo di esecuzione per il programma ladder.

Procedura	Tempo max di scansione
1. Tempo di scansione ingressi, uscite, gestione interna e forzature.	210 µs
2. Fate una stima del tempo di scansione del programma:	
A. Contate il numero di rami nel programma ladder.	_____
B. Sommate i tempi di esecuzione del programma quando tutte le istruzioni sono vere. Includete le routine di interruzione.①	_____ µs
3. Fate una stima del tempo di scansione del processore:	
A. Senza comunicazioni, sommate le sezioni 1 e 2	_____ µs
B. Con comunicazioni, sommate le sezioni 1 e 2 e moltiplicate per 1,05.	_____ µs
4. Dividete il tempo di scansione del processore per 1000 per determinare il tempo di scansione max in ms.	_____ ms

① Se una subroutine viene eseguita più di una volta per scansione, includete ciascun tempo di scansione di esecuzione delle subroutine.

Panoramica dell'utilizzo di memoria per i processori SLC

I controllori SLC 500 dispongono delle seguenti capacità di memoria utente:

Tipo di processore	Tipo di controllore	Capacità di memoria utente
Compatto e SLC 5/01	Controllori con I/O compatti	1024 parole di istruzione
	Controllori modulari 1747-L511	
SLC 5/02	Controllori modulari 1747-L524	4096 parole di istruzione
SLC 5/03	Controllori modulari 1747-L532	12.288 parole
SLC 5/04	Controllori modulari 1747-L541 1747-L542 1747-L543	20.480 parole[1]

[1] Quando il vostro programma ladder è più grande di 12K parole, dividetelo in due file, uno principale (file 2) ed almeno un file di subroutine (3-255).

Nel calcolo dell'utilizzo di memoria valgono le seguenti definizioni:

- compatto, SLC 5/01 e SLC 5/02 – 1 parola di istruzione = 4 parole di dati = 8 byte
- SLC 5/03 e SLC 5/04 – 1 parola di istruzione = 1 parola di dati

Tempi di esecuzione delle istruzioni ed utilizzo della memoria

Processori compatti e SLC 5/01

Il numero di parole per istruzione utilizzato da un'istruzione viene indicato nella seguente tabella. Poiché il programma viene compilato dal programmatore, è possibile stabilire solamente delle *stime* per le parole di istruzione utilizzate dalle singole istruzioni. L'utilizzo di memoria calcolato risulta normalmente maggiore di quello effettivo, a causa dell'ottimizzazione del compilatore.

Mnemonico	Tempo di esec. falso (µsec. circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
ADD	12	122	1,50	Somma	Matematico
AND	12	87	1,50	And	Gestione dati
BSL	12	144 + 24 x numero delle posizioni	2,00	Scorrimento bit a sinistra	Orientata all' applicazione
BSR	112	134 + 24 x numero delle posizioni	2,00	Scorrimento bit a destra	Orientata all' applicazione
CLR	12	40	1,00	Azzera	Matematico
COP	12	45 + 21 parola	1,50	Copia file	Gestione dati
CTD	12	111	1,00	Contat. a scendere	Di base
CTU	12	111	1,00	Contat. a salire	Di base
DCD	12	80	1,50	Decod. 4 su 1 di 16	Gestione dati
DDV	12	650	1,00	Doppia divisione	Matematico
DIV	12	400	1,50	Divisione	Matematico
EQU	12	60	1,50	Uguale a	Confronto
FLL	12	37 + 14 parola	1,50	Riempimento file	Gestione dati
FRD	12	223	1,00	Convers. da BCD	Gestione dati
GEQ	12	60	1,50	Maggiore di o uguale a	Confronto
GRT	12	60	1,50	Maggiore di	Confronto
HSC	12	60	1,00	Contatore ad alta velocità	Contatore ad alta velocità
IIM	12	372	1,50	Ingresso immediato con maschera	Controllo flusso programmi
IOM	12	475	1,50	Uscita immediata con maschera	Controllo flusso programmi

Mnemonico	Tempo di esec. falso (µsec. circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
JMP	12	38	1,00	Salto a label	Controllo flusso programmi
JSR	12	46	1,00	Salto a subroutine	Controllo flusso programmi
LBL	2	2	0,50	Label	Controllo flusso programmi
LEQ	12	60	1,50	Minore di o uguale a	Confronto
LES	12	60	1,50	Minore di	Confronto
MCR	10	10	0,50	Ripristino controllo principale	Controllo flusso programmi
MEQ	12	75	1,50	Confronto con maschera	Confronto
MOV	12	20	1,50	Spostamento	Gestione dati
MUL	12	230	1,50	Moltiplicazione	Matematico
MVM	12	115	1,50	Spostamento con maschera	Gestione dati
NEG	12	110	1,50	Negazione	Gestione dati
NEQ	12	60	1,50	Non uguale a	Confronto
NOT	12	66	1,00	Not	Gestione dati
OR	12	87	1,50	Or	Gestione dati
OSR	12	34	1,00	Fronte di salita one–shot	Di base
OTE	18	18	0,75	Eccitazione uscita	Di base
OTL	19	19	0,75	Aggancio uscita	Di base
OTU	19	19	0,75	Sgancio uscita	Di base
RES	12	40	1,00	Reset	Di base
RET	12	34	0,50	Ritorno da subroutine	Controllo flusso programmi
RTO	12	140	1,00	Timer ritentivo	Di base
SBR	2	2	0,50	Subroutine	Controllo flusso programmi
SQC	12	225	2,00	Confronto sequenz.	Orientata all' applicazione

Mnemonico	Tempo di esec. falso (µsec. circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
SQO	12	225	2,00	Uscita sequenz.	Orientata all' applicazione
SUB	12	125	1,50	Sottrazione	Matematico
SUS	12	12	1,50	Sospensione	Controllo flusso programmi
TND	12	32	0,50	Fine temporanea	Controllo flusso programmi
TOD	12	200	1,00	A BCD	Gestione dati
TOF	12	140	1,00	Timer ritardato alla diseccitazione	Di base
TON	12	135	1,00	Timer ritardato alla eccitazione	Di base
XIC	4	4	1,00	Esamina se chiuso	Di base
XIO	4	4	1,00	Esamina se aperto	Di base
XOR	12	87	1,50	Or esclusivo	Gestione dati

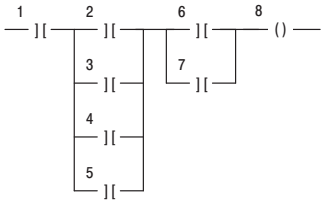
① Queste istruzioni prendono un tempo di esecuzione zero se sono precedute da condizioni che garantiscono lo stato del ramo. La logica del ramo viene analizzata da sinistra a destra; le diramazioni vengono analizzate dall'alto verso il basso.

Esempio

Per l'esempio di ramo di cui sotto:

1) Se l'istruzione 1 è falsa, le istruzioni 2, 3, 4, 5, 6, 7 prendono un tempo di esecuzione zero. Tempo di esecuzione = 4 + 18 = 22 microsecondi.

2) Se l'istruzione 1 è vera, 2 è vera e 6 è vera, le istruzioni 3, 4, 5, 7 prendono un tempo di esecuzione zero. Tempo di esecuzione = 4 + 4 + 4 + 18 = 30 microsecondi.



Stima dell'utilizzo di memoria totale del sistema utilizzando un processore compatto o SLC 5/01

_____ **1.** Calcolate le parole di istruzione totali utilizzate dalle istruzioni nel programma ed trascrivete il risultato. Fate riferimento alla tabella a pagina C-9.

_____ **2.** Moltiplicate il numero totale di rami per 0,375 e trascrivete il risultato.

_____ **3.** Moltiplicate il numero totale di parole di dati (escluso il file di stato e le parole di dati I/O) per 0,25 e trascrivete il risultato.

_____ **4.** Aggiungete 1 parola per ogni file di tabella dati e trascrivete il risultato.

_____ **5.** Moltiplicate per 2 il più alto numero di file di programma utilizzato e trascrivete il risultato.

_____ **6.** Moltiplicate il numero totale di parole di dati I/O per 0,75 e trascrivete il risultato.

_____ **7.** Moltiplicate il numero totale di slot I/O, utilizzati e no, per 0,75 e trascrivete il risultato.

_____ **8.** Per includere la gestione del processore, immettete 65 se utilizzate un controllore compatto; 67 se utilizzate un 1747–L511 o 1747–L514.

Totale: _____ **9.** Sommate da 1 a 8, ottenendo la stima dell'utilizzo totale di memoria del sistema applicativo. Ricordate che si tratta di una stima e che i programmi effettivamente compilati possono variare di ±12%.

10. Se volete determinare la quantità di memoria rimanente nel processore selezionato:

Se utilizzate un controllore compatto o 1747–L511, sottraete il totale da 1024. Se utilizzate un controllore 1747–L514, sottraete il totale da 4096.

Il risultato di questo calcolo corrisponde alla stima della memoria totale rimanente nel processore selezionato.

Nota *L'utilizzo di memoria calcolato può variare dal programma reale compilato di ±12%.*

Processori compatti e SLC 5/01, continua

Esempio: Controllore di I/O compatto L20B

42 XIC e XIO	42 x 1 = 42,00
10 istruzioni OTE	10 x 0,75 = 7,50
10 istruzioni TON	10 x 1 = 10,00
1 istruzione CTU	1 x 1 = 1,00
1 istruzione RES	1 x 1 = 1,00
Utilizzo istruzioni	61,50
21 rami	21 x 0,375 = 7,87
37 parole di dati	37 x 0,250 = 9,25
Totale del programma utente	**78,62**
2 parole di dati I/O	2 x 0,75 = 1,50
1 slot	1 x 0,75 = 0,75
Gestione	65,00
Totale configurazione I/O	**67,25**
Stima dell'utilizzo di memoria totale:	145,87 **(arrotondato a 146)**

1024 – 146 = 878 parole di istruzioni rimanenti nel processore

Processori compatti e SLC 5/01, continua

Esempio: (processore 1747-L514, configurazione a 30-slot, (15)) 1746-IA16,(10) 1746-OA8, (1) 1747-DCM a configurazione piena, (1) 1746-NI4, (1) 1746-NIO4I

50 XIC e XIO	50 x 1 = 50,00
15 istruzioni OTE	15 x 0,75 = 11,25
5 istruzioni TON	5 x 1 = 5,00
3 istruzioni GRT	3 x 1,50 = 4,50
1 istruzione SCL	1 x 1,75 = 1,75
1 istruzione TOD	1 x 1 = 1,00
3 istruzioni MOV	3 x 1,50 = 4,50
10 istruzioni CTU	10 x 1 = 10,00
10 Istruzioni RES	10 x 1 = 10,00
Utilizzo istruzioni	98,00
30 rami	30 x 0,375 = 11,25
100 parole di dati	100 x 0,25 = 25,00
10 è il numero di file della tabella dati più alto	10 x 1 = 10,00
4 è il numero di file di programma più alto	4 x 2 = 8,00
Totale programma utente	**163,50**
49 parole di dati di I/O	49 x 0,75 = 36,75
30 slot	30 x 0,75 = 22,50
Gestione	67,00
Totale configurazione di I/O	**126,25**
Stima dell’utilizzo di memoria totale:	289,75 **(arrotondato a 290)**

4096 – 290 = 3806 parole di istruzione rimanenti nel processore

Processori SLC 5/02

Il numero di parole di istruzione utilizzate da un'istruzione viene indicato nella seguente tabella. Poiché il programma viene compilato dal programmatore, è possibile stabilire solamente delle *stime* per le parole di istruzione utilizzate dalle singole istruzioni. L'utilizzo di memoria calcolato risulta normalmente maggiore di quello effettivo, a causa dell'ottimizzazione del compilatore.

Mnemonico	Tempo di esec. falso (µsec circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
ADD	7	76	1,50	Somma	Matematico
AND	7	55	1,50	And	Gestione dati
BSL	36	89 + 14 x parola	2,00	Scorrimento bit a sinistra	Orientata all' applicazione
BSR	36	83 + 14 x per parola	2,00	Scorrimento bit a destra	Orientata all' applicazione
CLR	7	26	1,00	Azzera	Matematico
COP	7	29 + 13 per parola	1,50	Copia file	Gestione dati
CTD	7	69	1,00	Contat. a scendere	Di base
CTU	7	69	1,00	Contat. a salire	Di base
DCD	7	50	1,50	Decod. 4 su 1 di 16	Gestione dati
DDV	7	392	1,00	Doppia divisione	Matematico
DIV	7	242	1,50	Divisione	Matematico
EQU①	38	38	1,50	Uguale a	Confronto
FFL	51	150	1,50	Caricamento FIFO	Gestione dati
FFU	51	150 + 11 x numeri di posizioni	1,50	Scaricamento FIFO	Gestione dati
FLL	7	25 + 8 per parola	1,50	Riempimento file	Gestione dati
FRD	7	136	1,00	Convers. da BCD	Gestione dati
GEQ①	38	38	1,50	Maggiore di o uguale a	Confronto
GRT①	38	38	1,50	Maggiore di	Confronto
IID	7	39	1,25	Disabilitazione interrupt I/O	Comprensione delle routine di interrupt
IIE	7	42	1,25	Abilitazione interrupt I/O	Comprensione delle routine di interrupt
IIM	1	340	1,50	Ingresso immediato con maschera	Controllo del flusso programmi
INT	0	0	0,50	Subroutine di interruzione	Orientata all' applicazione

Mnemonico	Tempo di esec. falso (μsec circa)	Tempo di esecuzione vero (μsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
IOM	7	465	1,50	Uscita immediata con maschera	Controllo flusso programmi
JMP	7	23	1,00	Salto a label	Controllo flusso programmi
JSR	7	28	1,00	Salto a subroutine	Controllo flusso programmi
LBL	1	4	0,50	Label	Controllo del flusso programmi
LEQ①	38	38	1,50	Minore di o uguale a	Confronto
LES①	38	38	1,50	Minore di	Confronto
LIM	7	150	1,50	Test limiti	Confronto
LFL	51	180	1,50	Caricamento LIFO	Gestione dati
LFU	51	45	1,50	Scaricamento LIFO	Gestione dati
MCR	6	6	0,50	Ripristino controllo principale	Controllo flusso programmi
MEQ①	7	47	1,50	Confronto con maschera	Confronto
MOV	7	14	1,50	Spostamento	Gestione dati
MSG	48	180②	34,75	Messaggio	Comunicazione
MUL	7	140	1,50	Moltiplicazione	Matematico
MVM	7	71	1,50	Spostamento con maschera	Gestione dati
NEG	7	68	1,50	Negazione	Gestione dati
NEQ①	38	38	1,50	Non uguale a	Confronto
NOT	7	42	1,00	Not	Gestione dati
OR	7	55	1,50	Or	Gestione dati
OSR	11	20	1,00	Fronte di salita one–shot	Di base
OTE	11	11	0,75	Eccitazione uscita	Di base
OTL	11	11	0,75	Aggancio uscita	Di base
OTU	11	11	0,75	Sgancio uscita	Di base
PID	90	3600	23,25	Derivativa proporzionale	PID

Mnemonico	Tempo di esec. falso (µsec.circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
REF	4	240 + 180 per parola	0,50	Aggiornamento	Comprensione delle routine di interrupt
RES	7	26	1,00	Ripristino contatore ad alta velocità	Contatore ad alta velocità
RET	7	20	0,50	Ritorno da subroutine	Controllo flusso programmi
RPI	7	240	1,25	Annullamento interrupt in attesa	Comprensione delle routine di interrupt
RTO	30	30	1,00	Timer ritentivo	Di base
SBR	1	4	0,50	Subroutine	Controllo flusso programmi
SCL	7	480	1,75	Mettere in scala	Matematico
SQC	36	137	2,00	Confronto sequenz.	Orientata all' applicazione
SQL	36	135	2,00	Caricamento sequenz.	Orientata all' applicazione
SQO	36	137	2,00	Uscita sequenz.	Orientata all' applicazione
SQR	7	162	1,25	Radice quadrata	Matematico
STD	4	9	0,50	Disabilitazione STI	Orientata all' applicazione
STE	4	9	0,50	Abilitazione STI	Orientata all' applicazione
STS	7	72	1,25	Avvio STI	Orientata all' applicazione
SUB	7	77	1,50	Sottrazione	Matematico
SUS	7	7	1,50	Sospensione	Controllo flusso programmi
SVC	4	240		Servizio di comunicazione	Comunicazione
TND	7	22	0,50	Fine temporanea	Controllo flusso programmi
TOD	7	122	1,00	A BCD	Gestione dati
TOF	36	86	1,00	Timer ritardato alla diseccitazione	Di base

Mnemonico	Tempo di esec. falso (µsec.circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
TON	36	83	1,00	Timer ritardato alla eccitazione	Di base
XIC①	2,40	2,4	1,00	Esamina se chiuso	Di base
XIO①	2,40	2,4	1,00	Esamina se aperto	Di base
XOR	7	55	1,50	Or esclusivo	Gestione dati

① Queste istruzioni prendono un tempo di esecuzione zero se sono precedute da condizioni che garantiscono lo stato del ramo. La logica del ramo viene esaminata da sinistra a destra; le diramazioni vengono esaminate dall'alto in basso

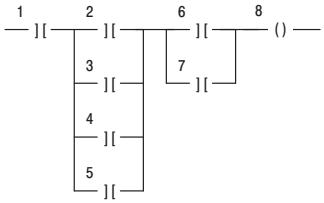
② Questo comprende solo il tempo necessario per "impostare" l'operazione richiesta e non comprende il tempo che occorre per assistere la comunicazione reale.

Esempio

Per l'esempio di ramo di cui sotto:

1) Se l'istruzione 1 è falsa, le istruzioni 2, 3, 4, 5, 6, 7 prendono un tempo di esecuzione zero. Tempo di esecuzione = 2,4 + 11 = 13,4 microsecondi.

2) Se l'istruzione 1 è vera, 2 è vera e 6 è vera, le istruzioni 3, 4, 5, 7 prendono un tempo di esecuzione zero. Tempo di esecuzione = 2,4 + 2,4 + 2,4 + 11 = 18,2 microsecondi.



Processore SLC 5/02, continua

Stima dell'utilizzo di memoria totale del sistema utilizzando un processore compatto o SLC 5/02

_____ **1.** Calcolate le parole di istruzione totali utilizzate dalle istruzioni nel programma e trascrivete il risultato. Fate riferimento alla tabella a pagina C-15.

_____ **2.** Moltiplicate il numero totale di rami per 0,375 e trascrivete il risultato.

_____ **3.** Se utilizzate un 1747-L524 ed avete abilitato la modalità Prova a passo singolo, moltiplicate il numero totale di rami per 0,375 e trascrivete il risultato.

_____ **4.** Moltiplicate il numero totale di parole di dati (esclusi il file di stato e le parole di dati di I/O) per 0,25 e trascrivete il risultato.

_____ **5.** Aggiungete 1 parola per ciascun file della tabella dati utilizzato e trascrivete il risultato.

_____ **6.** Moltiplicate il più alto numero di file di programma utilizzato per 2 e trascrivete il risultato.

_____ **7.** Moltiplicate il numero totale di parole di dati di I/O per 0,75 e trascrivete il risultato.

_____ **8.** Moltiplicate il numero totale di slot di I/O, utilizzati e no, per 0,75 e trascrivete il risultato.

_____ **9.** Per calcolare la gestione del processore, immettete 204.

Totale: _____ **10.** Sommate da 1 a 9, ottenendo la stima dell'utilizzo di memoria nel sistema applicativo. Ricordate che si tratta di una stima e che i programmi effettivamente compilati possono differire di ±12%.

11. Se volete determinare la memoria rimanente nel processore selezionato:

Se utilizzate un 1747-L524, sottraete il totale da 4096.

Il risultato del calcolo corrisponde alla memoria totale rimanente nel processore selezionato.

Nota *L'utilizzo di memoria calcolato può variare dal programma reale compilato di ±12%.*

Processore SLC 5/02, continua

Esempio

Processore 1747-L524 Serie C, configurazione a 30-slot, (15) 1746-IA16, (10) 1746-OA8, (1) 1747-DCM a configurazione piena, (1) 1746-NI4, (1) 1746-NIO4I

```
  50 XIC e XIO                      50 x 1 = 50,00
  15 istruzioni OTE              15 x 0,75 = 11,25
   5 istruzioni TON                   5 x 1 =  5,00
   3 istruzioni GRT               3 x 1,50 =  4,50
   1 istruzione SCL               1 x 1,75 =  1,75
   1 istruzione TOD                   1 x 1 =  1,00
   3 istruzioni MOV               3 x 1,50 =  4,50
  10 istruzioni CTU                 10 x 1 = 10,00
  10 istruzioni RES                 10 x 1 = 10,00
Utilizzo istruzione                          98,00

  30 rami                       30 x 0,375 = 11.25
  100 parole di dati            100 x 0,25 = 25,00
  10 è il numero di file della tabella dati più alto
                                    10 x 1 = 10,00
  4 è il numero di file di programma più alto
                                     4 x 2 =  8,00
Totale programma utente                     163,50

  49 parole di dati di I/O       49 x 0,75 = 36,75
  30 slot                        30 x 0,75 = 22,50
  Gestione                                  204,00
Totale configurazione di I/O                263,25

Stima dell'utilizzo di memoria totale:      426,75
                                      (arrotondato a 427)

        4096 – 427 = 3669 parole di istruzione
        rimanenti nel processore
```

Processore SLC 5/02, continua

Istruzioni con indirizzi indicizzati

Per ciascun operando con un indirizzo indicizzato, aggiungete 30 microsecondi al tempo di esecuzione per un'istruzione vera. Ad esempio, se un'istruzione MOV ha un indirizzo indicizzato sia per la sorgente che per la destinazione, il tempo di esecuzione quando l'istruzione è vera è 14 + 30 + 30 = 74 microsecondi.

Istruzioni con indirizzi di file di dati M0 o M1

Per ciascuna istruzione di bit o di parola, aggiungete 1157 microsecondi al tempo di esecuzione. Per ciascuna istruzione a parole multiple, aggiungete 950 microsecondi più 400 microsecondi per parola.

```
M0:2.1    M1:3.1    M0:2.1      MOV
 ] [      ]/[       ( )        SPOSTAMENTO
   1        1        10        Sorgente M1:10.7

                               Destin     N7:10
```

Esempio

```
COP
COPIA FILE
Sorgente   #B3:0
Destin   #M0:1.0
Lunghezza     34
```

Per l'istruzione a parole multiple di cui sopra, aggiungete 950 microsecondi più 400 microsecondi per parola. In questo esempio, 34 parole vengono copiate da #B3:0 a M0:1.0. Aggiungete 950 + (400 x 34) = 14550 microsecondi al tempo di esecuzione elencato a pagina A–10. Il risultato è 471 (calcolato dalla tabella a pagina C-15) più 14550 = 15021 microsecondi totali, cioè 15 millisecondi.

Processore SLC 5/03

Il numero di parole utilizzate da un'istruzione viene indicato nella tabella seguente. Inoltre, le istruzioni che supportano la virgola mobile si trovano nelle note in fondo alla tabella. Utilizzando un processore SLC 5/03 è importante ricordare che 1 istruzione equivale ad 1 parola di dati.

Mnemonico	Tempo di esec. falso (µsec. circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
ABL	39,70	129,90	2,00	Cerca riga nel buffer	ASCII
ABS	0,75	9,95	2,00	Assoluto	Matematico
ACB	39,70	140,7	2,00	Numero di caratteri nel buffer	ASCII
ACI	0,22	86,62	2,00	Da stringa a intero	ASCII
ACL	0,22	367,50	2,00	Azzeramento ASCII Ricevimento e/o Invio buffer	ASCII
ACN	0,22	69,4 + (2,1/carattere)	3,00	Concatenazione stringhe	ASCII
ACS	0,75	510,85	2,00	Arco coseno	Matematico
ADD	0,75	1,70	3,00 – 4,00	Somma	Matematico
AEX	0,22	56,2 + (4,7/carattere)	4,00	Estrazione stringhe	ASCII
AHL	39,70	138,70	4,00	Linee di handshake ASCII	ASCII
AIC	0,22	103,40	2,00	Da intero a stringa	ASCII
AND	0,75	1,70	3,00	And	Gestione dati
ARD	39,70	181,8	3,00	Lettura caratteri ASCII	ASCII
ARL	39,70	190,00	3,00	Riga lettura ASCII	ASCII
ASC	0,22	53,4 + (1,8/char)	4,00	Ricerca stringa	ASCII
ASN	0,75	483,05	2,00	Arco seno	Matematico
ASR	0,22	49,69	3,00	Confronto stringhe ASCII	ASCII
ATN	0,75	387,05	2,00	Arco tangente	Matematico
AWA	39,7	365,50	3,00	Scrittura ASCII con concatenazione	ASCII
AWT	39,7	263,80	3,00	Scrittura ASCII	ASCII

Mnemonico	Tempo di esec. falso (μsec. circa)	Tempo di esecuzione vero (μsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
BSL	15,00	50 + (2,3/parola)	3,00	Scorrimento bit a sinistra	Orientata all' applicazione
BSR	15,00	50 + 2,3/parola)	3,00	Scorrimento bit a destra	Orientata all' applicazione
CLR	0,75	1,70	3,00 – 1,00	Azzera	Matematico
COP	0,75	30 + (2,20/parola)	3,00	Copia file	Gestione dati
COS	0,75	310,90	2,00	Coseno	Matematico
CPT	0,75	①	②	Calcolo	Matematico
CTD	1,40	1,40	1,00	Cont. a scendere	Di base
CTU	1,40	1,40	1,00	Cont. a salire	Di base
DCD	0,50	10,00	2,00	Decod. 4 su 1 di 16	Gestione dati
DDV	0,50	33,00	2,00	Doppia divisione	Matematico
DEG		32,80	2,00	Grado	Gestione dati
DIV	0,75	23,00	3,00 – 4,00	Divisione	Matematico
EQU③	1,25	1,25	3,00	Uguale a	Confronto
FFL	27	58,00	3,00	Caricamento FIFO	Gestione dati
FFU	27	79 + 2,20/parola	4,00	Scaricamento FIFO	Gestione dati
FLL	0,75	28 + 2,00/parola	3,00	Riempimento file	Gestione dati
FRD	0,50	31,00	2,00	Convers. da BCD	Gestione dati
GEQ③	1,25	1,25	3,00	Maggiore di o uguale a	Confronto
GRT③	1,25	1,25	3,00	Maggiore di	Confronto
IID	0,50	0,60	2,00	Disabilitazione interrupt I/O	Comprensione delle routine di interrupt
IIE	0,50	16,00	2,00	Abilitazione interrupt I/O	Comprensione delle routine di interrupt
IIM⑦⑧	0,50	51,85	6,00	Ingresso immediato con maschera	Controllo flusso programmi
INT	0,25	0,25	1,00	Subroutine di interruzione	Orientata all' applicazione
IOM⑦⑨	0,50	70,90	6,00	Uscita immediata con maschera	Controllo flusso programmi
JMP	0,25	44,45	1,00	Salto a label	Controllo flusso programmi
JSR	0,25	131,00	1,00	Salto a subroutine	Controllo flusso programmi

Mnemonico	Tempo di esec. falso (μsec. circa)	Tempo di esecuzione vero (μsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
LBL	0,25	0,25	2,00	Label	Controllo flusso programmi
LEQ③	1,25	1,25	3,00	Minore di o uguale a	Confronto
LES③	1,25	1,25	3,00	Minore di	Confronto
LFL	27	66,00	3,00	Caricamento LIFO	Gestione dati
LFU	27	1,95	3,00	Scaricamento LIFO	Gestione dati
LIM②	1,95	58,00	1,00	Test limiti	Confronto
LN	0,75	392,00	2,00	Registro naturale	Matematico
LOG	0,75	390,80	2,00	Registro a base 10	Matematico
MCR	8	4,00	1,00	Ripristino controllo principale	Controllo flusso programmi
MEQ③	38	38,00	4,00	Confronto con maschera	Confronto
MOV	0,50	1,25	2,00	Spostamento	Gestione dati
MSG④	60,00	203,00	20,00	Messaggio	Comunicazione
MUL	0,75	20,00	3,00	Moltiplicazione	Matematico
MVM	0,75	19,00	3,00 – 4,00	Spostamento con maschera	Gestione dati
NEG	0,75	1,70	3,00	Negazione	Gestione dati
NEQ③	1,25	1,25	3,00	Non uguale a	Confronto
NOT	0,75	1,70	3,00	Not	Gestione dati
OR	0,75	1,70	3,00	Or	Gestione dati
OSR	12	10,80	2,00	Fronte di salita one–shot	Di base
OTE	0,63	0,63	1,00	Eccitazione uscita	Di base
OTL	0,63	0,63	1,00	Aggancio uscita	Di base
OTU	0,63	0,63	1,00	Sgancio uscita	Di base
PID	20,00	272,00	26,00	Proporzionale integrale derivativa	PID
RAD	0,75	31,80	2,00	Radiante	Gestione dati

Mnemonico	Tempo di esec. falso (µsec.circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
REF	0,25	⑥	1,00	Aggiornamento	Comprensione delle routine di interrupt
RES	1,40	1,40	1,00	Reset	Di base
RET	0,25	23,00	1,00	Ritorno da subroutine	Controllo flusso programmi
RPI	0,50	78 + (60/slot)	2,00	Ripristino interrupt in attesa	Comprensione delle routine di interrupt
RTO	1,40	1,40	1,00	Timer ritentivo	Di base
SBR	0,25	0,25	1,00	Subroutine	Controllo flusso programmi
SCL	1	32,00	4,00	Mettere in scala	Matematico
SCP	0,75	33,10	6,00	Mettere in scala con parametri	Matematico
SIN	0,75	311,95	2,00	Seno	Matematico
SQC	13	60,00	5,00	Confronto sequenz.	Orientata all' applicazione
SQL	15	56,00	4,00	Caricamento sequenz.	Orientata all' applicazione
SQO	15	70,00	5,00	Uscita sequenz.	Orientata all' applicazione
SQR	0,50	32,00	2,00 – 3,00	Radice quadrata	Matematico
STD	0,25	4,00	1,00	Disabilitazione STI	Orientata all' applicazione
STE	0,25	5,00	1,00	Abilitazione STI	Orientata all' applicazione
STS	0,75	58,00	3,00	Avvio STI	Orientata all' applicazione
SUB	0,75	1,70	3,00	Sottrazione	Matematico
SUS	0,50	12,00	2,00	Sospensione	Controllo flusso programmi
SVC	0,25	⑥	1,00	Comunicazione di servizio	Comunicazione
SWP	0,75	24 + 13,09/parola	2,00	SWAP	Matematico
TAN	0,75	406,35	2,00	Tangente	Matematico

Mnemonico	Tempo di esec. falso (µsec.circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
TND	0,25	12,00	1,00	Fine temporanea	Controllo del flusso programmi
TOD	0,50	38,00	2,00	A BCD	Gestione dati
TOF	1,40	1,40	1,00	Timer ritardato alla diseccitazione	Di base
TON	1,40	1,40	1,00	Timer ritardato alla eccitazione	Di base
XIC③	0,44	0,44	1,00	Esamina se chiuso	Di base
XIO③	0,44	0,44	1,00	Esamina se aperto	Di base
XOR	0,75	1,70	3,00	Or esclusivo	Gestione dati
XPY	0,75	699,30	3,00	X alla potenza di Y	Matematico

① Per ottenere il tempo di esecuzione totale per un'istruzione CPT, prendete il tempo di esecuzione più il tempo di esecuzione di ciascuna istruzione matematica addizionale, più il numero di istruzioni matematiche per 3,01. Ad esempio, se un'istruzione CPT richiede un'istruzione ADD ed una SUB, il calcolo sarà il seguente: 8,8 + 1,70 + 1,70 + 2(3,01) = 18,22.

② Per calcolare l'utilizzo di memoria: prendete 2 più il numero di parole di istruzione per ciascuna operazione eseguita, più il numero di operazioni eseguite nel calcolo. Ad esempio: 2 + ADD + SUB + 2 =10.

③ Queste istruzioni prendono un tempo di esecuzione zero se sono precedute da condizioni che garantiscono lo stato del ramo. La logica del ramo viene analizzata da sinistra a destra, le diramazioni dall'alto in basso.

④ Questo include solo il tempo necessario per "impostare" l'operazione richiesta e non include il tempo di evasione della comunicazione reale.

⑤ Questa istruzione esegue una fine di scansione completa, che include una scansione di ingresso/uscita, una comunicazione di servizio e la gestione. Fate riferimento al foglio di lavoro D nell'appendice ** per calcolare il tempo di esecuzione.

⑥ 1 canale = 150 µs nessun comando in sospeso
2 canale = 170 µs nessun comando in sospeso
Aggiungete 1 ms per comando assistito.

⑦ I tempi elencati sono per moduli I/O discreti. Utilizzando moduli I/O a 32 punti, aggiungete i seguenti microsecondi alle istruzioni IIM e IOM:

- 15 µs IIM se vera
- 30 µs IOM se vera

⑧ Utilizzando i seguenti moduli e l'istruzione IIM nel vostro programma, aggiungete i seguenti microsecondi

- Ingressi di modulo analogico o di termocoppia, aggiungete 450 a 550 µs
- Ingressi di modulo BASIC, aggiungete 500 a 550 µs
- Altri ingressi speciali, aggiungete 425 a 957 µs

⑨ Utilizzando i seguenti moduli e l'istruzione IOM nel vostro programma, aggiungete i seguenti microsecondi

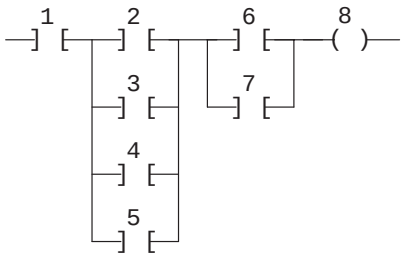
- Ingressi di modulo analogico o di termocoppia, aggiungete 390 a 416 µs
- Ingressi di modulo BASIC, aggiungete 440 a 466 µs
- Altri ingressi specializzati, aggiungete 590 a 989 µs

Esempio

Per l'esempio di cui sotto:

1) Se l'istruzione 1 è falsa, le istruzioni 2, 3, 4, 5, 6, 7 prendono un tempo di esecuzione zero.

2) Se l'istruzione 1 è vera, 2 è vera e 6 è vera, le istruzioni 3, 4, 5, 7 occupano un tempo di esecuzione di zero. Tempo di esecuzione = 0,44 + 0,44 + 0,44 + 0,63 = 1,95 microsecondi.



Tempi di esecuzione a virgola mobule dei processori SLC 5/03

I tempi a virgola mobile vengono applicati ai processori SLC 5/03 OS301 e OS302.

I tempi della matematica a virgola mobile riportati nella seguente tabella vengono applicati quando S:34/2 non è impostato; in caso contrario, i flag matematici vengono aggiornati dopo l'esecuzione dell'istruzione ed al tempo di esecuzione vengono aggiunti 4-8 µs. S:34/2 può essere modificato dinamicamente (ossia, durante l'esecuzione del programma, dal programma stesso). Per i parametri a numero intero, aggiungete 10 µs per consentire la conversione da intero a virgola mobile.

Mnemonico	Tempo di esecuz, falso (µsec circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
ABS①	0,75	5,20	2,00	Assoluto	Matematico
ADD	0,22	38,44	4,00	Somma	Matematico
CLR	0,22	6,62	1,00	Cancellazione	Matematico
DIV	0,22	57,56	4,00	Divisione	Matematico
EQU	0,75	12,94	3,00	Uguale a	Confronto
GEQ	0,75	14,81	3,00	Maggiore di o uguale a	Confronto
GRT	0,75	14,82	3,00	Maggiore di	Confronto
LEQ	0,75	13,19	3,00	Minore di o uguale a	Confronto
LES	0,75	13,19	3,00	Minore di	Confronto
LIM	0,75	22,81	1,00	Test di limiti	Confronto
MOV	0,22	12,19	2,00	Spostamento	Gestione dati
MUL	0,22	39,05	3,00	Moltiplicazione	Matematico
NEG	0,22	12,38	3,00	Negazione	Gestione dati
NEQ	0,75	13,25	3,00	Non uguale a	Confronto
SCP①	0,75	196,10	6,00	Scala con parametri	Matematico
SQR	0,22	70,00	3,00	Radice quadrata	Matematico
SUB	0,22	38,19	4,00	Sottrazione	Matematico

① Vale solo per i processori SLC 5/03 OS302.

Se dovete effettuare operazioni a virgola mobile usando un insieme di parametri a virgola mobile e di interi (valori ed indirizzi di sorgente/destinazione), calcolate l'ammontare di parole di istruzioni secondo i criteri seguenti:

1. Iniziate con la quantità di parole per l'istruzione a virgola mobile.

2. Aggiungete 2 parole per il primo parametro di interi (valore o indirizzo di sorgente/destinazione).

3. Aggiungete 1 parola per ogni parametro di interi successivo.

Queste parole addizionali sono necessarie per conversioni da interi a virgola mobile.

Ad esempio, questa istruzione richiede 7 parole di istruzione:

```
ADD
SOMMA
Sorgente A    F8:8

Sorgente B    N7:7

Dest         N7:10
```

- 4 parole per la somma a virgola mobile (dalla tabella A–13)
- + 2 parole per l'indirizzo di interi, N7:7
- + 1 parola per il secondo indirizzo di interi, N7:10

Processore SLC 5/03, continua

Stima dell'utilizzo di memoria totale del sistema utilizzando un processore SLC 5/03

	_____	**1.** Aggiungete il numero totale di parole dei file di dati utilizzate (escluso il file di stato e le parole di dati di I/O) e trascrivete il risultato.
	_____	**2.** Moltiplicate il numero totale di parole di dati I/O per 3 e trascrivete il risultato.
	_____	**3.** Moltiplicate per 3 il numero totale di slot di I/O, utilizzati e no, e trascrivete il risultato.
	_____	**4.** Per calcolare la gestione del processore, immettete 236.
	_____	**5.** Moltiplicate per 5 il più alto numero di file di tabella dati utilizzato e trascrivete il risultato.
	_____	**6.** Moltiplicate per 5 il più alto numero di file di programma utilizzato e trascrivete il risultato.
Totale parziale:	_____	**7.** Sommate da 1 a 6. Immettete il totale parziale (utilizzo dei 4K addizionali).
	4096 − (passo 7) _____	**8.** Sottraete il valore del passo 7 da 4096; se il risultato è positivo, immettete 12.288 nel passo 14. Se invece il risultato è negativo, sottraete il valore assoluto da 12.288 e trascrivete il risultato nel passo 14 (questo ne diminuisce il valore).
	_____	**9.** Calcolate il numero totale di parole utilizzate dalle istruzioni nel programma e trascrivete il risultato. Fate riferimento alla tabella a pagina C-15.
	_____	**10.** Aggiungete il numero totale di rami (1 parola per ramo) e trascrivete il risultato.
	_____	**11.** Aggiungete 1 parola per ciascun riferimento ad indirizzo indicizzato e trascrivete il risultato.
	_____	**12.** Aggiungete 2 parole per ramo per ciascun ramo che contenga un riferimento ad indirizzo indicizzato e trascrivete il risultato.
	_____	**13.** Sommate da 9 a 12 e trascrivete il risultato.
Totale parziale:	_____	**14.** Immettete il risultato dal passo 8, corrispondente alla memoria disponibile.
	_____	**15.** Immettete il risultato dal passo 13, corrispondente al numero totale di parole utilizzate.
Totale:	_____	**16.** Sottraete il passo 15 dal 14. Questo numero corrisponde alla memoria disponibile per il vostro sistema.

Processore SLC 5/03, continua

Esempio

Processore 1747-L532, configurazione a 30-slot, (15) 1746-IA16, (10) 1746-OA8, (1) 1747-DCM a configurazione piena, (1) 1746-NI4, (1) 1746-NIO4I

```
  100 parole di dati                100 x 1 =100,00
  49 parole di dati di I/O           49 x 3 =147,00
  30 slot                            30 x 3 = 90,00
  Gestione                                   236,00
  10 è il numero di file della tabella dati più alto
                                     10 X 5 = 50,00
  4 è il numero di file di programma più alto
                                     4 X 5 =  20,00
Totale parziale                              643,00
```

Verificate lo spazio dati addizionale di 4K

4096 – 643 = 3453 (il risultato è positivo; pertanto, sono disponibili **12.288 parole**)

```
  50 XIC e XIO                       50 x 1 = 50,00
  15 istruzioni OTE                  15 x 1 = 15,00
   5 istruzioni TON                   5 x 1 =  5,00
   3 istruzioni GRT                   3 x 3 =  9,00
   1 istruzione SCL                   1 x 4 =  4,00
   1 istruzione TOD                   1 x 2 =  2,00
   3 istruzioni MOV                   3 x 2 =  6,00
  10 istruzioni CTU                  10 x 1 = 10,00
  10 istruzioni RES                  10 x 1 = 10,00
Utilizzo istruzioni                          111,00

  30 rami                            30 x 1 = 30,00
   0 indirizzi indicizzati                   =  0,00
   0 riferimenti a indirizzi indicizzati     =  0,00
Totale parziale                              141,00
```

```
Memoria disponibile                    12.288,00

Parole utilizzate                     –  141,00

Stima della memoria totale disponibile:  12.147,00
```

Processore SLC 5/03, continua

Confronto delle parole utente tra i processori SLC 5/03 o SLC 5/04 e SLC 5/02

I processori SLC 5/03 o SLC 5/04 e SLC 5/02 accumulano le parole utente in modo diverso durante la creazione di un programma utente. Il processore SLC 5/02 è generalmente più efficiente nell'utilizzo delle parole rispetto all' SLC 5/03 e SLC 5/04. Tuttavia, l'utilizzo di parole del processore SLC 5/02 è difficile da calcolare poiché è legato all'architettura del microprocessore.

I processori SLC 5/03 e SLC 5/04 accumulano le parole in un modo più semplice da comprendere e da valutare rispetto al SLC 5/02. I processori SLC 5/03 e SLC 5/04 accumulano le parole in modo simile ad un PLC-5. Il processore SLC 5/03 dispone di 12.288 parole, l'SLC 5/04 ne dispone di 20.480.

Il processore 5/02 dispone di 4096 parole. È importante capire che questo non significa che un processore SLC 5/03 o SLC 5/04 può contenere un programma utente tre volte più grande del programma SLC 5/02 equivalente. Utilizzate le informazioni che seguono per determinare la dimensione del programma utente SLC 5/03 in base ai programmi SLC 5/02 esistenti.

Parole di istruzione

Alcune istruzioni utilizzano la stessa quantità di memoria, altre no. Ad esempio, un'istruzione CTU utilizza sempre 1 parola. Tuttavia, un'istruzione ADD in un processore SLC 5/02 utilizza 1,5 parole; in un processore SLC 5/03 o SLC 5/04 un'istruzione ADD utilizza 3 parole. Notate inoltre le differenze che seguono:

Condizione	Parole SLC 5/02	Parole SLC 5/03	Parole SLC 5/04
Ciascun ramo	0,375	1	1
Ciascun file di programma addizionale	1	5	5
Ciascun file di dati addizionale	1	5	5
Ciascuno slot I/O	0,75	3	3
Gestione	216	236	250

Il contenuto esatto del programma determina la differenza nella dimensione del programma. Un programma SLC 5/03 consuma dal 20% al 150% in più di parole di istruzioni rispetto al suo equivalente per SLC 5/02.

Processore SLC 5/03, continua

Parole di dati – File 0 e 1

Nel processore SLC 5/02, ciscuna parola di dati di I/O consuma 0,75 parole di memoria. Nel processore SLC 5/03, ciascuna parola di dati di I/O consuma 3 parole di dati.

Parole di dati – File 2

L'utilizzo di parole del file di stato è contenuto nei valori di gestione per entrambi i processori SLC 5/02 e SLC 5/03.

Parole di dati – File da 3 a 255

Nel processore SLC 5/02, 4 parole di dati consumano la stessa quantità di memoria di 1 parola di istruzione. Ecco perchè si usa dire che il processore SLC 5/02 offre 4K di parole di istruzione o 16K di parole di dati. Questa quantità dinamica di memorizzazione di parole di dati è dovuta all'architettura del microprocessore di SLC 5/02.

Processore SLC 5/03, continua

Istruzioni con indirizzi indicizzati

Per ogni operando che ha un indirizzo indicizzato, aggiungete 25 µs (microsecondi) al tempo di esecuzione dell'istruzione vera. Ad esempio, se un'istruzione MOV ha un indirizzo indicizzato sia per la sorgente che per la destinazione, quando l'istruzione è vera il tempo di esecuzione sarà di 19 + 25 + 25 = 69 microsecondi.

Istruzioni con indirizzi di file di dati M0 e M1

Le istruzioni con indirizzi di file di dati M0 e M1 variano nei loro tempi di esecuzione. I seguenti tempi di esecuzione rappresentano i massimi valori previsti.

Tipo di istruzione	Tempo di esecuzione (µs)
XIC o XIO	782
OTU, OTE, o OTL	925
COP su file M	772 + 23 per parola
COP da file M	760 + 22 per parola
FLL	753 + 30 per parola
MVM su file M	894
qualsiasi indirizzo di file M sorgente o destinazione	730

Esempio

```
COP
COPIA FILE
Sorgente   #B3:0
Destin   #M0:1.0
Lunghezza     34
```

Per l'istruzione a parole multiple di cui sopra, aggiungete 772 microsecondi oltre a 23 microsecondi per parola. In questo esempio, 34 parole vengono copiate da #B3:0 a M0:1.0. Aggiungete 772 + (23 x 34) = 1554 microsecondi al tempo di esecuzione elencato a pagina A-17, ottenendo 104,8 (calcolati dalla tabella a pagina A-17), oltre a 1554 = 1658,8 microsecondi totali, o 1,6 millisecondi.

Processore SLC 5/04

Nella tabella seguente viene indicato il numero di parole usate da un'istruzione. Inoltre, le istruzioni che supportano la virgola mobile appaiono nelle note in fondo alla tabella. Quando utilizzate un processore 5/04, è importante ricordare che 1 parola istruzione equivale a una parola dati.

Mnemonico	Tempo di esec. falso (µsec circa.)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
ABL	35,00	156,00	2,00	Cerca riga in buffer	ASCII
ABS	0,562	8,60	2,00	Assoluto	Matematico
ACB	35,00	131,00	2,00	Numero di caratteri in buffer	ASCII
ACI	0,187	56,00	2,00	Da stringa a intero	ASCII
ACL	0,187	332,80	2,00	Azzeramento ASCII Ricevimento e/o Invio a buffer	ASCII
ACN	0,187	56 + (2,5/carattere)	3,00	Concatenazione stringhe	ASCII
ACS	0,562	51,90	2,00	Arco coseno	Matematico
ADD	0,562	1,50	3,00 – 4,00	Somma	Matematico
AEX	0,187	43,4 + (4,0/carattere)	4,00	Estrazione stringhe	ASCII
AHL	35,00	115,10	4,00	Linee di handshake ASCII	ASCII
AIC	0,187	110,00	2,00	Da intero a stringa	ASCII
AND	0,562	1,50	3,00	And	Gestione dati
ARD	35,00	156,00	3,00	Lettura caratteri ASCII	ASCII
ARL	35,00	156,00	3,00	Riga lettura ASCII	ASCII
ASC	0,187	43,5 + (2,5/carattere)	4,00	Ricerca stringa	ASCII
ASN	0,562	41,45	2,00	Arco seno	Matematico
ASR	0,187	43,50	3,00	Confronto stringhe ASCII	ASCII
ATN	0,562	40,15	2,00	Arco tangente	Matematico
AWA	35,00	307,80	3,00	Scrittura ASCII con concatenazione	ASCII
AWT	35,00	217,30	3,00	Scrittura ASCII	ASCII

Mnemonico	Tempo di esec. falso (μsec circa.)	Tempo di esecuzione vero (μsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
BSL	7,50	31,6 + (2,25/parola)	3,00	Scorrimento bit a sinistra	Orientata all' applicazione
BSR	7,50	31,5 + 2,31/parola)	3,00	Scorrimento bit a destra	Orientata all' applicazione
CLR	0,652	1,50	3,00 – 1,00	Azzera	Matematico
COP	0,652	20,2 + (2,01/parola)	3,00	Copia file	Gestione dati
COS	0,652	37,20	2,00	Coseno	Matematico
CPT	0,652	8,80①	②	Calcolo	Matematico
CTD	1,312	1,312	1,00	Contat. a scendere	Di base
CTU	1,312	1,312	1,00	Contat. a salire	Di base
DCD	0,375	8,88	2,00	Decod. 4 su 1 di 16	Gestione dati
DDV	0,375	29,60	2,00	Doppia divisione	Matematico
DEG	0,562	24,70	2,00	Grado	Gestione dati
DIV	0,562	25,90	3,00 – 4,00	Divisione	Matematico
EQU③	1,25	1,125	3,00	Uguale a	Confronto
FFL	18,00	40,75	3,00	Caricamento FIFO	Gestione dati
FFU	18,00	60 + 12,0/parola	4,00	Scaricamento FIFO	Gestione dati
FLL	0,562	21,9 + 2,50/parola	3,00	Riempimento file	Gestione dati
FRD	0,375	23,88	2,00	Convers. da BCD	Gestione dati
GEQ③	1,25	1,125	3,00	Maggiore di o uguale a	Confronto
GRT③	1,25	60	3,00	Maggiore di	Confronto
IID	0,375	5,81	2,00	Disabilitazione interrupt I/O	Comprensione delle routine di interrupt
IIE	0,375	10,44	2,00	Abilitazione interrupt I/O	Comprensione delle routine di interrupt
IIM⑦⑧	0,375	51,50	6,00	Ingresso immediato con maschera	Controllo flusso programmi
INT	0,187	0,187	1,00	Subroutine di interruzione	Orientata all' applicazione
IOM⑦⑨	0,357	75,74	6,00	Uscita immediata con maschera	Controllo flusso programmi
JMP	0,187	37,44	1,00	Salto a label	Controllo flusso programmi
JSR	0,187	112,00	1,00	Salto a subroutine	Controllo flusso programmi

Mnemonico	Tempo di esec. falso (μsec circa.)	Tempo di esecuzione vero (μsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
LBL	0,187	0,187	2,00	Label	Controllo flusso programmi
LEQ③	1,25	1,125	3,00	Minore di o uguale a	Confronto
LES③	1,25	1,125	3,00	Minore di	Confronto
LFL	18,00	40,70	3,00	Caricamento LIFO	Gestione dati
LFU	18,00	34,70	3,00	Scaricamento LIFO	Gestione dati
LIM②	1,95	1,687	1,00	Test dei limiti	Confronto
LN	0,562	51,35	2,00	Logaritmo naturale	Matematico
LOG	0,562	54,55	2,00	Logaritmo a base 10	Matematico
MCR	7,00	3,00	1,00	Ripristino controllo principale	Controllo flusso programmi
MEQ③	NP	22,75	4,00	Confronto con maschera	Confronto
MOV	0,375	1,125	2,00	Spostamento	Gestione dati
MSG④	NP	183,00	20,00	Messaggio	Comunicazione
MUL	0,562	17,75	3,00	Moltiplicazione	Matematico
MVM	0,562	17,40	3,00 – 4,00	Spostamento con maschera	Gestione dati
NEG	0,562	1,50	3,00	Negazione	Gestione dati
NEQ③	1,25	1,125	3,00	Non uguale a	Confronto
NOT	0,562	1,50	3,00	Not	Gestione dati
OR	0,562	1,50	3,00	Or	Gestione dati
OSR	5,75	9,10	2,00	Fronte di salita one–shot	Di base
OTE	0,562	0,562	1,00	Eccitazione uscita	Di base
OTL	0,562	0,562	1,00	Aggancio uscita	Di base
OTU	0,562	0,562	1,00	Sgancio uscita	Di base
PID	14,31	169,82	26,00	Derivativa integrale proporzionale	PID
RAD	0,562	24,65	2,00	Radiante	Gestione dati

Mnemonico	Tempo di esec. falso (µsec circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
REF	0,187	200	1,00	Aggiornamento	Comprensione delle routine di interrupt
RES	1,312	1,312	1,00	Reset	Di base
RET	0,187	20,00	1,00	Ritorno da subroutine	Controllo flusso programmi
RPI	0,375	91 + (56/slot)	2,00	Ripristino interrupt in attesa	Comprensione delle routine di interrupt
RTO	1,312	1,312	1,00	Timer ritentivo	Di base
SBR	0,187	0,187	1,00	Subroutine	Controllo flusso programmi
SCL	0,748	33,06	4,00	Mette in scala	Matematico
SCP	0,562	29,85	6,00	Scala con parametri	Matematico
SIN	0,562	38,05	2,00	Seno	Matematico
SQC	7,10	33,20	5,00	Confronto sequenz.	Orientata all' applicazione
SQL	7,10	33,20	4,00	Caricamento sequenz.	Orientata all' applicazione
SQO	7,10	44,10	5,00	Uscita sequenz.	Orientata all' applicazione
SQR	0,375	28,80	2,00 – 3,00	Radice quadrata	Matematico
STD	0,187	3,56	1,00	Disabilitazione STI	Orientata all' applicazione
STE	0,187	5,00	1,00	Abilitazione STI	Orientata all' applicazione
STS	0,562	44,38	3,00	Avvio STI	Specifico di applicazione
SUB	0,562	1,50	3,00	Sottrazione	Matematico
SUS	0,375	10,31	2,00	Sospensione	Controllo flusso programmi
SVC	0,187	200	1,00	Comunicazione di servizio	Comunicazione
SWP	0,562	22,6 + 12–13/parola	2,00	SWAP	Matematico
TAN	0,562	43,00	2,00	Tangente	Matematico

Mnemonico	Tempo di esec. falso (µsec circa)	Tempo di esecuzione vero (µsecondi circa)	Uso memoria (parole utente)	Nome	Tipo di istruzione
TND	NP	13,05	1,00	Fine temporanea	Controllo flusso programmi
TOD	0,375	34,06	2,00	A BCD	Gestione dati
TOF	1,312	1,312	1,00	Timer ritardato alla diseccitazione	Di base
TON	1,312	1,312	1,00	Timer ritardato alla eccitazione	Di base
XIC③	0,375	0,375	1,00	Esamina se chiuso	Di base
XIO③	0,375	0,375	1,00	Esamina se aperto	Di base
XOR	0,562	1,50	3,00	Or esclusivo	Gestione dati
XPY	0,562	335,10	3,00	X alla potenza di Y	Matematico

① Per ottenere il tempo di esecuzione totale per un'istruzione CPT, prendete il tempo di esecuzione più il tempo di esecuzione di ciascuna istruzione matematica addizionale, più il numero di istruzioni matematiche per 3,01. Ad esempio, se un'istruzione CPT richiede un'istruzione ADD ed una SUB, il calcolo sarà il seguente: 8,8 + 1,70 + 1,70 + 2(3,01) = 18,22.

② Per calcolare l'utilizzo di memoria: prendete 2 più il numero di parole di istruzione per ciascuna operazione eseguita, più il numero di operazioni eseguite nel calcolo. Ad esempio: 2 + ADD + SUB + 2 =10.

③ Queste istruzioni prendono un tempo di esecuzione zero se sono precedute da condizioni che garantiscono lo stato del ramo. La logica del ramo viene analizzata da sinistra a destra, le diramazioni dall'alto verso il basso.

④ Questo comprende solo il tempo necessario per "impostare" l'operazione richiesta e non il tempo di evasione della comunicazione attuale.

⑤ Questa istruzione esegue una fine di scansione completa, che include una scansione di ingresso/uscita, una comunicazione di servizio e la gestione. Fate riferimento al foglio di lavoro D nell'appendice ** per calcolare il tempo di esecuzione.

⑥ 1 canale = 150 µs nessun comando in attesa
2 canale = 170 µs nessun comando in attesa
Aggiungete 1 ms per comando evaso.

⑦ I tempi elencati sono per moduli I/O discreti. Utilizzando moduli I/O a 32 punti, aggiungete i seguenti microsecondi alle istruzioni IIM e IOM:

- 15 µs IIM se vera
- 30 µs IOM se vera

⑧ Utilizzando i seguenti moduli e l'istruzione IIM nel vostro programma, aggiungete i seguenti microsecondi

- Ingressi di modulo analogico o di termocoppia, aggiungete da 450 a 550 µs
- Ingressi di modulo BASIC, aggiungete da 500 a 550 µs
- Altri ingressi specializzati, aggiungete da 425 a 957 µs

⑨ Utilizzando i seguenti moduli e l'istruzione IOM nel vostro programma, aggiungete i seguenti microsecondi

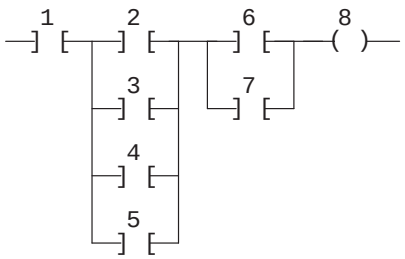
- Ingressi di modulo analogico o di termocoppia, aggiungete da 390 a 416 µs
- Ingressi di modulo BASIC, aggiungete da 440 a 466 µs
- Altri ingressi specializzati, aggiungete da 590 a 989 µs

Esempio

Per l'esempio di cui sotto:

1) Se l'istruzione 1 è falsa, le istruzioni 2, 3, 4, 5, 6, 7 prendono un tempo di esecuzione zero.

2) Se l'istruzione 1 è vera, 2 è vera e 6 è vera, le istruzioni 3, 4, 5, 7 prendono un tempo di esecuzione di zero. Tempo di esecuzione = 0,375 + 0,375 + 0,375 + 0,562 = 1,687 microsecondi.



Tempi di esecuzione a virgola mobile dei processori SLC 5/04

I tempi a virgola mobile vengono applicati ai processori SLC 5/04 O4300 e OS401.

I tempi matematici a virgola mobile riportati nella seguente tabella vengono applicati quando S:34/2 non è impostato; in caso contrario, i flag matematici vengono aggiornati dopo l'esecuzione dell'istruzione ed al tempo di esecuzione vengono aggiunti 4-8 µs. S:34/2 può essere modificato dinamicamente (ossia, durante l'esecuzione del programma, dal programma stesso). Per i parametri a numero intero, aggiungete 10 µs per consentire la conversione da intero a virgola mobile.

Mnemonico	Tempo di esecuz, falso (µsec circa)	Tempo di esecuzione vero (µsecondi circa)	Tempo di esecuzione vero (µsecondi circa)	Nome	Tipo di istruzione
ABS①	0,75	4,35	2,00	Assoluto	Matematico
ADD	0,187	18,22	4,00	Somma	Matematico
CLR	0,187	5,94	1,00	Cancellazione	Matematico
DIV	0,187	23,27	4,00	Divisione	Matematico
EQU	0,562	12,50	3,00	Uguale a	Confronto
GEQ	0,562	14,31	3,00	Maggiore di o uguale a	Confronto
GRT	0,562	12,62	3,00	Maggiore di	Confronto
LEQ	0,562	13,93	3,00	Minore di o uguale a	Confronto
LES	0,562	13,94	3,00	Minore di	Confronto
LIM	0,562	20,19	1,00	Test dei limiti	Confronto
MOV	0,187	11,44	2,00	Spostamento	Gestione dati
MUL	0,187	21,94	3,00	Moltiplicazione	Matematico
NEG	0,187	11,87	3,00	Negazione	Gestione dati
NEQ	0,562	12,18	3,00	Non uguale a	Confronto
SCP①	0,75	94,15	6,00	Scala con parametri	Matematico
SQR	0,187	18,87	3,00	Radice quadrata	Matematico
SUB	0,187	19,50	4,00	Sottrazione	Matematico

① Vale solo per i processori SLC 5/04 OS401.

Se dovete effettuare operazioni a virgola mobile usando un insieme di parametri a virgola mobile e interi (valori ed indirizzi di sorgente/destinazione), calcolate le parole di istruzioni secondo i criteri seguenti:

1. Iniziate con la quantità di parole per l'istruzione di virgola mobile.

2. Aggiungete 2 parole per il primo parametro intero (valore o indirizzo di sorgente/destinazione).

3. Aggiungete 1 parola per ogni parametro intero successivo.

Queste parole addizionali sono necessarie per conversioni da interi a virgola mobile.

Ad esempio, questa istruzione richiede 7 parole di istruzione:

```
ADD
SOMMA
Sorgente A    F8:8

Sorgente B    N7:7

Dest         N7:10
```

- 4 parole per la somma a virgola mobile (dalla tabella a pagina C-41)
- + 2 parole per l'indirizzo intero, N7:7
- + 1 parola per il secondo indirizzo intero, N7:10

Processore SLC 5/04, continua

Stima dell'utilizzo di memoria totale del sistema utilizzando un processore SLC 5/04

	_____	**1.** Aggiungete il numero totale di parole dei file dati utilizzate (esclu–so il file di stato e le parole di dati di I/O) e trascrivete il risultato.
	_____	**2.** Moltiplicate il numero totale di parole di dati di I/O per 3 e trascrivete il risultato.
	_____	**3.** Moltiplicate per 3 il numero totale di slot I/O, utilizzati e no, e trascrivate il risultato.
	_____	**4.** Per calcolare la gestione del processore, immettete 250.
	_____	**5.** Moltiplicate per 5 il più alto numero di file della tabella dati utilizzato e trascrivete il risultato.
	_____	**6.** Moltiplicate per 5 il più alto numero di file di programma utilizzato e trascrivete il risultato.
Totale parziale:	_____	**7.** Sommate da 1 a 6. Trascrivete il totale parziale (utilizzo delle parole dei 4K addizionali).
	4096 – (passo 7) _____	**8.** Sottraete il valore del passo 7 da 4096; se il risultato è positivo, immettete 20.480 nel passo 14. Se invece il risultato è negativo, sottraete il valore assoluto da 20.480 e trascrivete il risultato nel passo 14 (questo ne diminuisce il valore).
	_____	**9.** Calcolate il numero totale di parole utilizzate dalle istruzioni nel programma e trascrivete il risultato. Fate riferimento alla tabella a pagina C-41.
	_____	**10.** Aggiungete il numero totale di rami (1 parola per ramo) e trascrivete il risultato.
	_____	**11.** Aggiungete 1 parola per ciascun riferimento ad indirizzo indicizzato e trascrivete il risultato.
	_____	**12.** Aggiungete 2 parole per ramo per ciascun ramo che contenga un riferimento ad indirizzo indicizzato e trascrivete il risultato.
	_____	**13.** Sommate da 9 a 12 e trascrivete il risultato.
Totale parziale:	_____	**14.** Trascrivete il risultato del passo 8, corrispondente alla memoria disponibile.
	_____	**15.** Trascrivete il risultato del passo 13, corrispondente al numero totale di parole utilizzate.
Totale:	_____	**16.** Sottraete il passo 15 dal 14. Questo numero corrisponde alla memoria disponibile per il vostro sistema.

Istruzioni con indirizzi indicizzati

Per ciascun operando con un indirizzo indicizzato, aggiungete 25µs (microsecondi) al tempo di esecuzione dell'istruzione vera. Ad esempio, se un'istruzione MOV ha un indirizzo indicizzato sia per la sorgente che per la destinazione, il tempo di esecuzione quando l'istruzione è vera è 19 + 25 + 25 = 69 microsecondi.

Istruzioni con indirizzi di file dati M0 e M1

I tempi di esecuzione delle istruzioni con indirizzi di file dati M0 e M1 variano. I seguenti tempi di esecuzione rappresentano i valori massimi previsti.

Tipo di istruzione	Tempo di esecuzione (µs)
XIC o XIO	743
OTU, OTE, o OTL	879
COP su file M	735 + 23 per parola
COP da file M	722 + 22 per parola
FLL	716 + 30 per parola
MVM su file M	850
qualsiasi indirizzo di file M sorgente o destinazione	694

Esempio

```
COP
COPIA FILE
Sorgente   #B3:0
Destin   #M0:1.0
Lunghezza     34
```

Per l'istruzione a parole multiple di cui sopra, aggiungete 735 microsecondi oltre a 23 microsendi per parola. In questo esempio, 34 parole vengono copiate da #B3:0 a M0:1.0. Aggiungete 735 + (23 x 34) = 1517 microsecondi al tempo di esecuzione elencato a pagina A–25, ottenendo 88.54 + 1517 = 1605,5 microsecondi totali, o 1,6 millisecondi.

Istruzioni con indirizzi indiretti a livello di parola

Per la maggior parte dei tipi di istruzioni che contengono un indirizzo indiretto, guardate il tipo di indirizzo indiretto nella tabella di cui sotto ed aggiungete quel tempo al tempo di esecuzione dell'istruzione.

Tipo di indirizzo①	Operando sorgente (µs)		Operando destinazione (µs)		Se usato in un'istruzione di tipo file	
	SLC 5/03	SLC 5/04	SLC 5/03	SLC 5/04	SLC 5/03	SLC 5/04
N7:[*]	65,1	56,15	63,10	54,20	76,35	66,75
ST12:[*],[*]	69,45	60,00	67,45	58,05	80,70	70,60
ST12:[*],0	74,65	59,60	72,65	57,65	85,90	70,20
ST12:0,[*]	74,65	59,60	72,65	57,65	85,90	70,20
N[*]:[*]	105,90	89,40	131,50	112,55	138,75	118,70
N[*]:0	111,10	89,00	136,70	112,15	143,95	118,30
ST[*]:[*],[*]	110,25	93,25	135,85	116,40	143,10	122,55
ST[*]:[*],0	115,45	92,85	141,05	116,00	148,30	122,15
ST[*]:0,[*]	115,45	92,85	141,05	116,00	148,30	122,15
ST[*]:0,0	120,65	92,45	146,25	115,60	153,50	121,75
#N7:[*]	73,05	59,35	64,65	57,30	86,80	69,80
#ST12:[*],[*]	77,40	63,20	69,00	61,15	91,15	73,65
#ST12:[*],0	82,60	62,80	74,20	60,75	96,35	73,25
#ST12:0,[*]	82,60	62,80	74,20	60,75	96,35	73,25
#N[*]:[*]	110,95	92,95	133,40	114,40	146,65	121,35
#N[*]:0	116,15	92,55	138,60	114,00	151,85	120,95
#ST[*]:[*],[*]	115,30	96,80	137,75	118,25	151,00	125,20
#ST[*]:[*],0	120,50	96,40	142,95	117,85	156,20	124,80
#ST[*]:0,[*]	120,50	96,40	142,95	117,85	156,20	124,80
#ST[*]:0,0	125,70	96,00	148,15	117,45	161,40	124,40

① [*] indica che il riferimento indiretto è stato sostituito.

Esempi

SLC 5/03

```
ADD
SOMMA
Sorgente A      N7:[*]

Sorgente B T4:[*],ACC

Destin       N7[*]:[*]
```

SOMMA	1,70
Sorgente A	65,10
Sorgente B	74,65
Destin	131,50
	272,95 µs

SLC 5/04

```
BSL
SCORR. BIT A SIN.          (EN)
File        #B3[*]:1       (DN)

Controllo       R6:2

Indirizzo bit B3/[*]

Lunghezza         32
```

BSL	31,5 + (2)2,31 = 36,12
File	120,95
Indirizzo bit	77,80
	234,87 µs

Istruzioni con indirizzo a livello di bit

Gli indirizzi di bit indiretti si basano sul tipo di indirizzo indiretto e sul tipo di istruzione di bit. Usate le seguenti due tabelle per calcolare il tempo di esecuzione di un'istruzione di bit.

Tipo di indirizzo	Tempo addizionale (µs)	
	SLC 5/03	SLC 5/04
B3/[*]	96,70	77,80
B3:1/[*]	96,70	77,80
B3:[*]/[*]	91,50	72,80
ST12:[*],[*]/[*]	100,65	76,65
ST12:[*],[*]/0	100,85	76,25
ST12:[*],0/[*]	100,85	76,25
ST12:[*],0/0	105,85	75,85
ST12:0,[*] /0	105,85	75,85
ST12:0,0/[*]	105,85	75,85
B[*]/[*]	171,50	141,40
B[*]:1/[*]	171,50	141,40
B[*]:[*]/[*]	166,30	141,80
ST[*]:[*],[*]/[*]	170,65	145,65
ST[*]:[*],[*]/0	175,85	145,25
ST[*]:[*],0/[*]	175,85	145,25
ST[*]:[*],0/0	181,05	144,85
ST[*]:0,[*]/[*]	175,85	145,25
ST[*]:0,[*]/0	181,05	144,85
ST[*]:0,0/[*]	181,05	144,85
ST[*]:0,0/0	186,25	144,45

Tempi di esecuzione delle istruzioni

Istruzione	Tempo di esecuzione (µs)	
	SLC 5/03	SLC 5/04
XIC	10,20	8,72
XIO	14,65	12,76
OTU	6,30	5,45
OTL	9,35	5,40
OTE	6,25	5,50
OSR	10,50	8,10

Esempio

Per calcolare il tempo di esecuzione di un'istruzione XIC all'indirizzo B3/[N7:0] usando un processore SLC 5/03, aggiungete quanto segue:

10,20 + 96,70 = 106,90

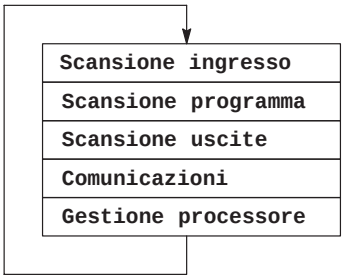
D Stima del tempo di scansione

Questa appendice contiene dei fogli di lavoro che permettono di stimare il tempo di scansione per la vostra configurazione di controllore ed il vostro programma. Per convenienza, viene incluso il calcolo del tempo di scansione per un controllore ed un programma di esempio.

Utilizzerete i tempi di esecuzione dell'istruzione elencati nell'appendice B.

Ciclo operativo del processore

Il diagramma e la tabella che seguono suddividono il ciclo operativo del processore in eventi. Le istruzioni per il calcolo del tempo di scansione di questi eventi appaiono nei fogli di lavoro.



Eventi nel ciclo operativo del processore

Evento	Descrizione
Scansione ingressi	Lo stato dei moduli di ingresso viene letto e l'immagine degli ingressi nel processore viene aggiornata con queste informazioni.
Scansione del programma	Viene eseguito il programma ladder. La tabella immagine degli ingressi viene valutata, i rami ladder vengono eseguiti e l'immagine delle uscite viene aggiornata. Le informazioni non vengono ancora trasferite ai moduli di uscita.
Scansione uscite	Le informazioni sull'immagine delle uscita vengono trasferite ai moduli di uscita.
Comunicazioni	Comunicazione con i programmatori ed altri dispositivi di rete.
Gestione processore	Gestione interna del processore. Le azioni comprendono l'esecuzione della scansione preliminare del programma e l'aggiornamento del tempo base interno e del file di stato.

Tempi di accesso per i dati M0/M1

Durante la scansione del programma il processore deve accedere alle schede speciali di I/O per leggere/scrivere i dati M0 o M1. Questo tempo di accesso deve essere aggiunto al tempo di esecuzione di ciascuna istruzione che si riferisca ai dati M0 o M1. La seguente tabella mostra i tempi di accesso approssimativi per l'istruzione o la parola di dati per i processori SLC 5/02, SLC 5/03 e SLC 5/04.

Processore	Tempo di accesso per istruzione di bit o parola di dati	Tempo di accesso per istruzione a parole multiple
SLC 5/02	Vedere pagina C-21.	Vedere pagina C-21.
SLC 5/03 OS300, OS301	Vedere pagina C-34.	Vedere pagina C-34.
SLC 5/04 OS400, OS401	Vedere pagina C-44.	Vedere pagina C-44.

Latenza di un interrupt

La latenza di un interrupt corrisponde all'intervallo tra il rilevamento dell'interrupt e l'avvio della subroutine di interrupt. Durante questo lasso di tempo il processore SLC 500 esegue operazioni che non possono essere interrotte.

Nota *Se utilizzate un processore SLC 5/03 ed è impostato S:33/8 (1), gli interrupt potrebbero non essere evasi entro il periodo di latenza interrupt calcolato.(Vedere la pagina seguente). Questo riguarda le seguenti istruzioni.*

- Interrupt di ingressi discreti (DII)
- Interrupt temporizzato selezionabile (STI)
- Interrupt di I/O

Calcolo latenza interrupt per SLC 5/03

Utilizzate il seguente foglio di lavoro per calcolare la latenza di un interrupt.

Interrupt temporizzato selezionabile

288µs Tempo di immissione

60µs Gestione fissa

_____ Gestione della comunicazione di background del canale 0

_____ Gestione della comunicazione di background del canale 1

_____ **Latenza di interrupt totale (max.)**

Interrupt di ingressi discreti

326µs Tempo di immissione

60µs Gestione fissa

_____ Gestione della comunicazione di background del canale 0

_____ Gestione della comunicazione di background del canale 1

_____ **Latenza di interrupt totale (max.)**

Interrupt di I/O ad evento

608µs Tempo di immissione

60µs Gestione fissa

_____ Gestione della comunicazione di background del canale 0

_____ Gestione della comunicazione di background del canale 1

_____ **Latenza di interrupt totale (max.)**

Utilizzate i seguenti tempi di esecuzione per aiutarvi nel calcolo della latenza di un interrupt.

Configurazione del canale	Tempo di gestione di background
DH–485	300µs
DF1 Half–Duplex Master/Slave	650µs①
DF1 Full–Duplex	655µs①

① I tempi di cui sopra includono l'handshaking hardware; inoltre, presuppongono l'esistenza di un handshaking modem affidabile. Se le linee modem sono rumorose, aggiungete 80µs al tempo specifico.

Calcolo latenza interrupt per SLC 5/04

Utilizzate il seguente foglio di lavoro per calcolare la latenza di un interrupt.

Interrupt temporizzato selezionabile

237µs Tempo di immissione

60µs Gestione fissa

_____ Gestione della comunicazione di background del canale 0

_____ Gestione della comunicazione di background del canale 1

_____ **Latenza di interrupt totale (max.)**

Interrupt di ingressi discreti

278µs Tempo di immissione

60µs Gestione fissa

_____ Gestione della comunicazione di background del canale 0

_____ Gestione della comunicazione di background del canale 1

_____ **Latenza di interrupt totale (max.)**

Interrupt di I/O ad evento

472µs Tempo di immissione

60µs Gestione fissa

_____ Gestione della comunicazione di background del canale 0

_____ Gestione della comunicazione di background del canale 1

_____ **Latenza di interrupt totale (max.)**

Utilizzate i seguenti tempi di esecuzione per calcolare la latenza di un interrupt.

Configurazione canale	Tempo gestione
DH–485	220µs
DF1 Half–Duplex Master/Slave	553µs①
DF1 Full–Duplex	553µs①
DH+	260µs

① I tempi precedenti comprendono l'handshaking. Questi tempi presumono anche che esista un handshaking di modem affidabile. Se le linee del modem sono rumorose, aggiungere 80µs al tempo specifico.

Esempio – Interrupt temporizzato selezionabile processore SLC 5/03

Configurazione: Canale 0 disattivato
Canale 1 DH–485

288µs	Tempo di immissione
60µs	Gestione fissa
0µs	Gestione della comunicazione di background del canale 0
300µs	Gestione della comunicazione di background del canale 1
648µs	**Latenza di interrupt totale (max.)**

Esempio – Interrupt temporizzato selezionabile processore SLC 5/04

Configurazione: Canale 0 DH–485
Canale 1 disattivato

237µs	Tempo di immissione
60µs	Gestione fissa
220µs	Gestione della comunicazione di background del canale 0
0µs	Gestione della comunicazione di background del canale 1
517µs	**Latenza di interrupt totale (max.)**

Fogli di lavoro del tempo di scansione

I fogli di lavoro A, B, C, D e E nelle pagine che seguono sono da utilizzare con sistemi SLC 500 come segue:

- Foglio di lavoro A – Controllori compatti
- Foglio di lavoro B – Processori 1747–L511 o 1747–L514
- Foglio di lavoro C – Processore 1747–L524
- Foglio di lavoro D – Processore 1747–L532
- Foglio di lavoro E – Processore 1747–L542

Questi fogli di lavoro hanno lo scopo di aiutarvi nella stima del tempo di scansione per l'applicazione. Fate riferimento all'appendice A per le istruzioni circa i tempi di scansione, oltre che alla pubblicazione 1747–2.30IT, *Famiglia SLC 500 di piccoli computer programmabili. Dati relativi al sistema*, per i numeri di catalogo e le taglie dei moduli di I/O.

Un esempio del calcolo dei tempi di scansione appare a pagina D–25.

Definizione della terminologia del foglio di lavoro

Quando utilizzate i fogli di lavoro, vi capiterà di leggere i seguenti termini:

Termine:	Definizione:
Comunicazione di background	Avviene quando il processore è collegato ad una rete attiva. Durante questo evento il processore accetta i caratteri dalla rete e li pone in una memoria buffer di pacchetti
Comunicazione effettiva	Avviene solo quando è collegato un altro nodo, oppure quando un altro processore invia un'istruzione MSG al processore. Durante questo evento il processore esegue i comandi di comunicazione contenuti nei pacchetti completi costruiti durante le comunicazioni di background.
Gestione di ingressi forzati	Questo valore viene incluso nel tempo di scansione ogni qualvolta le forzature vengono abilitate nel programa.
Gestione di uscite forzate	Questo valore viene incluso nel tempo di scansione ogni qualvolta le forzature vengono abilitate nel programma.
Tempi di gestione del processore	Si esegue la gestione interna del processore. Le azioni includono l'esecuzione della scansione preliminare del programma e l'aggiornamento del tempo base interno e del file di stato.

Termine:	Definizione:
Passo singolo	Utilizzando questa funzione con un processore SLC 5/02, SLC 5/03 o SLC 5/04 potete eseguire il programma un ramo oppure una sezione per volta. Questa funzione viene utilizzata per effettuare il debugging.
Modulo a parole multiple	Esempi di moduli a parole multiple sono DCM, analogici e DSN.

Foglio di lavoro A – Stima del tempo di scansione del controllore compatto

Procedura	Tempo di scansione minimo	Tempo di scansione massimo
1. Valutate il vostro tempo di scansione *degli ingressi* (µs). 1.1. Determinate il tipo di controllore che possedete. Se avete un processore da 20 I/O, scrivete 313 sulla riga (a). Se avete un processore da 30 o 40 I/O, scrivete 429 sulla riga (a). A.)_____ 1.2. Calcolate la scansione degli ingressi dei vostri moduli di ingresso discreti da parte del processore. (0 se non si usa chassis espansione) Numero di moduli a 8 punti _____ x 197 = B.)_____ Numero di moduli a 16 punti _____ x 313 = C.)_____ Numero di moduli a 32 punti _____ x 545 = D.)_____ 1.3. Calcolate la scansione degli ingressi dei vostri moduli di I/O specializzati da parte del processore (0 se non si usa uno chassis di espansione. N. di 1/4 DCM o combinazione analog. _____ x 652 = E.)_____ N. di 1/2 DCM, ing. analog., o 1746–HS_____ x 1126 = F.) _____ N. di 3/4 DCM _____ x 1600 = G.)_____ N. di DCM pieni, BASIC, o 1747–DSN _____ x 2076 = H.)_____ N. di 1747–KE _____ x 443 = I.) _____ Numero di 1746–KNT4 _____ x = J.) _____ 1.4. Sommate le righe da A a J. Ponete il valore sulla riga (K). Aggiungete 101 al valore della riga (K). Questa somma corrisponde al vostro tempo di scansione *minimo* degli ingressi. (K.)_____ + 101 = L	L)_____	M)_____
1.5. Calcolate il vostro tempo di scansione *massimo* degli ingressi: Tempo di scansione massimo degli ingressi (M) = Tempo di scansione minimo degli ingressi (K) + (Numero di moduli di I/O speciali x 50)	N) _____	N)_____
1.6. Calcolate la gestione degli ingressi forzati: gestione degli ingressi forzati = (N) (Numero di moduli di ingresso x 180) + 140 per parola addizionale per moduli a parole multiple (ad es. DCM, analogico, DSN) Quando le forzature sono disabilitate questo valore è 0.		

Continua alla pagina seguente

Procedura	Tempo di scansione minimo	Tempo di scansione massimo
2. Valutate il vostro tempo di scansione *delle uscite* (µs). 2.1. Determinate il tipo di controllore che possedete. Se avete un processore da 20 I/O, scrivete 173 sulla riga (A). Se avete un processore da 30 o 40 I/O, scrivete 272 sulla riga (A). A.)_____ 2.2 Calcolate la scansione di uscita dei vostri moduli di uscita discreti da parte del processore. Numero di moduli a 8 punti _____ x 173 = B.)_____ Numero di moduli a 16 punti _____ x 272 = C.)_____ Numero di moduli a 32 punti _____ x 470 = D.)_____ 2.3 Calcolate la scansione uscite dei vostri moduli di I/O speciali da parte del processore. N. di 1/4 DCM o combinazione analogica _____ x 620 = E.)_____ N. di 1/2 DCM, uscita analogica, o 1746–HS _____ x 1028 = F.) _____ N. di 3/4 DCM _____ x 1436 = G.)_____ N. di DCM pieni, BASIC, o 1747–DSN _____ x 1844 = H.)_____ 2.4 Sommate le righe da A ad H. Ponete il valore sulla riga (I). Sommate 129 al valore della riga (I). Tale somma corrisponde al tempo di scansione *minimo* di uscita . I.)_____ + 129 = (J) 2.5 Calcolate il vostro tempo di scansione *massimo* delle uscite : Tempo di scansione di uscita massimo (K) = Tempo di scansione minimo (J) + (Numero di moduli di I/O specializzati x 50) 2.6 Calcolate la gestione delle uscite forzate: gestione delle uscite forzate = (I). (Numero di moduli di uscita x 172) + 140 per parola addizionale per moduli a parole multiple (ad es. DCM, analogico,DSN) Quando le forzature sono disabilitate questo valore è 0.	**J)**_____	**K)**_____
3. Valutate il tempo di scansione del vostro *programma*. La stima presume il funzionamento di tutte le istruzioni una volta sola per scansione di funzionamento. 3.1 Calcolate il numero di rami nel vostro programma APS. Ponete il valore sulla riga (A). 3.2 Calcolate il tempo di esecuzione massimo del programma (B) quando tutte le istruzioni sono vere. 3.3 Calcolate il tempo di esecuzione minimo del vostro programma (C) usando i tempi associati ad un'istruzione quando è falsa (vedere l'appendice A). **4. Sommate i valori nelle colonne del tempo di scansione minimo e massimo.**	A)_____ **C)**_____ _____ totale parziale	**A)**_____ **B)**_____ _____ totale parziale
5. Aggiungete il tempo di gestione del *processore* (178 per il tempo di scansione minimo; 278 per il tempo di scansione massimo) ai totali parziali valutati nel passo 4. Utilizzate i nuovi totali parziali per calcolare la gestione della comunicazione nel passo 6.	+178 _____ totale parziale	+ 278 _____ totale parziale
6. Valutate la vostra gestione di *comunicazione:* 6.1 Calcolate la gestione della comunicazione di background in assenza di comunicazione: moltiplicate il totale parz. per il tempo di scansione minimo (A) (stimato nella fase 5) per 1; moltiplicate il totale parziale per il tempo di scansione massimo (B) per 1,140 (il valore massimo vale per il collegamento DH–485 attivo in presenza di comunicazione). 6.2 Calcolate la gestione della comunicazione effettiva: per il tempo di scansione minimo (C) aggiungete 0; per il tempo di scansione massimo (D) aggiungete 2310. (Il tempo di scansione massimo vale per il programmatore collegato al processore). 6.3 Convertite µsec. in msec., dividendo per 1000.	**A** x 1,000 _____ µsec. **C** + 0 _____ µsec. / 1000	**B** x 1,140 _____ µsec. **D** + 2310 _____ µsec. / 1000
Stima dei tempi di scansione minimo e massimo per la vostra applicazione del controllore compatto:	msec.	msec.

Foglio di lavoro B – Stima del tempo di scansione del processore 1747–L511 o 1747–L514

Procedura	Tempo di scansione minimo	Tempo di scansione massimo
1. Valutate il vostro tempo di scansione *degli ingressi* (µs).		
1.1 Calcolate la scansione degli ingressi dei vostri moduli di ingresso discreti da parte del processore. Numero di moduli a 8 punti _____ x 197 = A.)_____ Numero di moduli a 16 punti _____ x 313 = B.)_____ Numero di moduli a 32 punti _____ x 545 = C.)_____		
1.2 Calcolate la scansione di ingresso dei vostri moduli I/O speciali da parte del processore. Numero di 1/4 DCM o combinazione analogica _____ x 652 = D.)_____ Numero di 1/2 DCM, ingresso analogico, 1746–HS _____ x 1126 = E.)_____ Numero di 3/4 DCM _____ x 1600 = F.)_____ Numero di DCM pieni, BASIC, o 1747–DSN _____ x 2076 = G.)_____ Numero di 1747–KE _____ x 443 = H.)_____ Numero di 1746–NT4 _____ x = I.)_____		
1.3 Sommate le righe da A ad I. Ponete il valore sulla riga (J) Aggiungete 101 al valore della riga (J). Questa somma corrisponde al tempo di scansione *minimo* di ingresso . J.)_____ + 101 =K	K)_____	
1.4 Calcolate il vostro tempo di scansione massimo di ingresso : Tempo di scansione massimo di ingresso (L) = Tempo di scansione minimo (K)+ (Numero di moduli di I/O speciali x 50)		L)_____
1.5 Calcolate la gestione degli ingressi forzati: Gestione degli ingressi forzati = (M) (Numero di moduli di ingresso x 180) + 140 per parola addizionale per moduli a parole multiple (ad es. DCM, analogico, DSN)		M)_____
2. Valutate il vostro tempo di scansione *delle uscite* (µs).		
2.1 Calcolate la scansione delle uscite dei vostri moduli di uscita discreti da parte del processore. Numero di moduli a 8 punti _____ x 173 = A.)_____ Numero di moduli a 16 punti _____ x 272 = B.)_____ Numero di moduli a 32 punti _____ x 470 = C.)_____		
2.2 Calcolate la scansione delle uscite dei vostri moduli I/O speciali da parte del processore. Numero di 1/4 DCM o combinazione analogica _____ x 620 = D.)_____ Numero di 1/2 DCM, uscita analogica, o 1746–HS _____ x 1028 = E.)_____ Numero di 3/4 DCM _____ x 1436 = F.) _____ Numero di DCM pieni, BASIC, o 1747–DSN _____ x 1844 = G.)_____		
2.3 Sommate le righe da A a G. Ponete il valore sulla riga (H). Aggiungete 129 al valore sulla riga (H). Questa somma corrisponde al tempo di scansione *minimo* delle uscite. H.)_____ + 129 = I	I)_____	
2.4 Calcolate il vostro tempo di scansione *massimo* delle uscite *:* Tempo di scansione massimo delle uscite (J) = Tempo di scansione minimo (I)+ (Numero di moduli di I/O specializzati x 50)		J)_____
2.5 Calcolate la gestione delle uscite forzate: Gestione delle uscite forzate = K (Numero di moduli di uscita x 172) + 140 per parola addizionale per moduli a parole multiple (ad es. DCM, analogico, DSN)		K)_____

Procedura	Tempo di scansione minimo	Tempo di scansione massimo
3. Valutate il tempo di scansione del vostro *programma*. La stima presume il funzionamento di tutte istruzioni una volta sola per scansione di funzionamento. 3.1 Calcolate il numero di rami nel vostro programma APS. Ponete il valore sulla riga (A). 3.2 Calcolate il tempo di esecuzione del vostro programma (B) quando tutte le istruzioni sono vere. (Vedere l'appendice A). **4. Sommate i valori nelle colonne del tempo di scansione minimo e massimo.**	**A)**_____ **B)**_____ _____ **totale parziale**	**A)**_____ **B)**_____ _____ **totale parziale**
5. Aggiungete il tempo di gestione del *processore* (178 per Tempo di scansione minimo; 278 per il tempo di scansione massimo) al totale parziale valutalo nel passo 4. Utilizzate i nuovi totali parziali per calcolare la gestione di comunicazione nel passo 6.	+ 178 _____ totale parziale	**+ 278** _____ **totale parziale**
6. Valutate la vostra gestione di *comunicazione:* 6.1 Calcolate la gestione di comunicazione di background: moltiplicate il totale parziale per il tempo di scansione minimo (valutato nella fase 5) per 1; moltiplicate il totale parziale per il tempo di scansione massimo per 1,140 (il valore massimo vale per il collegamento DH–485 attivo). 6.2 Calcolate la gesitone di comunicazione effettiva: per il tempo di scansione minimo aggiungete 0; per il tempo di scansione massimo aggiungete 2310. (Il tempo di scansione massimo vale per il programmatore collegato al processore). 6.3 Convertite µsec. in msec., dividendo per 1000.	x 1,000 _____ µsec. + 0 _____ µsec. / 1000	x 1,140 _____ µsec. + 2310 _____ µsec. / 1000
Stima dei tempi di scansione minimo e massimo per l'applicazione 1747-L511 o 1747-L514:	msec.	msec.

Foglio di lavoro C – Stima del tempo di scansione del processore 1747–L524

Procedura	Tempo di scansione minimo	Tempo di scansione massimo
1. Valutate il vostro tempo di scansione *degli ingressi* (µs).		
1.1 Calcolate la scansione degli ingressi dei vostri moduli di ingresso discreti da parte del processore.		
Numero di moduli a 8 punti _____ x 126 = A.)_____		
Numero di moduli a 16 punti _____ x 195 = B.)_____		
Numero di moduli a 32 punti _____ x 335 = C.)_____		
1.2 Calcolate la scansione degli ingressi dei vostri moduli di I/O speciali da parte del processore.		
Numero di 1/4 DCM o combinazione analogica _____ x 375 = D.)_____		
Numero di 1/2 DCM, ingresso analogico, 1746–HS _____ x 659 = E.)_____		
Numero di 3/4 DCM _____ x 944 = F.)_____		
No. di DCM pieni, piccole configurazioni BASIC, o DSN a 7 blocchi _____ x 1228 = G.)_____		
– Numero di 1747–KE _____ x 250 = H.)_____		
Numero di 1746–NT4 _____ x = I.)_____		
1.3 Calcolate la scansione degli ingressi dei vostri moduli di I/O specializzati da parte del processore.		
Numero di grandi configurazioni BASIC, 1746-HSCE _____ x 1557 = J.)_____		
Numero di scanner RI/O o DSN a 30 blocchi _____ x 4970 = K.)_____	M)_____	
1.4 Sommate le righe da A a K. Ponete il valore sulla riga (L). Aggiungete 121 al valore sulla riga (I). Questa somma corrisponde al tempo di scansione *minimo* degli ingressi .		N)_____
I.)_____+ 121 =M		O)_____
1.5 Calcolate il tempo di scansione *massimo* degli ingressi *:* Tempo di scansione minimo (M) + (Numero di moduli di I/O speciali nella parte 1.2 x 30) + (Numero di moduli I/O speciali nella parte 1.3 x 120) (N)		
1.6 Calcolate la gestione degli ingressi forzati (O)= (No. di moduli di ingresso x 108) + 140 per parola addizionale per moduli a parole multiple		

Continua alla pagina seguente

Procedura	Tempo di scansione minimo	Tempo di scansione massimo
2. Valutate il vostro tempo di scansione *delle uscite* (µs).		
2.1 Calcolate la scansione delle uscite dei vostri moduli di uscita discreti da parte del processore. Numero di moduli a 8 punti _____ x 104 = A.)_____ Numero di moduli a 16 punti _____ x 164 = B.)_____ Numero di moduli a 32 punti _____ x 282 = C.)_____		
2.2 Calcolate la scansione delle uscite dei vostri moduli di I/O speciali da parte del processore. Numero di 1/4 DCM o combinazione analogica _____ x 372 = D.)_____ Numero di 1/2 DCM, uscita analogica, 1746-HS _____ x 617 = E.)_____ Numero di 3/4 DCM _____ x 862 = F.)_____ No. di DCM pieni, piccole configurazioni BASIC o,DSN a 7 blocchi _____ x 1047 = G.)_____		
2.3 Calcolate la scansione delle uscite dei vostri moduli I/O speciali da parte del processore. Numero di grandi configurazioni BASIC, 1746-HSCE _____ x 1399 = H.)_____ Numero di scanner RI/O o DSN a 30 blocchi _____ x 4367 = I.)_____		
2.4 Sommate le righe da A a I. Ponete questo valore sulla riga (J). Aggiungete 138 al valore sulla riga (J). Questa somma corrisponde al tempo di scansione minimo delle uscite . J.)_____ + 138 =K	K)_____	
2.5 Calcolate il *tempo di scansione massimo delle uscite* = L Tempo di scansione minimo (K)+ (Numero di moduli I/O speciali nella parte 2.2 x 30) + (Numero di moduli I/O speciali nella parte 2.3 x 120)		L)_____ M)_____
2.6 Calcolate la gestione delle uscite forzate (M)= (No. di moduli di uscita x 104) + 140 per parola addizionale per moduli a parole multiple		
3. Valutate il tempo di scansione del vostro *programma*. La stima presume il funzionamento di tutte istruzioni una volta sola per scansione di funzionamento.		
3.1 Calcolate il numero di rami nel vostro programma APS. Ponete il valore sulla riga (A).	A)_____	A)_____
3.2 Moltiplicate il valore sulla riga (A) per 6. (Se avete salvato il programma con la funziona a passo singolo abilitata, moltiplicate il valore della riga (A) per 66.) A.)_____ x 6 =	B)_____ _____totale parziale	_____ _____totale parziale
3.3 Calcolate il tempo di esecuzione del vostro programma quando tutte le istruzioni sono vere. (Vedere l'appendice A).		
4. Sommate i valori nelle colonne del tempo di scansione minimo e massimo.		
5. Aggiungete il tempo di gestione del *processore* (180 per il tempo di scansione minimo; 280 per il tempo di scansione massimo) ai totali parziali valutati nella fase 4. Utilizzate i nuovi totali parziali per calcolare la gestione di comunicazione nel passo 6.	+ 180 _____totale parziale	+ 280 _____totale parziale

Continua alla pagina seguente

Procedura	Tempo di scansione minimo	Tempo di scansione massimo
6. Valutate la vostra gestione di *comunicazione:* 6.1 Calcolate la gestione di comunicazione di background: moltiplicate il totale parziale per il tempo di scansione minimo (valutato nella fase 5) per 1,040; moltiplicate il totale parziale per il tempo di scansione massimo per 1,140 (il valore massimo vale per il collegamento DH-485 attivo). 6.2 Calcolate la gestione di comunicazione effettiva: per il tempo di scansione minimo aggiungete 0; per il tempo di scansione massimo aggiungete 2286. (Il tempo di scansione massimo vale per il programmatore collegato al processore). 6.3 Convertite µsec. in msec., dividendo per 1000.	x 1,040 _____ µsec. + 0 _____ µsec. / 1000	x 1,140 _____ µsec. + 2286 _____ µsec. / 1000
Stima dei tempi di scansione minimo e massimo per l'applicazione 1747–L524 di Serie C:	msec.	msec.
7. Valutate il tempo di scansione per l'applicazione 1747–L524 Serie B; dividete i valori dell'applicazione della Serie C per 0,60. ***Stima dei tempi di scansione minimo e massimo per l'applicazione 1747–L524 di Serie B:***	/ 0,60 msec.	/ 0,60 msec.

Foglio di lavoro D – Stima del tempo di scansione per il processore 1747-L532

Procedura	Tempo di scansione minimo	Tempo di scansione massimo
1. Valutate il vostro tempo di scansione *degli ingressi* (µs).		
1.1 Calcolate la scansione degli ingressi dei vostri moduli di ingresso discreti da parte del processore.		
Numero di moduli a 8 punti _____ x 26 = A.)_____		
Numero di moduli a 16 punti _____ x 26 = B.)_____		
Numero di moduli a 32 punti _____ x 52 = C.)_____		
Numero di moduli di I/O combinati _____ x 74 = D.)_____		
1.2 Calcolate la scansione degli ingressi dei vostri moduli di I/O speciali da parte del processore.		
Numero di 1746–HS _____ x 332 = E.)_____		
Numero di 1/4 DCM _____ x 317 = F.)_____		
Numero di 1/2 DCM _____ x 352 = G.)_____		
Numero di 3/4 DCM _____ x 478 = H.)_____		
Numero di DCM pieni _____ x 420 = I.)_____		
Numero di 1747–KE _____ x 443 = J.)_____		
Numero di 1746–NI4 _____ x 316 = K.)_____		
Numero di 1746–NIO4I, NIO4V _____ x 272 = L.)_____		
Numero di 1746–NT4 _____ x 385 = M.)_____		
Numero di DSN a 7 blocchi _____ x 423 = N.)_____		
Numero di DSN a 30 blocchi _____ x 1051 = O.)_____		
Numero di 1746–BAS (configurazione SLC 5/01) _____ x 451 = P.)_____		
1.3 Numero di 1747–SN _____ x 1218 = Q.)_____		
Numero di 1746–HSCE _____ x 506 = R.)_____		
Numero di 1746–BAS (configurazione SLC 5/02 & SLC 5/03) _____ x 605 = S.)_____		
1.4 Se S:33/8 è azzerato, aggiungete 92µs per slot di ingresso configurato _____ x 92 = T.)_____		
1.5 Sommate le righe da A a T. Ponete questo valore sulla riga (W). Aggiungete 31 al valore della riga (W). Questa somma corrisponde alla **scansione minima di ingresso** . w.)_____+ 31 = X	X)_____	
1.6 Calcolate il tempo di scansione massimo degli ingressi I/O speciali: Tempo di scansione degli ingressi (R1) = Tempo di moduli I/O speciali 1,2 x 50		R1)_____
1.7 Calcolate il tempo massimo di scansione ingressi di I/O per la sezione 1.3: Tempo di scansione ingressi (R2) = Numero di moduli I/O speciali nella sezione 1,3 x 200.		R2)_____
1.8 Calcolate la gestione degli ingressi forzati: Gestione degli ingressi forzati = Numero di moduli di ingresso discreti a 3,5µs per parola Aggiungete 20 + 4/per parola per ciascun modulo di I/O speciale (ad es. BASIC ha 8 ingressi = 20 + 4 x 8 = 52) =Y	Y)_____	Y)_____
	totale parziale_____	
1.9.0 Sommate i valori nelle colonne del tempo di scansione minimo; mettete i valori nel totale parziale del tempo di scansione minimo.		
1.9.1 Sommate i valori nelle colonne del tempo di scansione massimo; mettete i valori nel totale parziale del tempo di scansione massimo.		**totale parziale**_____

Continua alla pagina seguente

Continua alla pagina seguente

2. Valutate il vostro tempo di scansione *delle uscita* (µs).		
2.1 Calcolate la scansione delle uscite dei vostri moduli di uscita discreti da parte del processore.		
Numero di moduli a 8 punti _____ x 31 = A.)_____		
Numero di moduli a 16 punti _____ x 31 = B.)_____		
Numero di moduli a 32 punti _____ x 62 = C.)_____		
Numero di moduli di I/O combinati _____ x 82 = D.)_____		
2.2 Calcolate la scansione delle uscite dei vostri moduli I/O speciali da parte del processore.		
Numero di 1746–HS _____ x 369 = E.)_____		
Numero di 1/4 DCM _____ x 335 = F.)_____		
Numero di 1/2 DCM _____ x 380 = G.)_____		
Numero di 3/4 DCM _____ x 424 = H.)_____		
Numero di DCM pieni _____ x 469 = I.)_____		
Numero di 1746–NIO4I & NIO4V _____ x 297 = J.)_____		
Numero di 1746–NO4I & NO4V _____ x 342 = K.)_____		
Numero di DSN a 7 blocchi _____ x 469 = L.)_____		
Numero di DSN a 30 blocchi _____ x 1224 = M.)_____		
Numero di 1746-BAS (configurazione SLC 5/01) _____ x 500 = O.)_____		
2.3 Calcolate la scansione delle uscite dei vostri moduli I/O speciali da parte del processore.		
Numero di 1747–SN _____ x 1395 = P.)_____		
Numero di 1746–HSCE _____ x 394 = Q.)_____		
Numero di 1746–BAS (configurazione SLC 5/02 e SLC 5/03) _____ x 656 = R.)_____		
2.4 Se S:33/8 è azzerato, aggiungete 92µs per slot di uscita configurato _____ x 92 = S.)_____		
2.5 Sommate le righe da A a S. Ponete questo valore sulla riga (T). Aggiungete 30 al valore sulla riga (T). Questo è il tempo di scansione **minimo** di **uscita** degli I/O speciali. T.)_____ + 30 = X	**X)**_____	
2.6 Calcolate il tempo di scansione massimo delle uscite speciali: Tempo di scansione uscite (R1) = Numero di moduli I/O speciali in 2,2 x 50		**R1)**_____
2.7 Calcolate il tempo di scansione massimo di uscita per la sezione 2.3: Scansione di uscita (R2) = Numero di moduli I/O specializzati x 200	**Y)**_____	**R2)**_____ **Y)**_____
2.8 Calcolate la gestione delle uscite forzate: Gestione delle uscite forzate = Numero di moduli di ingresso discreti + 3,0µs per parola Aggiungete 20 + 4/per parola per ciascun modulo I/O speciale (ad es. BASIC ha 8 ingressi = 20 + 4 x 8 = 52)	**totale parziale**_____	
2.9.0 Sommate i valori nelle colonne del tempo di scansione minimo; mettete i valori nel totale parziale del tempo di scansione minimo.		**totale parziale**_____
2.9.1 Sommate i valori nelle colonne del tempo di scansione massimo; mettete i valori nel totale parziale del tempo di scansione minimo.		

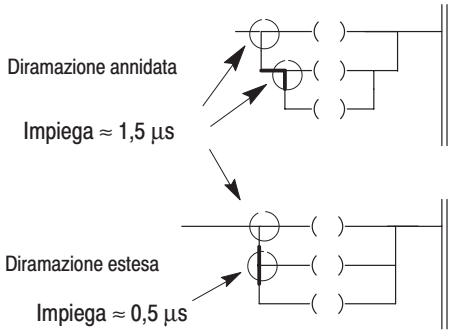
Continua alla pagina seguente

3. Valutate il tempo di scansione del vostro *programma*. La stima presume il funzionamento di tutte le istruzioni una volta per scansione di funzionamento. 3.1 Calcolate il numero di rami nel vostro programma ladder. Moltiplicate questo numero per 0,25. Ponete il valore sulla riga Rami. 3.2 Calcolate il tempo di esecuzione del vostro programma quando tutte le istruzioni sono vere. (Vedere l'appendice B). Ponete questo valore nella riga Tempo. 3.3 Sommate i valori da 3.1 e 3.2; poneteli nell riga del totale parziale.	**Rami)**_____ + **Tempo)**_____ **totale parziale**_____	**Rami)**_____ + **Tempo)**_____ **totale parziale**_____
4. Tempo di gestione del *processore* (S:33/8 = 1 aggiungete 752µs; S:33/8 = 0 aggiungete 844µs)	_____ **totale parziale**	_____ **totale parziale**
5. Valutate la vostra gestione di *comunicazione*: 5.1 Calcolate la gestione di comunicazione di background utilizzando la seguente tabella. La gestione minima vale se i dispositivi *non sono* collegati ad un canale. 5.2 Calcolate la gestione di comunicazione effettiva per il tempo di scansione minimo aggiungete 0; per il tempo di scansione massimo aggiungete 1027 per canale (il tempo di scansione massimo vale per il programmatore collegato al processore).	_____ Gestione + **0** _____ **totale parziale**	_____ Gestione + x**1027** _____**totale parziale**
6. Totale di tutti i valori dal totale parziale delle fasi da 1 a 5 (scansione degli ingressi, scansione delle uscite, scansione dei programmi, gestione del processore e gestione della comunicazione minime e massime).	_____ µssec	_____ µssec
7. Convertite µs sec in msec dividendo per 1000.	_____ / 1000	_____ / 1000
Stima dei tempi di scansione minimo e massimo per l'applicazione 1747-L532:	msec.	msec.

Canale 0 (RS232)	**Canale 1 (DH485)**	**Gestione di com. di background**	
		Minimo	Massimo
DF1 Full–Duplex	DH–485	1,026	1,180 (1,280)
DF1 Half–Duplex	DH–485	1,025	1,175
DH–485	DH–485	1,040	1,160
DF1 Full–Duplex	Disattivata	1,006	1,100 (1,200)
DF1 Half–Duplex	Disattivata	1,005	1,095
DH–485	Disattivata	1,020	1,080

Utilizzate i numeri in parentesi con le istruzioni MSG su un canale DF1 Full–Duplex.

Nota *Il tempo di scansione di cui sopra non considera le diramazioni. Per una stima del tempo di scansione addizionale tenete conto delle diramazioni, fate riferimento all'esempio di cui sotto.*



Foglio di lavoro E – Stima del tempo di scansione del processore 1747–L542

Procedura	Tempo di scan min	Tempo di scan max
1. Stima del tempo di scansione degli *ingressi* (µs).		
1.1 Calcolate il tempo di scansione degli ingressi del processore dei moduli di ingresso discreti.		
Numero di moduli a 8 punti _____ x 26 = A.)_____		
Numero di moduli a 16 punti _____ x 26 = B.)_____		
Numero di moduli a 32 punti _____ x 52 = C.)_____		
Nummero di moduli I/O combinati _____ x 74 = D.)_____		
1.2 Calcolate il tempo di scansione degli ingressi del processore dei moduli I/O speciali.		
Numero di 1746–HS _____ x 312 = E.)_____		
Numero di 1/4 DCM _____ x 297 = F.)_____		
Numero di 1/2 DCM _____ x 332 = G.)_____		
Numero di 3/4 DCM _____ x 366 = H.)_____		
Numero di DCM pieno _____ x 400 = I.)_____		
Numero di 1747–KE _____ x 423 = J.)_____		
Numero di 1746–NI4 _____ x 296 = K.)_____		
Numero di 1746–NIO4I, NIO4V _____ x 252 = L.)_____		
Numero di 1746–NT4 _____ x 365 = M.)_____		
Numero di a 7 blocchi DSN _____ _x 403 = N.)_____		
Numero di a 30 blocchi DSN _____ x 1031 = O.)_____		
Numero di 1746–BAS (configurazione SLC 5/01) _____ x 431 = P.)_____		
1.3 Numero di 1747–SN _____ x 1198 = Q.)_____		
Numero di 1746–HSCE _____ x 486 = R.)_____		
Numero di 1746–BAS (configurazione SLC 5/02 & SLC 5/03) _____ x 585 = S.)_____		
1.4 Se S:33/8 è azzerato, aggiungete 92µs per slot di ingresso configurato _____ x 78 = T.)_____		
1.5 Sommate le righe da A a T. Se un valore da E a S è > 0, aggiungete 6. Ponete questo valore sulla riga (W). Aggiungete 15 al valore della riga (W). Questa è la **scansione di ingresso minima**. W) _____ + 15 = X.	**X)_____**	
1.6 Calcolate il tempo di scansione massimo degli ingressi I/O speciali: Tempo di scansione ingressi (R1) = Numero dei moduli I/O speciali nella sezione 1,2 x 50		**R1)_____**
1.7 Calcolate il tempo di scansione degli ingressi I/O per la sezione 1.3: Tempo di scansione ingresso (R2) = Numero dei moduli I/O speciali 1,3 x 200	**Y)_____**	**R2)_____** **Y)_____**
1.8 Calcolate la gestione degli ingressi forzati: Gestione di ingressi forzati = Numero di moduli di ingresso discreti a 3,5 µs per parola Aggiungete 16,35 + 4,3 per parola per ogni modulo I/O speciale (ad esempio. BASIC ha 8 ingressi = 16,35 + 4,3 x 8 = 50,75) = Y	**totale parziale_____**	
1.9.0 Sommate i valori nelle colonne del tempo di scansione minimo; mettete i valori nel totale parziale del tempo di scansione minimo.		**totale parziale_____**
1.9.1 Sommate i valori nelle colonne del tempo di scansione massimo; mettete i valori nel totale parziale del tempo di scansione massimo.		

Continua alla pagina seguente

2. Stima del tempo di scansione delle *uscite* (µs).		
2.1 Calcolate il tempo di scansione delle uscite del processore dei moduli di uscita discreti. Numero di moduli a 8 punti _____ x 31 = A.)_____ Numero di moduli a 16 punti _____ x 31 = B.)_____ Numero di moduli a 32 punti _____ x 62 = C.)_____ Numero di moduli I/O combinati _____ x 82 = D.)_____		
2.2 Calcolate il tempo di scansione delle uscite del processore dei moduli I/O speciali. Numero di 1746–HS _____ x 349 = E.)_____ Numero di 1/4 DCM _____ x 315 = F.)_____ Numero di 1/2 DCM _____ x 360 = G.)_____ Numero di 3/4 DCM _____ x 404 = H.)_____ Numero di DCM pieno _____ x 449 = I.)_____ Numero di 1746–NIO4I & NIO4V _____ x 277 = J.)_____ Numero di 1746–NO4I & NO4V _____ x 322 = K.)_____ Numero di DSN a 7 blocchi _____ x 449 = L.)_____ Numero di DSN a 30 blocchi _____ x 1204 = M.)_____ Numero di 1746–BAS (configurazione SLC 5/01) _____ x 480 = O.)_____		
2.3 Calcolate il tempo di scansione delle uscite del processore dei moduli I/O speciali. Numero di 1747–SN _____ x 1375 = P.)_____ Numero di 1746–HSCE _____ x 374 = Q.)_____ Numero di 1746–BAS (configurazione SLC 5/02 & SLC 5/03) _____ x 636 = R.)_____		
2.4 Se S:33/8 è azzerato aggiungete 92µs per slot di uscita configurato _____ x 78 = S.)_____		
2.5 Sommate le righe da A a S. Se un valore da E a R è > 0, aggiungete 6. Ponete questo valore sulla riga (T). Aggiungete 12 al valore sulla riga (T). Questo è il tempo di scansione **minimo dell'uscita** dell'I/O specializzato. T.)_____ + 12 =X	**X)_____**	**R1)_____**
2.6 Calcolate il tempo di scansione massimo dell'uscita specializzata: tempo di scansione dell'uscita (R1) = Numero dei moduli I/O specializzati in 2,2 x 50		**R2)_____**
2.7 Calcolate il tempo di scansione massimo delle uscite per la sezione 2.3: Scansione uscita (R2) = Numero di moduli I/O specializzati x 200		**Y)_____**
2.8 Calcolate la gestione delle uscite forzate: gestione delle uscite forzate = Numero di moduli di uscita discreti a 3,0µs per parola Aggiungete 16.35 + 4.3 per parola per ogni modulo I/O specializzato (ad esempio BASIC ha 8 ingressi = 16,35 + 4,3 x 8 = 50,75) = Y	**Y)_____**	
2.9.0 Sommate i valori nelle colonne del tempo di scansione minimo; mettete i valori nel totale parziale del tempo di scansione minimo.		
2.9.1 Sommate i valori nelle colonne del tempo di scansione massimo; mettete i valori nel totale parziale del tempo di scansione massimo.	**totale parziale_____**	**totale parziale_____**

Continua alla pagina suguenta

3. Stima del tempo di scansione del *programma*. Questa stima presume il funzionamento di tutte le istruzioni una volta per scansione operativa. 3.1 Contate il numero di rami nel programma ladder. Moltiplicate questo numero per 0,187. Ponete il valore sulla riga Rami. 3.2 Calcolate il tempo di esecuzione del programma quando tutte le istruzioni sono vere. (Vedere appendice B) Ponete questo valore nella riga Tempo. 3.3 Aggiungete i valori da 3,1 e 3,2; ponete questo sulla riga del totale parziale.	**Rami)_____** **+** **Tempo)_____** **totale parziale_____**	**Rami)_____** **+** **Tempo)_____** **totale parziale_____**
4. Tempo di gestione del *processore* (S:33/8 = 1 aggiungete 665µs; S:33/8 = 0 aggiungete 742µs)	**_____totale parziale**	**_____ totale parziale**
5. Stima della gestione della *comunicazione*: 5.1 Calcolate la gestione delle comunicazioni di fondo usando la tabella seguente. La gestione minima riguarda quando i dispositivi *non* sono collegati ad un canale. 5.2 Calcolate la gestione delle comunicazioni di fondo; per il tempo di scansione minimo aggiungete 0; per il tempo di scansione massimo aggiungete 1027 per canale. (Il tempo di scansione massimo richiede il programmatore attaccato al processore). Se S:34/1 è impostato per abilitare l'aggiornamento della tabella nodi attiva, aggiungete 400 per comando. Se la destinazione del pacchetto assistito nell'altro canale, aggiungete 400 per comando.	_____ Gestione + **0** **_____totale parziale**	_____ Gestione + **×1027** **_____totale parziale**
6. Fate il totale di tutti i valori dai totali parziali dei punti da 1 a 5 (scansione ingressi, scansione uscite, scansione programmi, gestione processore e gestione comunicazione minime e massime).	_____µsec.	_____µsec.
7. Convertite µsec. in msec. dividendo per 1000.	/ 1000	/ 1000
Stima del tempo di scansione minimo e massimo per l'applicazione 1747–L542:	msec.	msec.

Canale 0 (RS232) **Canale 1 (DH+)** **Gestione com. di background**

		Minimo	Massimo
DF1 Full–Duplex	DH+	1,006	1,110 (1,280)
DF1 Half–Duplex	DH+	1,005	1,100
DH–485	DH+	1,020	1,090
DF1 Full–Duplex	Spento	1,006	1,090 (1200)
DF1 Half–Duplex	Spento	1,005	1,080
DH–485	Spento	1,020	1,070

Usate i numeri in parentesi quando utilizzate istruzioni MSG sul canale DF1 Full–Duplex.

Utilizzate i seguenti tempi di scansione massimi per aiutarvi nel calcolo dei tempi di scansione degli ingressi e delle uscite. Fate riferimento al foglio di lavoro D nella presente appendice.

Processore SLC 5/03

Modulo I/O	Tempo di scans. massimo degli ingressi	Tempo di scans. massimo delle uscite
1746 Ingressi discreti da 8 punti	26	NP
1746 Uscite discrete da 8 punti	NP	31
1746 Ingressi discreti da 16 punti	26	NP
1746 Uscite discrete da 16 punti	NP	31
1746 Ingressi discreti da 32 punti	52	NP
1746 Uscite discrete da 32 punti	NP	62
1746–IO4, –IO8, –IO12 Combinazione di I/O discreti	74	82
1746–HS IMC 110 Modulo servo controllore	332	369
1747–DCM Modulo di comunicazione diretta – configurazione da 1/4 di chassis	317	335
1747–DCM Modulo di comunicazione diretta – configurazione da 1/2 di chassis	352	380
1747–DCM Modulo di comunicazione diretta – configurazione da 3/4 di chassis	386	424
1747–DCM Modulo di comunicazione diretta – configurazione a chassis pieno	420	469
1746–NI4 Modulo di ingresso analogico	316	NP
1746–NIO4I, NIO4V Moduli di combinazione analogici	272	297
1746–NO4I, NO4V Moduli di uscita analogici	NP	342
1747–DSN Modulo scanner di I/O distribuiti – Configurazione a 7 blocchi	423	469
1747–DSN Modulo scanner di I/O distribuiti – Configurazione a 30 blocchi	1051	1224
1746–BAS Modulo BASIC Configurazione SLC 5/01	451	500
1746–HSCE Modulo encoder contatore ad alta velocità	506	394
1747–SN Modulo scanner di I/O remoti	1218	1395
1746–BAS Modulo BASIC Configurazioni SLC 5/02 e SLC 5/03	605	656

Processore SLC 5/04

Modulo I/O	Tempo di scans. massimo di ingr.	Tempo di scans. massimo di usc.
1746 Ingressi discreti da 8 punti	26	NP
1746 Uscite discrete da 8 punti	NP	31
1746 Ingressi discreti da 16 punti	26	NP
1746 Uscite discrete da 16 punti	NP	31
1746 Ingressi discreti da 32 punti	52	NP
1746 Uscite discrete da 32 punti	NP	62
1746–IO4, –IO8, –IO12 Combinazione di I/O discreti	74	82
1746–HS IMC 110 Modulo servo controllore	312	349
1747–DCM Modulo di comunicazione diretta – configurazione da 1/4 di rack	297	315
1747–DCM Modulo di comunicazione diretta – configurazione da 1/2 di rack	332	360
1747–DCM Modulo di comunicazione diretta – configurazione da 3/4 di rack	366	404
1747–DCM Modulo di comunicazione diretta – configurazione a rack pieno	400	449
1746–NI4 Modulo di ingresso analogico	296	NP
1746–NIO4I, NIO4V Moduli di combinazione analogici	252	277
1746–NO4I, NO4V Moduli di uscita analogici	NP	322
1747–DSN Modulo scanner di I/O distribuiti – Configurazione a 7 blocchi	403	449
1747–DSN Modulo scanner di I/O distribuiti – Configurazione a 30 blocchi	1031	1204
1746–BAS Modulo BASIC Configurazione SLC 5/01	431	480
1746–HSCE Modulo encoder contatore ad alta velocità	486	374
1747–SN Modulo scanner di I/O remoti	1198	1375
1746–BAS Modulo BASIC Configurazioni SLC 5/02 e SLC 5/03	585	636

Esempio di calcolo del tempo di scansione

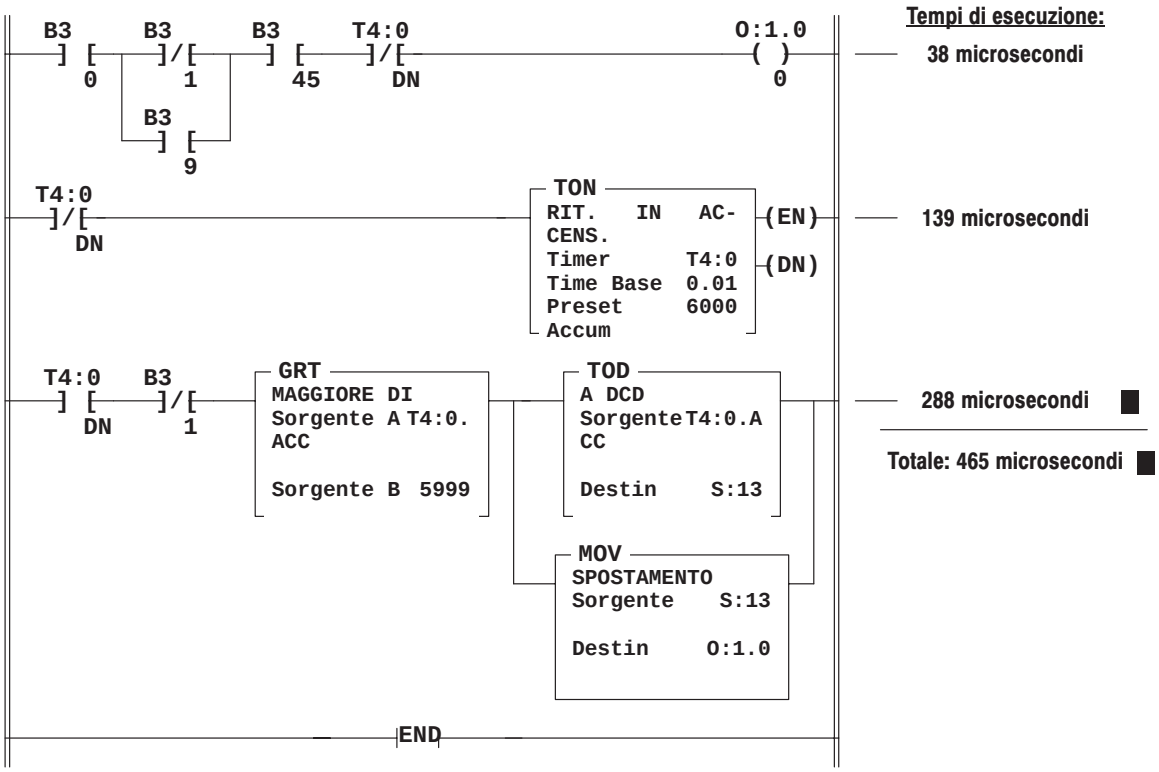
Supponiamo che abbiate un sistema composto dai seguenti componenti:

Configurazione del sistema		Descrizione
Numero di catalogo	Quantità	
1747–L514	1	Processore da 4K
1746–IA8	2	Modulo di ingresso a 8 punti da 120V CA
1746–IB16	1	Modulo di ingresso a 16 punti da 24V CC con comune negativo
1746–OA16	3	Modulo di uscita a 16 punti da 120V CA
1746–OB8	1	Modulo di uscita a 16 punti da 24V CC con comune negativo
1746–NIO4V	1	Modulo a 4 canali analogici combinati

Poiché viene utilizzato il processore 1747-L514, compilate il foglio di lavoro B, mostrato a pagina D-11.

In questa applicazione viene utilizzato il programma ladder che segue ; i tempi di esecuzione per le istruzioni (stato di vero) sono stati presi dall'appendice B e sommati per ciascun ramo. Il tempo di esecuzione totale, 465 microsecondi, viene immesso nel foglio di lavoro a pagina D–27.

Il foglio di lavoro indica che il tempo di scansione totale valutato è 3,85 millisecondi minimo e 8,9 millisecondi massimo.


Tempi di esecuzione:
B3 0
B3 1
B3 45
T4:0 DN
O:1.0 0
38 microsecondi
B3 9
T4:0 DN
TON
RIT. IN AC-CENS.
Timer T4:0
Time Base 0.01
Preset 6000
Accum
(EN)
(DN)
139 microsecondi
T4:0 DN
B3 1
GRT
MAGGIORE DI
Sorgente A T4:0.ACC
Sorgente B 5999
TOD
A DCD
Sorgente T4:0.ACC
Destin S:13
MOV
SPOSTAMENTO
Sorgente S:13
Destin O:1.0
288 microsecondi
Totale: 465 microsecondi
END

Esempio: foglio di lavoro B – Stima del tempo di scansione di un'applicazione ad un processore 1747–L511 o 1747–L514

Procedura:	Tempo di scansione minimo:	Tempo di scansione massimo:
1. Valutate il vostro tempo di scansione *degli ingressi* (µs).		
1.1. Calcolate la scansione degli ingressi dei vostri moduli di ingresso discreti da parte del processore. Numero di moduli a 8 punti ___2___ x 197 = A.)___394___ Numero di moduli a 16 punti ___1___ x 313 = B.)___313___ Numero di moduli a 32 punti ___0___ x 545 = C.)___0___		
1.2. Calcolate la scansione degli ingressi dei vostri moduli di I/O speciali da parte del processore. Numero di 1/4 DCM o combinazione analogica ___1___ x 652 = D.)___652___ Numero di 1/2 DCM, ingresso analogico, o 1746–HS ___0___ x 1126 = E.)___0___ Numero di 3/4 DCM ___0___ x 1600 = F.)___0___ Numero di DCM pieni, BASIC, o 1747–DSN ___0___ x 2076 = G.)___0___ Numero di 1747–KE ___0___ x 443 = H.)___0___		
1.3. Sommate le righe da A a H. Ponete questo valore sulla riga (I). Aggiungete 101 al valore sulla riga (I). Questa somma corrisponde al tempo di scansione *minimo* degli ingressi . i.)___**1359**___ + 101 =	**1460**	**1510**
1.4. Calcolate il vostro tempo di scansione*massimo* degli ingressi : Tempo di scansione massimo degli ingressi = Tempo di scansione minimo + (Numero di moduli di I/O speciali x 50)		**860**
1.5. Calcolate la gestione degli ingressi forzati: Gestione degli ingressi forzati = (Numero di moduli di ingresso x 180) + 140 per parola addizionale per moduli a parole multiple (ad es. DCM, analogico, DSN)		
2. Valutate il vostro tempo di scansione delle *uscite* (µs).		
2.1. Calcolate la scansione delle uscite dei vostri moduli di uscita discreti da parte del processore. Numero di moduli a 8 punti ___1___ x 173 = A.)___173___ Numero di moduli a 16 punti ___3___ x 272 = B.)___816___ Numero di moduli a 32 punti ___0___ x 470 = C.)___0___		
2.2. Calcolate la scansione delle uscite dei vostri moduli di I/O speciali da parte del processore. Numero di 1/4 DCM o combinazione analogica ___1___ x 620 = D.)___620___ Numero di 1/2 DCM, uscita analogica, o 1746–HS ___0___ x 1028 = E.)___0___ Numero di 3/4 DCM ___0___ x 1436 = F.)___0___ Numero di DCM pieni, BASIC, o 1747–DSN ___0___ x 1844 = H.)___0___		
2.3. Sommate le righe da A a G. Ponete questo valore sulla riga (H). Aggiungete 129 al valore della riga (H). Questa somma corrisponde al tempo di scansione *minimo* di ingresso. H)___**1609**___ + 129 =	**1738**	
2.4. Calcolate il vostro tempo *massimo* di scansione delle uscite: Tempo di scansione massimo delle uscite = Tempo di scansione minimo + (Numero di moduli di I/O speciali x 50)		**1788**
2.5. Calcolate la gestione delle uscite forzate: Gestione delle uscite forzate = (Numero di moduli di uscita x 172) + 140 per parola addizionale per moduli a parole multiple (ad es. DCM, analogico, DSN)		**1000**

Continua alla pagina suguenta

3. Valutate il vostro tempo di scansione del *programma*. La stima presume il funzionamento di tutte istruzioni una volta sola per scansione di funzionamento.		
3.1. Calcolate il numero di rami nel vostro programma APS. Ponete il valore sulla riga (A).	**3**	**3**
3.2. Calcolate il tempo di esecuzione del vostro programma (B) quando tutte le istruzioni sono vere. (Vedere l'appendice A).	**465**	**465**
4. Sommate i valori nelle colonne del tempo di scansione minimo e massimo.	**3666** totale parziale	**5626** totale parziale
5. Aggiungete il tempo di gestione del *processore* (178 per il Tempo di scansione minimo; 278 per il tempo di scansione massimo) al totale parziale valutato nel passo 4. Utilizzate i nuovi totali parziali per calcolare la gestione di comunicazione nel passo 6.	+ 178 **3844** totale parziale	+ 278 **5804** totale parziale
6. Valutate la vostra gestione di *comunicazione:*		
6.1. Calcolate la gestione di comunicazione di background: moltiplicate il totale parziale per il tempo di scansione minimo (valutato nella fase 5) per 1; moltiplicate il totale parziale per il tempo di scansione massimo per 1,140 (il valore massimo vale per il collegamento DH–485 attivo).	x 1,000 **3844** µsec. + 0 **3844** µsec. / 1000	x 1,140 **6617** µsec. + 2310 **8927** µsec. / 1000
6.2. Calcolate la gestione di comunicazione effettiva: per il tempo di scansione minimo aggiungete 0; per il tempo di scansione massimo aggiungete 2310. (Il tempo di scansione massimo vale per il programmatore collegato al processore).		
6.3. Convertite µsec. in msec., dividendo per 1000.		
Stima dei tempi di scansione minimo e massimo per l'applicazione 1747-L511 o 1747-L514:	**3,85** msec.	**8,9** msec.

E Riferimenti alle istruzioni di programmazione

Questa appendice elenca tutte le istruzioni di programmazione disponibili, oltre ai relativi parametri, alle modalità di indirizzamento valide ed ai tipi di file.

Modalità di indirizzamento valide e tipi di file

Sono disponibili le seguenti modalità di indirizzamento:

Modalità di indirizzamento	Esempio
Diretto	N7:0
Diretto indicizzato	#N7:0
Indicizzato	N7:[N10:3]
Indiretto indicizzato	#N7:[N10:3]

Sono disponibili i seguenti tipi di file:

- O Uscita
- I Ingresso
- S Stato
- B Binario
- T Timer
- C Contatore
- R Controllo
- N Numeri interi
- F Virgola mobile①
- A ASCII①
- St Stringa①
- M M0/M1②
- Immediato – indica che una costante è un tipo di file valido

① Supportato solo da processori SLC 5/03 OS301, OS302 and SLC 5/04 OS400, OS401.

② Non supportato da icontrollori MicroLogix 1000.

Comprensione delle diverse modalità di indirizzamento

Le descrizioni che seguono vi aiuteranno a comprendere come strutturare un tipo specifico di indirizzo.

Indirizzamento diretto

I dati memorizzati nell'indirizzo specificato vengono utilizzati nell'istruzione. Ad esempio:

N7:0 T4:8.ACC
ST20:5

Indirizzamento indicizzato

Potete specificare un indirizzo come indicizzato ponendo dinanzi ad esso il carattere "#". Quando un indirizzo di questo tipo viene rilevato nel programma, il processore prende il numero di elemento dell'indirizzo e vi aggiunge il valore contenuto nel Registro indice S:24, quindi utilizza il risultato come indirizzo reale. Ad esempio:

#N7:10 dove S:24 = 15
L'indirizzo reale usato dall'istruzione è N7:25.

Indirizzamento indiretto

Potete specificare un indirizzo come indiretto sostituendo il numero di file, il numero di elemento o il numero di sottoelemento con un simbolo [Xf:e.s]. All'indirizzo di parola tra parentesi quadre viene richiesto un valore; il valore richiesto diventa la parte di file, elemento o sottoelemento dell'indirizzo indiretto. Ad esempio:

B3:[N10:2] indica che l'indirizzo dell'elemento del file di bit 3 è contenuto nell'indirizzo N10:2. pertanto, se N10:2 contiene il valore 5, B3:[N10:2] fa riferimento indirettamente all'indirizzo B3:5. Altri esempi includono:

N7:[N7:0] N[N7:0]:[N7:1]
N7[T4:0.ACC] C5:[N7:0]

Indirizzamento indiretto indicizzato

Potete specificare una combinazione di indirizzamento indiretto ed indicizzato. Il processore risolve dapprima la porzione indiretta dell'indirizzo ed aggiunge quindi l'offset dal Registro indice S:24 per ottenere l'indirizzo finale. Ad esempio:

#N7:[N10:3] dove N10:3 = 20 e S:24 = 15
L'indirizzo reale usato dall'istruzione è N7:35.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
ABL①	Cerca riga in buffer ASCII	canale			0
		controllo	diretto	R	nessuno
		caratteri			0–1024
ABS②	Valore assoluto	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
ACB①	Numero di caratteri ASCII in un buffer	canale			0
		controllo	diretto	R	nessuno
		caratteri			0–1024
ACI①	Da stringa ASCII a numero intero	sorgente	diretto, indiretto	ST	nessuno
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
ACL①	Cancella buffer ASCII	canale			0
		buffer trasmissione			0=no o 1=sì
		buffer ricezione			0=no or 1=sì
ACN①	Concatenazione stringhe ASCII	sorgente A	diretto, indiretto	ST	nessuno
		sorgente B	diretto, indiretto	ST	nessuno
		destinazione	diretto	ST	nessuno

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
ACS②	Arco coseno	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno

① Supportata solo dai processori SLC 5/03 OS301, OS302 e SLC 5/04 OS400, OS401.

② Supportata solo dai processori SLC 5/03 OS302 e SLC 5/04 OS401.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
ADD	Somma	sorgente A	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		sorgente B	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
AEX①	Estrazione stringa ASCII	sorgente	diretto, indiretto	ST	nessuno
		indice	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	1–82
		numero	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	1–82
		destinazione	diretto	ST	nessuno
AHL①	Impostazione/ripristino linee di handshake ASCII	canale			0
		maschera AND	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	0–FFFF
		maschera OR	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	0–FFFF
		controllo	diretto	R	nessuno
		stato canale			0–001F

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
AIC①	Da numero intero a stringa ASCII	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		destinazione	diretto	ST	nessuno
AND	AND logico	sorgente A	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		sorgente B	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno

① Supportata solo dai processori SLC 5/03 OS301, OS302 e SLC 5/04 OS400, OS401.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
ARD①	Leggi caratteri ASCII	canale			0
		destinazione	diretto	ST	nessuno
		controllo	diretto	R	nessuno
		lunghezza stringa			0–82
		lettura caratteri			0–82
ARL①	Riga di lettura ASCII	canale			0
		destinazione	diretto	ST	nessuno
		controllo	diretto	R	nessuno
		lunghezza stringa			0–82
		lettura caratteri			0–82
ASC①	Ricerca stringa ASCII	sorgente	diretto, indiretto	ST	nessuno
		indice	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	1–82
		ricerca	diretto, indiretto	ST	nessuno
		risultato	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
ASN②	Arco seno	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
ASR①	Confronto stringhe ASCII	sorgente A	diretto, indiretto	ST	nessuno
		sorgente B	diretto, indiretto	ST	nessuno

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
ATN②	Arco tangente	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno

① Supportata solo dai processori SLC 5/03 OS301, OS302 e SLC 5/04 OS400, OS401.

② Supportata solo dai processori SLC 5/03 OS302 e SLC 5/04 OS401.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
AWA①	Scrittura ASCII con aggiunta	canale			0
		sorgente	diretto	ST	nessuno
		controllo	diretto	R	nessuno
		lunghezza stringa			0–82
		caratteri inviati			0–82
AWT①	Scrittura ASCII	canale			0
		sorgente	diretto	ST	nessuno
		controllo	diretto	R	nessuno
		lunghezza stringa			0–82
		caratteri inviati			0–82
BSL	Scorrimento bit sinistra	file	diretto indicizzato indiretto indicizzato	O, I, S, B, N, A, ST	nessuno
		controllo	diretto	R	nessuno
		indirizzo bit	diretto, indiretto	O, I, S, B, T, C, R, N, A, ST, M	nessuno
		lunghezza			0–2048
BSR	Scorrimento bit destra	file	diretto indicizzato indiretto indicizzato	O, I, S, B, N, A, ST	nessuno
		controllo	diretto	R	nessuno
		indirizzo bit	diretto, indiretto	O, I, S, B, T, C, R, N, A, ST, M	nessuno
		lunghezza			0–2048
CLR	Cancellazione	destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno

① Supportata solo dai processori SLC 5/03 OS301, OS302 e SLC 5/04 OS400, OS401.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
COP	Copia file	sorgente	diretto indicizzato indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
		destinazione	diretto indicizzato indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
		lunghezza			1–128
COS②	Coseno	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
CPT②	Calcolo	destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
		espressione			<espressione>
CTD	Contatore a scendere	contatore	diretto	C	nessuno
		preset			–32.768–32.767
		accumul.			–32.768–32.767
CTU	Contatore a salire	contatore	diretto	C	nessuno
		preset			–32.768–32.767
		accumul.			–32.768–32.767
DCD	Decodifica da 4 a 1 di 16	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
DDV	Doppia divisione	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
DEG②	Da radianti a gradi	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno

② Supportata solo dai processori SLC 5/03 OS302 e SLC 5/04 OS401.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
DIV	Divisione	sorgente A	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		sorgente B	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
ENC③	Codifica 1 di 16 a 4	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
EQU	Uguale a	sorgente A	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
		sorgente B	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
FFL④	Caricamento FIFO	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M⑦	–32.768–32.767
		insieme FIFO	diretto indicizzato indiretto indicizzato	O, I, S, B, N, A	nessuno
		controllo FIFO	diretto	R	nessuno
		lunghezza			1–128
		posizione			0–127

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
FFU④	Scaricamento FIFO	gruppo FIFO	diretto indicizzato indiretto indicizzato	O, I, S, B, N, A	nessuno
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M⑦	nessuno
		controllo FIFO	diretto	R	nessuno
		lunghezza			1–128
		posizione			0–127

③ Supportata solo dai controllori MicroLogix 1000.

④ Supportata solo dai controllori SLC 5/02, SLC 5/03 e SLC 5/04 e controllori MicroLogix 1000.

⑦ Indirizzamento indicizzato non permesso con gli indirizzi T, C, R o M.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
FLL	Riempimento file	sorgente	diretto, indiretto	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto indicizzato indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
		lunghezza			1–128
FRD	Conversione da BCD	sorgente (SLC 5/01)	diretto	O, I, S, B, T, C, R, N, A, ST, M	nessuno
		sorgente (controllori SLC 5/02, SLC 5/03, SLC 5/04, MicroLogix 1000)	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N	nessuno
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
GEQ	Maggiore di o uguale a	sorgente A	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
		sorgente B	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
GRT	Maggiore di	sorgente A	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
		sorgente B	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
HSC⑥	Contatore ad alta velocità (SLC 5/01)	contatore			nessuno
		preset			1–32.767
HSC③	Contatore ad alta velocità	tipo			0–7
		contatore	diretto	C	nessuno

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
		preset			–32.768–32.767
		accumul.			–32.768–32.767
HSD③	Disabilitazione interrupt HSC	contatore	diretto	C	nessuno
HSE③	Abilitazione interrupt HSC	contatore	diretto	C	nessuno

③ Supportata solo dai controllori MicroLogix 1000.

⑥ Supportata solo dai processori L20, L30 e L40 con ingressi in CC.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
HSL③	Caricamento HSC	contatore	diretto	C	nessuno
		sorgente	diretto	B and N	nessuno
		lunghezza			always 5
IID⑦	Disabilitazione interrupt I/O	slot			doppia parola esad. (elenco di slot)
IIE⑦	Abilitazione interrupt I/O	slot			doppia parola esad. (elenco di slot)
IIM	Ingresso immediato con maschera	slot	diretto	I	nessuno
		maschera	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		lunghezza (SLC 5/03 e SLC 5/04)			1–32
INT④	Interrupt I/O				nessuno
IOM	Uscita immediata con maschera	slot	diretto	O	nessuno
		maschera	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		lunghezza (SLC 5/03 e SLC 5/04)			1–32
JMP	Salto	numero etichetta			0–999

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
JSR	Salto a subroutine	numero file subroutine			3–255
LBL	Dichiarazione etichetta	numero etichetta			0–999

③ Supportata solo da controllori MicroLogix 1000.

④ Supportato solo dai processori SLC 5/02, SLC 5/03 e SLC 5/04 e controllori MicroLogix 1000.

⑦ Supportato solo dai processori SLC 5/02, SLC 5/03 e SLC 5/04.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
LEQ	Minore di o uguale a	sorgente A	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
		sorgente B	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
LES	Minore di	sorgente A	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
		sorgente B	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
LFL④	Caricamento LIFO	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M⑤	–32.768–32.767
		gruppo LIFO	diretto indicizzato indiretto indicizzato	O, I, S, B, N, A	nessuno
		controllo LIFO	diretto	R	nessuno
		lunghezza			1–128
		posizione			0–127
LFU④	Scaricamento LIFO	gruppo LIFO	diretto indicizzato indiretto indicizzato	O, I, S, B, N, A	nessuno
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M⑤	nessuno
		controllo LIFO	diretto	R	nessuno
		lunghezza			1–128
		posizione			0–127

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
LIM④	Test dei limiti (circ)	limite inferiore	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		test	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		limite superiore	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max

④ Supportata solo dai processori SLC 5/02, SLC 5/03 e SLC 5/04 e controllori MicroLogix 1000.

⑤ Indirizzamento indicizzato non permesso con indirizzi T, C, R o M.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
LN②	Logaritmo naturale	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
LOG②	Logaritmo a base 10	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
MCR	Relè di controllo principale				nessuno
MEQ	Confronto con maschera	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
		maschera sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		confronto	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
MOV	Spostamento	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
MSG (solo 5/02)	Messaggio	lettura/scrittura			0=lettura, 1=scrittura
		dispositivo di destinazione			2=500CPU, 4=485CIF
		blocco di controllo	diretto	N	nessuno
		lunghezza blocco di controllo			7
		indirizzo locale	diretto	O, I, S, B, T, C, R, N, A	nessuno
		nodo di destinazione			0–31
		indirizzo di destinazione	diretto	O, I, S, B, T, C, R, N, A	0–255
		lunghezza messaggio		T, C, R	1–13
				I, O, S, B, N	1–41

② Supportata solo dai processori SLC 5/03 OS302 e SLC 5/04 OS401.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
MSG (solo 5/03 e 5/04)	Messaggio	tipo			64=peer-to-peer
		lettura/scrittura			0=lettura, 1=scrittura
		dispositivo di destinazione			2=500CPU, 4=485CIF, 8=PLC5
		locale/remoto			16=locale, 32=remoto
		blocco di controllo	diretto	N	nessuno
		lunghezza blocco di controllo			14
		canale numero			0 o 1
		nodo di destinazione			0–31, 0–254 se 485CIF
		ID collegamento ponte remoto			0–254, 0 quando locale
		indirizzo nodo ponte remoto			0–254 0 quando locale
		indirizzo nodo ponte locale			0–254, 0xFFFF quando locale
		indirizzo file locale	diretto	O, I, S, B, T, C, R, N, F, A, ST, M⑧	nessuno
		indirizzo file di destinazione	diretto	O, I, S, B, T, C, R, N, F, A, ST, M⑧	0–255

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
		lunghezza messaggio		O, I, S, B, N, A⑧	1–103
				F⑧	1–51
				T	1–34 o se PLC5: 1–20
				C, R	1–34
				ST⑧	2 o se PLC5: 1
		message timeout			0–255

⑧ I tipi di file F, A e ST valgono solo per SLC 5/03 OS301 o successivi e SLC 5/04.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
MUL	Moltiplicazione	sorgente A	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		sorgente B	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
MVM	Spostamento mascherato	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
		maschera sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
NEG	Negazione	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
NEQ	Non uguale a	sorgente A	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
		sorgente B	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
NOT	NOT logico	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
OR	OR logico	sorgente A	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		sorgente B	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
OSR	Fronte di salita one–Shot	indirizzo bit	diretto, indiretto	O, I, S, B, T, C, R, N, A, ST	nessuno

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
OTE	Eccitazione uscita	indirizzo bit	diretto, indiretto	O, I, S, B, T, C, R, N, A, ST, M	nessuno
OTL	Aggancio uscita	indirizzo bit	diretto, indiretto	O, I, S, B, T, C, R, N, A, ST, M	nessuno
OTU	Sgancio uscita	indirizzo bit	diretto, indiretto	O, I, S, B, T, C, R, N, A, ST, M	nessuno
PID⑦	PID	blocco di controllo	diretto	N	nessuno
		variabile di processo	diretto, indiretto	O, I, B, T, C, R, N, A	nessuno
		variabile di controllo	diretto, indiretto	O, I, B, T, C, R, N, A	nessuno
		lunghezza blocco di controllo			23 sempre
RAC③	Reset accumulatore HSC	contatore	diretto	C	nessuno
		sorgente	diretto, indiretto	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767 f-min–f-max
RAD②	Da gradi a radianti	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
REF⑦	I/O Refresh	canale 0 (SLC 5/03 e SLC 5/04)			0=no, 1=sì
		canale 1 (SLC 5/03 e SLC 5/04)			0=no, 1=sì
RES	Ripristino timer/contatore	struttura	diretto	T, C, R	nessuno

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
RET	Ritorno				nessuno
RPI⑦	Annulla interrupt in attesa	slot			doppia parola esad. (elenco di slot)

② Supportata solo dai processori SLC 5/03 OS302 e SLC 5/04 OS401.

③ Supportata solo dai controllori MicroLogix 1000.

⑦ Supportata solo dai processori SLC 5/02, SLC 5/03 e SLC 5/04.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
RTO	Timer ritentivo all'eccitazione	timer	diretto	T	nessuno
		base tempi (SLC 5/01)			solo 0,01
		tempo base (controllori SLC 5/02, SLC 5/03, SLC 5/04, MicroLogix 1000)			0,01 o 1,00
		preset			0–32,767
		accumul.			0–32,767
SBR	Subroutine				nessuno
SCL④	Messa in scala	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
		rate	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		offset	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
SCP②	Messa in scala con parametri	ingresso	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
		ingresso min.	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
		ingresso max.	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		fondo scala inferiore	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		fondo scala superiore	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		uscita in scala	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno

② Supportata solo dai processori SLC 5/03 OS302 e SLC 5/04 OS401.

④ Supportata solo dai processori SLC 5/02, SLC 5/03 e SLC 5/04 e controllori MicroLogix 1000.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
SIN②	Seno	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
SQC	Confronto sequenziatore	file	diretto indicizzato indiretto indicizzato	O, I, S, B, N, A, ST	nessuno
		maschera	diretto, diretto indicizzato⑤ indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		sorgente	diretto, diretto indicizzato⑤ indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
		controllo	diretto	R	nessuno
		lunghezza			1–255
		posizione			0–255
SQL④	Carico sequenziatore	file	diretto indicizzato indiretto indicizzato	O, I, S, B, N, A, ST	nessuno
		sorgente	diretto, diretto indicizzato⑤ indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		controllo	diretto	R	nessuno
		lunghezza			1–255
		posizione			0–255

② Supportato solo dai processori SLC 5/03 OS302 e SLC 5/04 OS401.

④ Supportato solo dai processori SLC 5/02, SLC 5/03 e SLC 5/04 e controllori MicroLogix 1000.

⑤ Indirizzamento indicizzato non permesso con indirizzi T, C, R o M.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
SQO	Uscita sequenziatore	file	diretto indicizzato indiretto indicizzato	O, I, S, B, N, A, ST	nessuno
		maschera	diretto, diretto indicizzato⑤ indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		destinazione	diretto, diretto indicizzato⑤ indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
		controllo	diretto	R	nessuno
		lunghezza			1–255
		posizione			0–255
SQR④	Radice quadrata	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
STD④	Disabilitazione STI				nessuno
STE④	Abilitazione STI				nessuno
STS④	Avvio STI	file	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	0, 3–255 ad eccezione dei controllori MicroLogix 1000 sempre uguale a 5
		tempo	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	0–255 (SLC 5/02 e MicroLogix 1000), 0–32.767 (SLC 5/03 e 5/04)

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
SUB	Sottrazione	sorgente A	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32,76 f-min–f-max
		sorgente B	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno

④ Supportata solo dai processori SLC 5/02, SLC 5/03 e SLC 5/04 e controllori MicroLogix 1000.

⑤ Indirizzamento indicizzato non permesso con indirizzi T, C, R o M.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
SUS	Sospensione	ID di sospensione			–32.768–32.767
SVC⑦	Servizio comunicazioni	canale 0 (SLC 5/03 and SLC 5/04)			0=no, 1=sì
		canale 1 (SLC 5/03 and SLC 5/04)			0=no, 1=sì
SWP②	Scambio	sorgente	diretto indicizzato indiretto indicizzato	B, N, A, ST	nessuno
		lunghezza			1–128: bit, 1–128: intero, 1–41: stringa, 1–128: ASCII
TAN②	Tangente	sorgente	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno
TND	Fine temporanea				nessuno
TOD	Conversione a BCD	sorgente (SLC 5/01)	diretto	O, I, S, B, T, C, R, N	nessuno
		sorgente (SLC 5/02, SLC 5/03, SLC 5/04)	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	
		destinazione	diretto	O, I. S. B. T, C, R, N, A, ST, M	nessuno
TOF	Timer ritardato alla diseccitazione	timer	diretto	T	nessuno

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
		base tempi (SLC 5/01)			solo 0,01
		base tempi (SLC 5/02, SLC 5/03, SLC 5/04, MicroLogix 1000 controllolers)			0,01 o 1,00
		preset			0–32.767
		accumul.			0–32.767

② Supportata solo dai processori SLC 5/03 OS302 e SLC 5/04 OS401.

⑦ Supportata solo dai processori SLC 5/02, SLC 5/03 e SLC 5/04.

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
TON	Timer ritardato all'eccitazione	timer	diretto	T	nessuno
		base tempi (SLC 5/01)			solo 0,01
		base tempi (SLC 5/02, SLC 5/03, SLC 5/04, MicroLogix 1000 controllolers)			0,01 o 1,00
		preset			0–32.767
		accumul.			0–32.767
XIC	Esamina se chiuso	sorgente bit	diretto, indiretto	O, I, S, B, T, C, R, N, A, ST, M	nessuno
XIO	Esamina se aperto	sorgente bit	diretto, indiretto	O, I, S, B, T, C, R, N, A, ST, M	nessuno
XOR	OR esclusivo	address A	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		address B	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	–32.768–32.767
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, A, ST, M	nessuno
XPY②	X alla potenza di Y	sorgente A	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max

Istruzione	Descrizione	Parametro di istruzione	Modalità di indirizzamento valida	Tipi di file validi	valori immediati
		sorgente B	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	–32.768–32.767 f-min–f-max
		destinazione	diretto, diretto indicizzato indiretto, indiretto indicizzato	O, I, S, B, T, C, R, N, F, A, ST, M	nessuno

② Supportata solo dai processori SLC 5/03 OS302 e SLC 5/04 OS401.

F Organizzazione ed indirizzamento dei file di dati

Questo capitolo tratta i seguenti argomenti:

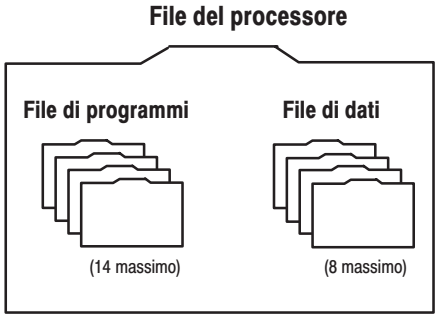
- organizzazione ed indirizzamento dei file di dati
- definizione dell'indirizzamento indicizzato
- definizione dell'indirizzamento indiretto (processori SLC 5/03 OS302 e SLC 5/04 OS401)
- indirizzamento delle istruzioni di file (tramite l'indicatore #)
- costanti numeriche
- file M0-M1, file G (processori SLC 5/02, SLC 5/03 e SLC 5/04 con moduli I/O speciali)

Organizzazione dei file

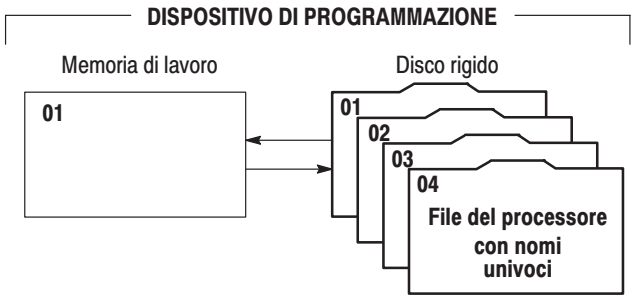
Il processore permette il controllo tramite l'uso di un programma che create e che si chiama file del processore. Questo file contiene altri file che dividono il vostro programma in parti più gestibili.

Panoramica dei file del processore

La maggior parte delle operazioni che effettuate con il software coinvolge il file del processore ed i due componenti creati con esso: file di programmi e file di dati.



Il dispositivo di programmazione memorizza i file del processore su *disco rigido (o dischetti)*. Il monitoraggio e la modifica dei file del processore vengono fatti nella *memoria di lavoro* del commputer. Dopo aver selezionato un file da disco ed averlo modificato, *salvate* il file sul disco rigido, sostituendo la versione originale su disco con la versione modificata. Il disco rigido è il posto raccomandato per un file del processore.



I file del processore sono creati in modalità offline con il software. Questi file sono poi ripristinati (caricati) sul processore per il funzionamento online.

File di programma

I file di programma contengono le informazioni sul controllore, il programma ladder principale, le subroutine di interrupt ed i programmi di subroutine. Questi file sono:

- **Programma di sistema** (file 0) – Questo file contiene varie informazioni relative al sistema ed informazioni programmate dall'utente come il tipo di processore, la configurazione I/O, il nome del file del processore e la parola d'ordine.
- **Riservato** (file 1) – Questo file è riservato.
- **Programma ladder principale** (file 2) – Questo file contiene istruzioni programmate dall'utente che definiscono il modo in cui deve operare il controllore.
- **Programma ladder di subroutine** (file 3-255) – Questi file sono creati dall'utente e vi si ha accesso tramite le istruzioni che risiedono nel file del programma ladder principale.

I seguenti file di programma sono specifici per i controllori MicroLogix 1000:

- **Routine di gestione errori dell'utente** (file 3) – Questo file viene eseguito quando si verifica un errore risolvibile.
- **Interrupt del contatore ad alta velocità** (file 4) – Questo file viene eseguito quando si verifica un HSC. Può essere usato anche per un programma ladder di subroutine.
- **Interrupt temporizzato selezionabile** (file 5) – .Questo file viene eseguito quando si verifica un STI. Può essere usato anche per un programma ladder di subroutine.
- **Programma ladder di subroutine** (file 6 – 15) – Questi sono usati secondo le istruzioni di subroutine che risiedono nel file di programmi ladder o in altri file di subroutine.

File di dati

I file di dati contengono le informazioni di stato associate all'I/O esterno ed altre istruzioni che usate nei file di programmi ladder di subroutine. Inoltre, questi file memorizzano informazioni sul funzionamento del processore. Potete usare i file anche per memorizzare "ricette" e guardare tabelle se necessario.

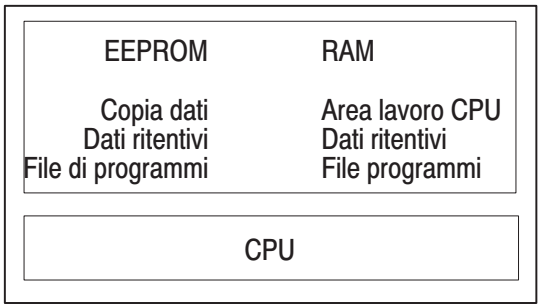
Questi file sono organizzati dal tipo di dati che contengono. I tipi di file sono:

- **Uscita** (file 0) – Memorizza lo stato dei morsetti di uscita del controllore.
- **Ingresso** (file 1) – Memorizza lo stato dei morsetti di ingresso del controllore.

- **Stato** (file 2) – Questo file memorizza le informazioni sul funzionamento del controllore. Questo file è utile per risolvere i problemi del controllore ed il funzionamento del programma.
- **Bit** (file 3) – Si usa questo file per memorizzare la logica a relè interna.
- **Timer** (file 4) – Questo file memorizza i valori di accumulatori e prestabiliti ed i bit di stato.
- **Contatore** (file 5) – Questo file memorizza i valori di accumulatori e prestabiliti ed i bit di stato.
- **Controllo** (file 6) – Questo file memorizza la lunghezza, la posizione del puntatore ed i bit di stato per istruzioni specifiche come i registri ed i sequenziatori.
- **Interi** (file 7) – Si usa questo file per memorizzare valori numerici o informazioni a bit.
- **Virgola mobile** (file 8) – Questo file memorizza numeri singoli a 32 bit di precisione . Funzione con i processori SLC 5/03 OS301, OS302 e SLC 5/04.

Modo in cui si memorizzano e si accede ai file del processore

Il controllore programmabile MicroLogix 1000 utilizza due dispositivi per memorizzare i file del processore: RAM ed EEPROM. La RAM offre una memorizzazione ad accesso facile (cioè, i suoi dati si perdono allo spegnimento), mentre la EEPROM offre memorizzazione a lungo termine (cioè, i dati non si perdono allo spegnimento). Il diagramma seguente indica il modo in cui la memoria viene allocata nel processore del microcontrollore.

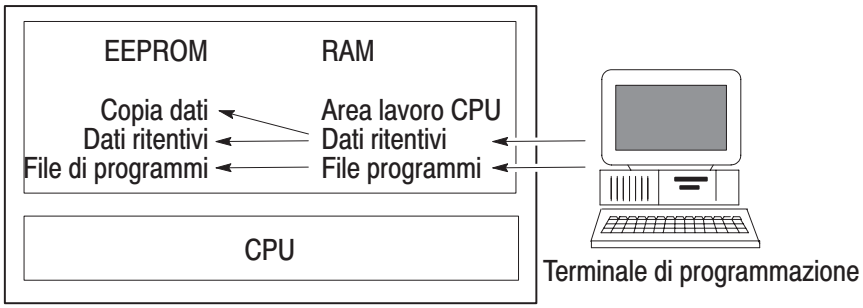


Il dispositivo di memoria usato dipende dall'operazione che si sta effettuando. Questa sezione descrive il modo in cui la memoria viene caricata ed il modo in cui vi si accede durante le seguenti operazioni:

- caricamento
- funzionamento normale
- spegnimento
- accensione

Caricamento

Quando il file del processore viene caricato nel microcontrollore, viene memorizzato dapprima nella RAM volatile. Successivamente viene trasferito all'EEPROM non volatile dove viene memorizzato come copia dati e come dati ritentivi.

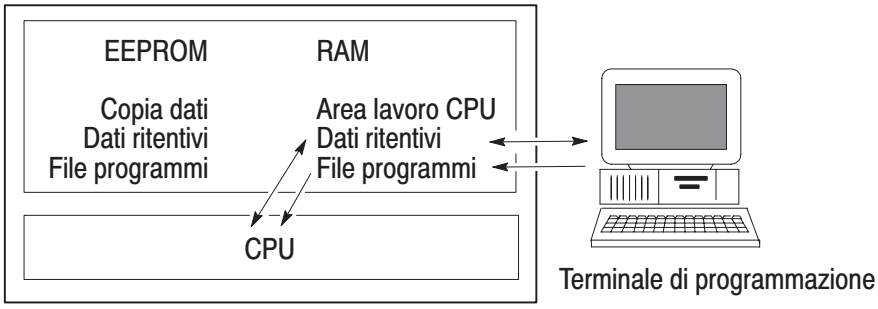


Nota *Se volete essere sicuri che la copia dei dati sia la stessa per ogni microcontrollore che usate, salvate il programma su disco prima di caricarlo su un microcontrollore.*

Funzionamento normale

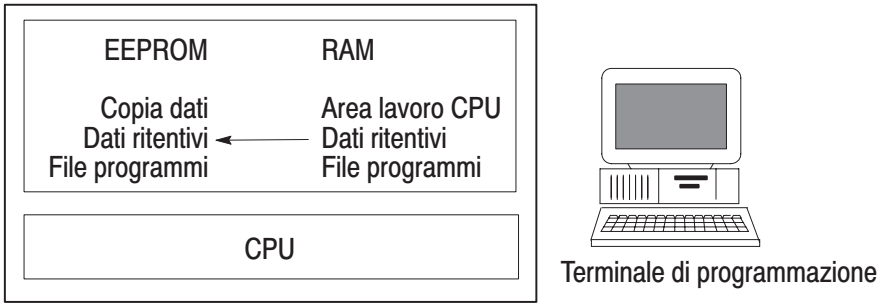
Durante il funzionamento normale sia il microcontrollore che il personal computer possono accedere ai file del processore memorizzati nella RAM. Le modifiche ai dati ritentivi che si verificano a causa dell'esecuzione del programma o i comandi di programmazione influenzano solo i dati retentivi nella RAM.

I file di programma non si modificano mai durante il funzionamento normale. Tuttavia, sia la CPU che il terminale di programmazione possono leggere i file di programma memorizzati nella RAM.



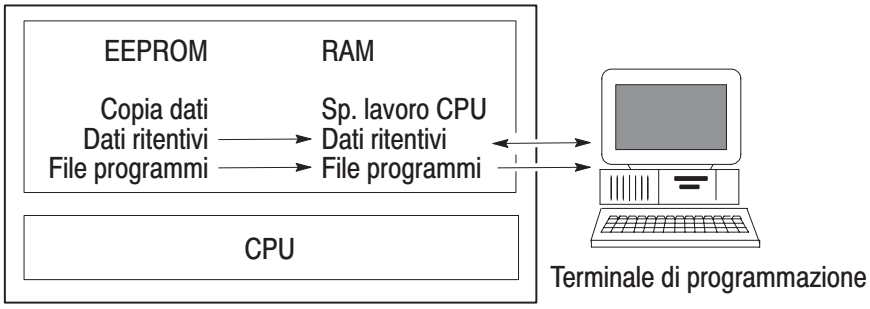
Spegnimento

In caso di spegnimento solo i dati ritentivi sono trasferiti dalla RAM alla EEPROM. (I file di programma non hanno bisogno di essere salvati nella EEPROM in quanto non possono essere modificati durante il funzionamento normale). Se per qualche ragione si perde l'alimentazione prima che i dati ritentivi siano salvati nella EEPROM, i dati ritentivi vanno persi. Questo può verificarsi a causa di un azzeramento inaspettato o di un problema all'hardware.

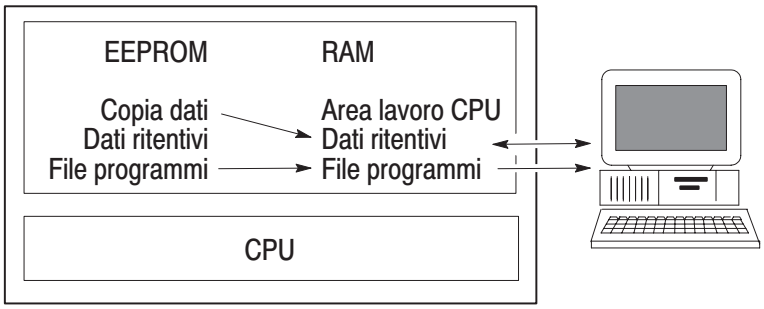


Accensione

Durante l'accensione il microcontrollore trasferisce i file i programma da EEPROM a RAM. Anche i dati ritentivi sono trasferiti su RAM, ammesso che non siano stati persi durante lo spegnimento ed inizia il funzionamento normale.



Se i dati ritentivi sono andati persi durante lo spegnimento, la copia dei dati viene trasferita dall'EEPROM su RAM ed usata come dati ritentivi. Inoltre, viene impostato il bit del file di stato S2:5/8 (dati ritentivi persi) e si verifica un errore grave rimediabile quando si passa in esecuzione.



Indirizzamento dei file di dati

Ai fini dell'indirizzamento, ogni tipo di file dati viene identificato da una lettera (identificatore) ed un numero di file.

I numeri di file da 0 a 7 sono i file predefiniti che processori compatti, SLC 5/01, SLC 5/02 e SLC 5/03 OS300 e i controllori MicroLogix 1000 creano per voi. Il numero di file 8 vale solo per i processori SLC 5/03 OS301, OS302 e SLC 5/04 OS400, OS401. Se avete bisogno di ulteriore memoria, potete creare i file specificando l'identificatore corrispondente ed un numero di file da 9 a 255. Fate riferimento alle tabelle di cui sotto:

Tipi, identificatori e numeri di file di dati (file di dati nella memoria del processore)

Tipo di file	Identificatore	Numero di file
Uscita	O	0
Ingresso	I	1
Stato	S	2
Bit	B	3
Timer	T	4
Contatore	C	5
Controllo	R	6
Interi	N	7
Virg. mobile	F	8

File definiti dall'utente		
Tipo di file	Identificatore	Numero di file
Bit	B	9–255
Timer	T	
Contatore	C	
Controllo	R	
Interi	N	
Virg. mobile	F	
Stringa	St	
ASCII	A	

Nota *I tipi di file a virgola mobile, a stringa ed ASCII sono disponibili solo usando processori SLC 5/03 OS301, OS302 e SLC 5/04 OS400, OS401.*

Definizione degli indirizzi logici

Gli indirizzi logici alle istruzioni si assegnano partendo dal livello maggiore (elemento) fino a quello minore (bit). La tabella seguente riporta degli esempi di indirizzamento.

Per definire l'indirizzo di:	Usate questi parametri:[1]
una parola in un file di interi	N 7 : 2 Tipo file Numero file Delimitatore file Numero parola
una parola in un file di strutture (es., un file di timer)	T 4 : 7 . ACC Tipo file Numero file Delimitatore file Numero struttura Delimitatore bit Parola
un bit in un file di interi	N 7 : 2 / 5 Tipo file Numero file Delimitatore file Numero parola Delimitatore bit Numero bit
un bit in un file di bit	B 3 / 31 Tipo file Numero file Delimitatore bit Numero bit I file binari sono file continui e pertanto potete indirizzarli in due modi; per parola e bit o per bit solamente.
un bit in un file di strutture (es., un file di controllo)	R 6 : 7 / D N Tipo file Numero file Delimitatore file Numero struttura Delimitatore bit Mnemonico

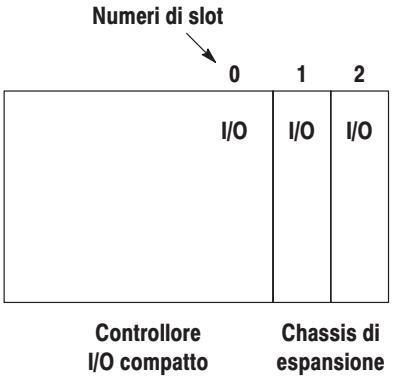
[1] Alcuni dispositivi di programmazione supportano un indirizzamento corto, che consente di eliminare dall'indirizzo il numero di file ed il delimintatore di file. Consultate il manuale per l'utente del dispositivo di programmazione per informazioni sulle capacità di indirizzamento. (Ad esempio: N7:2 = N2; T4:12.ACC = T12.ACC; B3:2/12 =B2/12)

Potete usare l'indirizzo al livello di bit anche con mnemonici per tipi di dati come timer, contatore o controllo. I mnemonici disponibili dipendono dal tipo di dati.

Indirizzamento I/O per un controllore I/O compatto

Nella figura che segue, un controllore I/O compatto ha 24 ingressi e 16 uscite; è stato aggiunto uno chassis di espansione. Lo slot 1 dello chassis contiene un modulo con 6 ingressi e 6 uscite; lo slot 2 contiene un modulo con 8 uscite.

La figura che segue mostra la disposizione delle uscite e degli ingressi nei file dati 0 e 1. Per questi file, le dimensioni degli elementi sono sempre di 1 parola.



Slot	Ingressi	Uscite
0	24	16
1	6	6
2	Nessuno	8

File dati 0 - Immagine delle uscite

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Uscite slot 0 (0-15)												X					O:0
Uscite slot 1 (0-5)	ERRATO																O:1
Uscite slot 2 (0-7)	ERRATO								X								O:2

File dati 1 - Immagine degli ingressi

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Ingressi slot 0 (0-15)	X																I:0
Ingressi slot 0 (16-23)	ERRATO								X								I:0.1
Ingressi slot 1 (0-5)	ERRATO											X					I:1

X = Vedere esempi nella pagina seguente.

La tabella della pagina seguente illustra il formato di indirizzamento per le uscite e gli ingressi. Notate che il formato specifica **e** come numero di slot e **s** come numero di parola. In caso di istruzioni di file, fate riferimento all'elemento come **e . s** (slot e parola), insieme.

Assegnate gli indirizzi I/O ai controllori I/O compatti come riportato nella seguente tabella:

Formato	Spiegazione		
O:e.s/b I:e.s/b	**O**	Uscita	
	I	Ingresso	
	:	Deliminatore di elementi	
	e	N. di slot (decimale)	Controllore I/O compatto: 0
			Slot sinistro dello chassis di espansione: 1 Slot destro dello chassis di espansione: 2
	.	Deliminatore di parole. Richiesto se si rende necessario un numero di parola come annotato di seguito.	
	s	N. di parola	Richiesto se il numero di ingressi o uscite è maggiore di 16 per lo slot. Gamma: 0- 255 (la gamma prevede schede speciali a parole multiple)
	/	Delimitatore di bit	
	b	N. di terminale	Ingressi: 0- 15 (o da 0 a 23, slot 0) Uscite: 0- 15

Esempi (applicabili al controllore illustrato a pagina F–10):

O:0/4	Uscita 4 del controllore (slot 0)
O:2/7	Uscita 7, slot 2 dello chassis di espansione
I:1/4	Ingresso 4, slot 1 dello chassis di espansione
I:0/15	Ingresso 15 del controllore (slot 0)
I:0.1/7	Ingresso 23 del controllore (bit 07, parola 1 dello slot 0)

Metodo alternativo di indirizzamento dei punti I/O 1da 16 in su: come indicato sopra, l'indirizzo **I:0.1/7** vale per il punto di ingresso 23 dello slot 0; potete indirizzare questo punto anche come **I:0/23**.

Indirizzi di parole:

O:1	Parola di uscita 0, slot 1
I:0	Parola di ingresso 0, slot 0
I:0.1	Parola di ingresso 1, slot 0

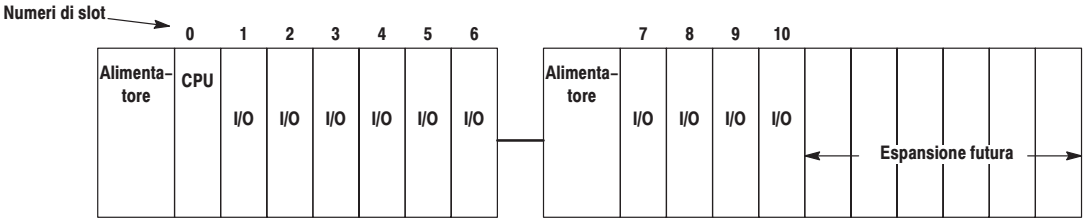
Valori predefiniti: il vostro dispositivo di programmazione visualizza un indirizzo più formale; ad esempio, quando assegnate l'indirizzo **I:1/4**, il dispositivo di programmazione lo mostra come **I:1.0/4** (file di ingresso, slot 1, parola 0, punto 4).

Indirizzamento I/O per un controllore modulare

Con controllori modulari, il numero di slot 0 viene riservato per il modulo del processore (CPU). Lo slot 0 è sbagliato come slot I/O.

La tabella che segue riporta la configurazione di un controllore modulare composta da uno chassis a 7 slot interconnesso con uno chassis a 10 slot. Lo slot 0 contiene la CPU. Gli slot da 1 a 10 contengono i moduli I/O; i restanti slot vengono tenuti per espansioni I/O future.

La figura indica il numero di ingressi e di uscite in ciascuno slot e mostra la disposizione degli stessi nei file di dati. Per questi file, le dimensioni degli elementi sono sempre di 1 parola.



Controllore modulare che utilizza uno chassis a 7 slot interconnesso con uno chassis a 10 slot.

Slot	Ingressi	Uscite
1	6	6
2	32	Nessuno
3	Nessuno	16
4	8	8
5	Nessuno	32
6	16	Nessuno
7	16	Nessuno
8	8	Nessuno
9	Nessuno	16
10	Nessuno	16

File di dati 0 – Immagine delle uscite

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Uscite slot 0 (0-5)	ERRATO																O:1
Uscite slot 3 (0-15)	X																O:3
Uscite slot 4 (0-7)	ERRATO																O:4
Slot 5, uscite parola 0 (0-15)																X	O:5
Slot 5, uscite parola 1 (0-15)																	O:5.1
Uscite slot 9 (0-15)																	O:9
Uscite slot 10 (0-15)					X												O:10

File di dati 1 – Immagine degli ingressi

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Ingressi slot 1 (0-5)	ERRATO																I:1
Slot 2, ingressi parola 0 (0-15)																	I:2
Slot 2, ingressi parola 1 (0-15)													X				I:2.1
Ingressi slot 4 (0-7)	ERRATO																I:4
Ingressi slot 6 (0-15)																	I:6
Ingressi slot 7 (0-15)								X									I:7
Ingressi slot 8 (0-7)	ERRATO																I:8

X = Vedere esempi nella pagina seguente.

Definizione degli indirizzi indicizzati

Il simbolo dell'indirizzo indicizzato è il carattere # . Ponete il carattere # immediatamente prima dell'identificatore di tipo di file in un indirizzo logico. Nel programma ladder potete usare più di un indirizzo indicizzato.

Immettete il valore di offset nella parola 24 del file di stato (S:24). Tutte le istruzioni indicizzate usano la stessa parola S:24 per memorizzare il valore di offset. Il processore inizia ad operare dall'indirizzo base più l'offset. Potete manipolare il valore di offset nella logica ladder prima dell'utilizzo di ciascun indirizzo indicizzato.

Quando definite gli indirizzi indicizzati (positivi o negativi) procedete come segue:

- Accertatevi che il valore dell'indice (positivo o negativo) non porti l'indirizzo indicizzato a superare i limiti del tipo di file.
- Quando un'istruzione usa più di due indirizzi indicizzati, il processore usa lo stesso valore di indice per ogni indirizzo indicizzato.
- Impostate la parola indice sul valore di offset che volete, immediatamente prima di abilitare un'istruzione che usa un indirizzo indicizzato.

Le istruzioni con un segno # in un indirizzo manipolano il valore di offset memorizzato in S:24. Accertatevi di monitorare o di caricare il valore di offset che volete prima di usare un indirizzo indicizzato, altrimenti si potrebbe verificare un funzionamento inaspettato della macchina con danni possibili alle apparecchiature e/o infortuni al personale.

Esempio di indirizzamento indicizzato

Il seguente esempio di Spostamento mascherato (MVM) fa uso di un indirizzo indicizzato nell'indirizzo di sorgente e di destinazione. Se il valore di offset è 10 (memorizzato in S:24), il processore manipola i dati memorizzati all'indirizzo base più l'offset.

```
MVM
SPOST  MASCHERATO
Sorgente    #N7:10
                 0
Maschera      0033

Destinazione#N7:50
                 0
```

In questo esempio il processore utilizza i seguenti indirizzi:

Valore:	Indirizzo di base:	Valore di offset in S:24	Indirizzo di offset:
Sorgente	N7:10	10	N7:20
Destinazione	N7:50	10	N7:60

Solo SLC 5/03 OS301 e SLC 5/04 OS400 — Se l'indirizzo indicizzato è un file di dati a virgola mobile (F8:), il valore di offset dell'indice in S:24 è l'offset in elementi. Se l'indirizzo indicizzato è un file di dati stringa (ST) il valore di offset dell'indice in S:24 è l'offset in subelementi. Questo impedisce di oltrepassare i confini degli elementi stringa.

Notate che le istruzioni di file (ad esempio, SQO, COP, LFL) quando girano sovrascrivono S:24. Per questo motivo, dovete assicurarvi che il registro indice sia caricato con il valore voluto prima dell'esecuzione di un'istruzione indicizzata che segue un'istruzione di file.

Creazione di dati per gli indirizzi indicizzati

Le tabelle dati non vengono automaticamente estese per dare spazio ad indirizzi indicizzati. Dovete creare questi dati con la funzione della mappa di memoria. Nell'esempio sulla pagina precedente, devono essere assegnate le parole di dati da N7:3 a N7:12 e da N11:6 a N11:15. Altrimenti, si verifica una condizione di sovrascrittura non voluta o di errore grave.

Superamento dei confini del file

Un valore di offset può estendere l'intervento su un indirizzo fuori dai confini del file di dati. Potete permettere o meno il superamento dei confini del file. Se scegliete di non permetterne il superamento, si verifica un errore di tempo di esecuzione se si sceglie un valore di offset che può provocare il superamento dei confini del file.

Solo per SLC 5/02 — Avete la possibilità di selezionare il superamento dei confini del file solo se non esistono indirizzi indicizzati nei file O: (uscita), I: (ingresso), o S: (stato). Questa selezione avviene al momento di salvare il programma. L'ordine dei file dall'inizio alla fine è il seguente:

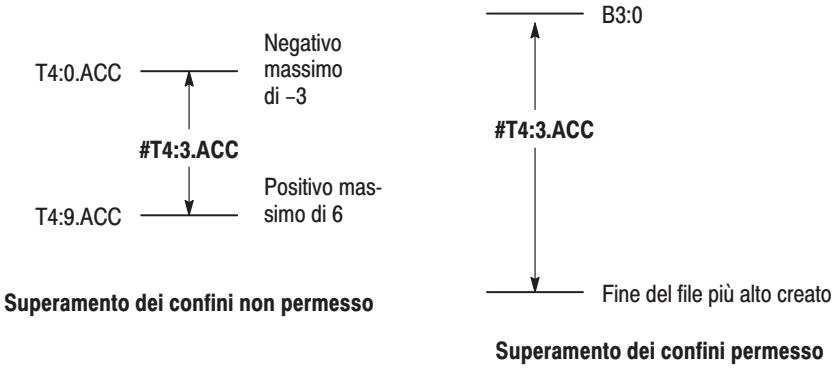
- **O0:, I1:, S2:, B3:, T4:, C5:, R6:, N7:, x9:, x10: . . .**
- x9: e x10: . . . sono file specifici dell'applicazione dove x può essere di tipo B, T, C, R, N.

Solo SLC 5/03 OS301 e SLC 5/04 OS400 — Quando viene specificato un file di dati stringa, all'indirizzamento indicizzato non è permesso oltrepassare il confine di un elemento stringa. Se usate un valore di offset che può provocare il superamento del confine di un elemento stringa, si verifica un errore di esecuzione.

Nota *Se un file è protetto in modo costante, l'indicizzazione del superamento dei confini del file non è permessa.*

Esempio

La figura sotto indica l'offset massimo per l'indirizzo di parola #T4:3.ACC in caso di permesso o meno del superamento dei confini del file.



Superamento dei confini del file non permesso: nell'esempio di cui sopra, l'elemento con il numero più alto nel file di dati del timer è T4:9. Questo significa che #T4:3.ACC può avere una deviazione negativa massima di -3 ed una positiva massima di 6.

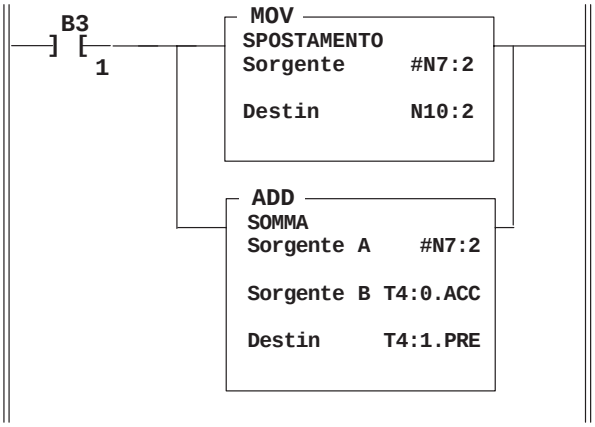
Superamento dei confini del file permesso: la deviazione negativa massima si estende fino all'inizio del file di dati 3. La deviazione positiva massima si estende fino alla fine del file con il numero più alto creato.

Monitoraggio degli indirizzi indicizzati

Il valore dell'indirizzo di offset non viene visualizzato quando monitorizzate un indirizzo indicizzato. Ad esempio, quando monitorizzate l'indirizzo indicizzato #N7:2, appare il valore all'indirizzo N7:2.

Esempio

Se la vostra applicazione richiede di controllare i dati indicizzati, vi consigliamo di utilizzare un'istruzione MOV per memorizzare il valore.



N10:2 contiene il valore dei dati sommati a T4:0.ACC.

Istruzioni di file

Il simbolo # viene richiesto anche per gli indirizzi nelle istruzioni di file. Gli indirizzi indicizzati utilizzati in queste istruzioni di file utilizzano la parola S:24 per memorizzare un valore di offset a completamento dell'istruzione di file. Fate riferimento alla pagina successiva per ottenere un elenco di istruzioni di file che utilizzano il simbolo # per l'indirizzamento.

ATTENZIONE: **le istruzioni di file manipolano il valore offset memorizzato nella parola S:24. Assicuratevi di caricare il valore di offset giusto in S:24 prima di utilizzare un indirizzo indicizzato che segua un'istruzione di file. Altrimenti, potrebbe verificarsi un funzionamento non previsto, risultante in danni personali e/o danni all'apparecchiatura.**

Effetti degli interrupt di programma sul registro indice S:24

Interrompendo il normale funzionamento del programma tramite la routine di gestione errori utente, o una STI o un interrupt di I/O, viene salvato il contenuto del registro indice S:24; quindi, quando il normale funzionamento riprende, il contenuto del registro indice S:24 viene ripristinato. Questo significa che se alterate il valore contenuto in S:24 in queste subroutine di interrupt, il sistema sovrascrive l'alterazione con il valore originale contenuto all'inizio della subroutine.

Definizione degli indirizzi indiretti

L'indirizzamento indiretto consente di scrivere programmi a logica ladder meno complessi e fa risparmiare spazio in memoria. Con processori SLC 5/03 OS302 e SLC 5/04 OS401, avete l'opzione di utilizzare indirizzi indiretti a livello di parola o di bit. Gli indirizzi di bit indiretti si basano sul tipo di indirizzo indiretto e sul tipo di istruzione di bit.

Usate l'indirizzamento indiretto per applicazioni come file in batch con indicizzazione in sequenza in un'operazione batch multipla. Ad esempio, al completamento di ciascuna operazione, lasciate che sia un valore accumulato di contatore a richiamare il file batch successivo, come:
N10, N11, N12,...N[C5:0.ACC].

Quando definite indirizzi indiretti, seguitei criteri riportati di seguito.

- Potete indirizzare indirettamente:
  - numero di file
  - numero di parola (elemento+sottoelemento)
  - numero di bit (in un file binario)
- L'indirizzo di sostituzione deve essere un qualsiasi indirizzo specificato a livello di parola.
- Immettete l'indirizzo di sostituzione tra parentesi [].

Esempi

Indirizzo valido	Variabile	Spiegazione
N7:[C5:7.ACC]	Numero di parola	Il numero di parola è il valore accunulato del contatore 7 nel file 5.
B3/[I:0.17]	Numero di bit	Il numero di bit viene memorizzato nella parola di ingresso 17.
N[N7:0]:[N9:1]	Numero di file e parola	Il numero di file viene memorizzato nell'indirizzo intero N7:0 e il numero di parola nell'indirizzo N9:1.
St10:[N7:0].1	Numero di elemento	Il numero di elemento viene memorizzato in N7:0.
I:[N7:0].1/1	Numero di slot	Il numero di slot viene memorizzato in N7:0.

Creazione di dati per indirizzi indiretti

Le tabelle dati non si espandono automaticamente per includere gli indirizzi indiretti; dovete creare i dati con la funzione di mappa di memoria.

Superamento dei confini di un file

Un valore di offset può estendere l'intervento su un indirizzo oltre i confini del file di dati. Potete consentire o meno il superamento di tali confini del file. Se scegliete di non consentirne il superamento, se usate un valore di offset che può portare il superamento si verifica un errore di tempo di esecuzione.

Monitoraggio degli indirizzi indiretti

Durante il monitoraggio di un indirizzo indiretto viene visualizzato un asterisco.

Indirizzamento di istruzioni di file – Uso dell'indicatore di file (#)

Le istruzioni di file impiegano file creati dall'utilizzatore. Questi file sono indirizzati con il segno #. Esse memorizzano un valore di offset nella parola S:24 (registro indice), proprio come con l'indirizzamento indicizzato discusso nell'ultima sezione.

COP	Copia file	**LFL**	(caricamento LIFO) *
FLL	Riepimento file	**LFU**	(scaricamento LIFO)*
BSL	Spostamento bit a sinistra	**SQO**	Uscita sequenziatore
BSR	Spostamento bit a destra	**SQC**	Confronto sequenziatore
FFL	(caricamento FIFO) *	**SQL**	Caricamento sequenziatore
FFU	(scaricamento FIFO)*		

* Disponibile nei processori SLC 5/02, SLC 5/03 e SLC 5/04.

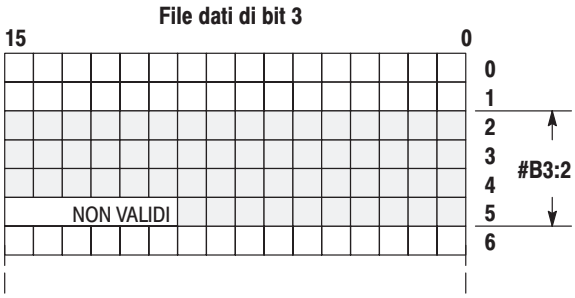
Se state usando delle istruzioni di file ed anche un indirizzamento indicizzato, accertatevi di monitorare e/o caricare il valore di offset corretto prima di usare un indirizzo indicizzato. In caso contrario, si può verificare un funzionamento imprevedibile con possibili infortuni alle persone e/o danni alle apparecchiature.

I seguenti paragrafi spiegano i file creati dall'utente che riguardano le istruzioni Spostamento bit, Sequenziatore, Copia file e Riempimento file.

Istruzioni di Spostamento bit

La figura che segue mostra un file definito dall'utente all'interno del file dati di bit 3. Per questo particolare file definito dall'utente, immettete i seguenti parametri durante la programmazione dell'istruzione:

L'indirizzo del gruppo di bit è **#B3:2**
La lunghezza è 58, immessa come parametro separato nell'istruzione di Spostamento bit.

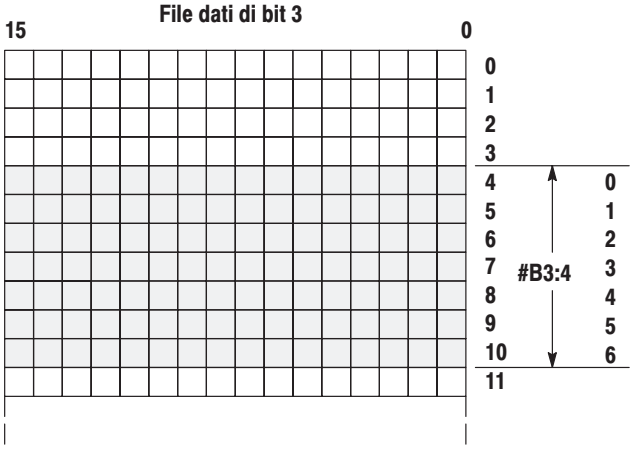


- **#B3:2** Indirizzo del gruppo di bit. Questo definisce il bit iniziale come 0 nell'elemento 2, file di dati 3.
- **58** Lunghezza del gruppo di bit, 58 bit. Notate che i bit "rimanenti" nell'elemento 5 non sono utilizzabili.

Potete programmare quanti gruppi di bit desiderate in un file di bit. Fate comunque attenzione che non si sovrappongano.

Istruzioni del sequenziatore

La figura seguente mostra un file definito dall'utente all'interno del file dati di bit 3. Per questo particolare file definito dall'utente, immettete i seguenti parametri durante la programmazione dell'istruzione:



L'indirizzo del file definito dall'utente è #B3:4.

La lunghezza del file è 6 elementi oltre l'indirizzo iniziale (elementi etichettati 0-6 nel diagramma).

- **#B3:4** Indirizzo del file. Questo definisce l'elemento iniziale come elemento 4, file di bit 3.
- **6** La lunghezza specificata del file, 6 elementi *oltre* l'indirizzo iniziale (totale di 7 elementi).

Potete utilizzare file di interi definiti dall'utente o file di bit con le istruzioni del sequenziatore, secondo l'applicazione. Potete programmare quanti file desiderate all'interno di un altro file. Tuttavia, assicuratevi che non si sovrappongano.

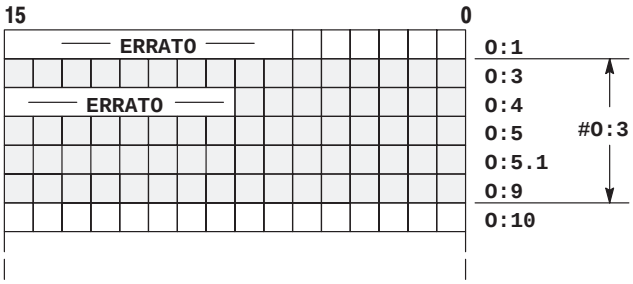
Istruzioni Copia file e Riempimento file

Queste istruzioni manipolano i file definiti dall'utente. I file vengono utilizzati come parametri sorgente o di destinazione nelle istruzioni Copia file o Riempimento file. I file possono essere di Uscita, di Ingresso, di Stato, di Bit, di Timer, di Contatori, di Controllo o di Interi. Due esempi vengono mostrati di seguito. Notate che la lunghezza del file è il numero di elementi specificato del file di destinazione; questo differisce dalla definizione della lunghezza per le istruzioni del sequenziatore (pagina precedente).

Il secondo esempio è un file definito dall'utente all'interno del file di dati 0, Immagine delle uscite. Utilizziamo questa particolare configurazione di file di dati per l'indirizzamento di I/O a pagina F–12. Il file in questo caso è lungo 5 elementi.

Notate che per il file di uscita (ed anche quello di entrata) un elemento è sempre una parola, a cui si fa riferimento come slot e parola presi insieme. Ad esempio, l'elemento **O:3.0** si riferisce al file di uscita, slot 3, parola 0. Questo si trasforma per default in **O:3**, dove la parola 0 è implicita.

File di dati 0 – Immagine delle uscite



Il file #O:3 di cui sopra è lungo 5 elementi: elementi 3, 4, 5, 1, 9

Costanti numeriche

Potete immettere costanti numeriche direttamente in molte istruzioni che programmate. La gamma di valori per la maggior parte delle istruzioni va da –32.768 fino a +32.767. Questi valori possono essere visualizzati o immessi in diverse radici. Le radici che possono essere *visualizzate* sono:

- Interi
- Binari
- ASCII
- Esadecimali

Quando si *immettono* i valori in un'istruzione o elemento della tabella dati, potete specificare la radice della vostra immissione usando l'operatore speciale "&". Le radici che possono essere usate per immettere i dati in un'istruzione o elemento della tabella dati sono:

- Interi (&N)
- Binari (&B)
- ASCII (&A)
- Esadecimali (&H)
- BCD (&D)
- Ottali (&O)

Le costanti numeriche vengono usate al posto degli elementi dei file di dati. Non possono essere manipolate dal programma dell'utente. Per cambiare il valore di una costante, dovete entrare nell'editor del programma offline.

File di dati M0 e M1 – Moduli I/O speciali

I file M0 e M1 sono file che risiedono solamente in moduli I/O speciali. Non esiste un'immagine per questi file nella memoria del processore; la loro applicazione dipende dalla funzione particolare del modulo I/O speciale . Per alcuni moduli, il file M0 viene considerato come un file di uscita del modulo, mentre M1 come un file di ingresso del modulo. In ogni caso, entrambi M0 e M1 vengono considerati file di lettura/scrittura dai processori SLC 5/02, SLC 5/03 e SLC 5/04.

I file M0 e M1 possono essere indirizzati nel programma ladder e su di essi può agire il modulo I/O speciale, indipendentemente dalla scansione del processore. È importante che teniate presente quanto segue nella creazione e nell'applicazione della logica a ladder:

Nota *Durante la scansione del processore, i dati di M0 e M1 possono essere cambiati dal processore secondo le istruzioni del diagramma ladder che indirizza i file M0 e M1. Durante la stessa scansione, il modulo I/O speciale può cambiare i dati M0 e M1,* ***indipendentemente*** *dalla logica del ramo applicata durante la scansione.*

Indirizzamento dei file M0-M1

Il formato di indirizzamento per i file M0 e M1 è il seguente:

Mf:e.s/b

Dove
M = modulo
f = tipo di file (0 o 1)
e = slot (1-30)
s = parola (da 0 a un massimo fornito dal modulo)
b = bit (0-15)

Limitazioni all'utilizzo degli indirizzi dei file di dati M0-M1

Gli indirizzi dei file di dati M0 e M1 possono essere utilizzati in tutte le istruzioni eccetto l'istruzione OSR ed i parametri delle istruzioni di cui sotto:

Istruzione	Parametro (utilizza l'indicatore di file #)
BSL, BSR	File (gruppo di bit)
SQO, SQC, SQL	File (file sequenziatore)
LFL, LFU	LIFO (stack)
FFL, FFU	FIFO (stack)

Monitoraggio di indirizzi di bit

Processori SLC 5/02, SLC 5/03 e SLC 5/04 con il monitoraggio di M0 e M1 disabilitato

Quando controllate un programma ladder nella modalità esecuzione o prova, le seguenti istruzioni di bit, indirizzate ad un file M0 o M1, vengono indicate come false senza tenere conto del loro stato logico vero/falso effettivo.

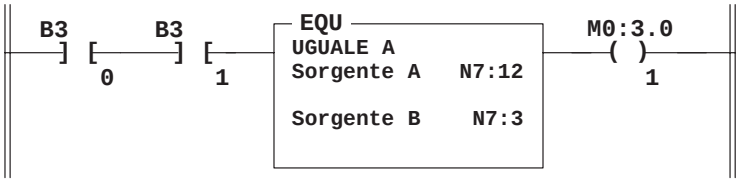
```
 Mf:e.s    Mf:e.s   Mf:e.s     Mf:e.s     Mf:e.s
──] [──   ──]/[──  ──( )────  ──(L)────  ──(U)────
     b         b        b          b          b

f = file (0 o 1)
```

Quando monitorizzate il programma ladder nella modalità esecuzione o prova, la visualizzazione APS o HHT non mostra queste istruzioni come vere quando il processore le valuta come tali.

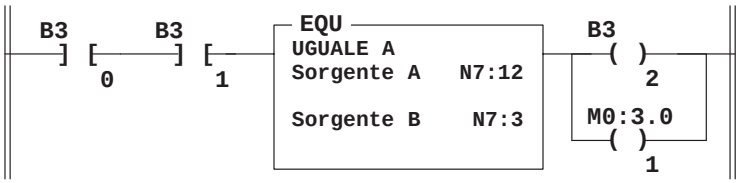
Processore SLC 5/03 e SLC 5/04 con il monitoraggio di M0 e M1 abilitato

Il processore SLC 5/03 e SLC 5/04 permette di controllare lo stato effettivo di ciascun indirizzo M0/M1 indirizzato (o tabella dati). L'evidenziazione appare normale se confrontata agli altri file del processore. La prestazione dell'SLC 5/03 risulterà influenzata in relazione alla quantità di riferimenti ai dati M0/M1 sullo schermo. Ad esempio, se il vostro schermo ha solamente un elemento M0/M1, la diminuzione sarà minima. Se lo schermo ha 69 elementi M0/M1, la diminuzione sarà significativa.

Se dovete mostrare lo stato del bit indirizzato di M0 o M1, potete trasferire lo stato ad un bit interno del processore. Questo viene illustrato di seguito, dove un bit interno del processore viene utilizzato per indicare lo stato di vero/falso di un ramo.



Questo ramo non mostra il vero stato del ramo poiché l'istruzione EQU viene sempre mostrata come vera e l'istruzione M0 sempre come falsa.

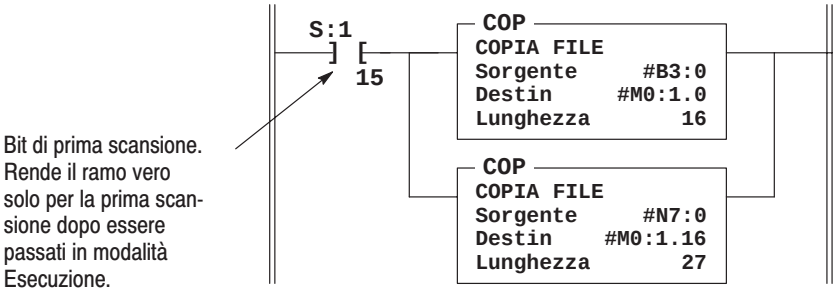


L'istruzione OTE B3/2 è stata aggiunta al ramo. Questa istruzione mostra lo stato vero o falso del ramo.

Trasferimento dati tra i file del processore ed i file M0 o M1

Come notato in precedenza, il processore non contiene un'immagine del file M0 o M1. Come risultato, dovete modificare e monitorizzare i dati dei file M0 e M1 attraverso istruzioni nel programma ladder. Ad esempio, potete copiare un blocco di dati da un file di dati del processore ad un file di dati di M0 e M1 o viceversa, utilizzando l'istruzione COP nel programma ladder.

Le istruzioni COP di cui sotto copiano i dati da un file di bit e da un file di interi del processore in un file M0. Supponiamo che i dati siano delle informazioni di configurazione che incidano sul funzionamento del modulo di I/O speciale.



L'istruzione COP che segue copia i dati da un file di dati M1 ad un file di interi. Questa tecnica viene utilizzata per monitorizzare il contenuto di un file di dati M0 o M1 indirettamente, in un file di dati del processore.

```
COP
COPIA FILE
Sorgente    #M1:4.3
Destin       #N10:0
Lunghezza         6
```

Tempo di accesso

Durante la scansione del programma, il processore deve accedere alla scheda I/O speciale per leggere o scrivere i dati M0 e M1. Questo tempo di accesso deve essere aggiunto al tempo di esecuzione di ciascuna istruzione che faccia riferimento ai dati M0 e M1. Fate riferimento all'appendice B in questo manuale per i tempi di accesso e per un esempio.

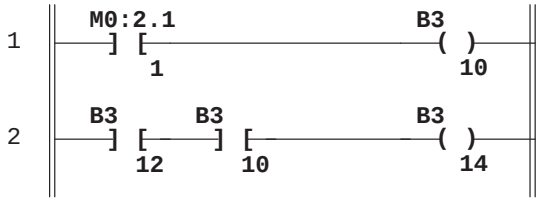
Minimizzazione del tempo di scansione

Potete tenere il tempo di scansione del processore ad un minimo facendo economia sull'utilizzo delle istruzioni che indirizzano i file M0 e M1. Ad esempio, l'istruzione XIC M0:2.1/1 viene utilizzata nei rami 1 e 2 della figura di cui sotto, aggiungendo circa 2ms al tempo di scansione se state utilizzando un processore Serie B.

```
1  M0:2.1                    B3
  ---] [-----------------------( )---
      1                        10

2  B3        M0:2.1          B3
  ---] [-----] [-------------( )---
     12        1              14
```

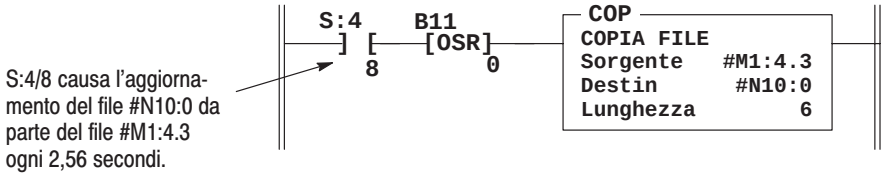
Le istruzioni XIC nei rami 1 e 2 vengono indirizzate ai file di dati M0. Ciascuna istruzione aggiunge circa 1ms al tempo di scansione (processore Serie B).

Nei rami equivalenti della figura di cui sotto, l'istruzione XIC M0:2.1/1 viene utilizzata solo nel ramo 1, riducendo il tempo di scansione di circa 1ms.



Questi rami hanno un funzionamento equivalente a quelli della figura A sostituendo l'istruzione XIC B3/10 con l'istruzione XIC M0:2.1/1 nel ramo 2. Il tempo di scansione viene ridotto di circa 1ms (processore Serie B).

La seguente figura illustra un'altra tecnica di economia. L'istruzione COP indirizza un file M1, sommando circa 4,29ms al tempo di scansione se state utilizzando un processore di Serie B. L'economia nel tempo di scansione si realizza rendendo questo ramo vero solo periodicamente, come determinato dal bit di clock S:4/8 (i bit di clock sono discussi nell'appendice B di questo manuale) Un ramo come questo potrebbe essere utilizzato quando volete controllare il contenuto del file M1, ma non serve un monitoraggio continuo.



Cattura dei dati dei file M0-M1

I primi due diagrammi ladder nell'ultima sezione illustrano una tecnica che permette di catturare ed utilizzare i dati di M0 e M1 come sono in un particolare momento. Nella prima figura, il bit M0:2.1/1 potrebbe cambiare lo stato tra i rami 1 e 2. Questo potrebbe interferire con la logica applicata al ramo 2. La seconda figura evita il problema. Se il ramo 1 è vero, il bit B3/10 cattura queste informazioni e le pone nel ramo 2.

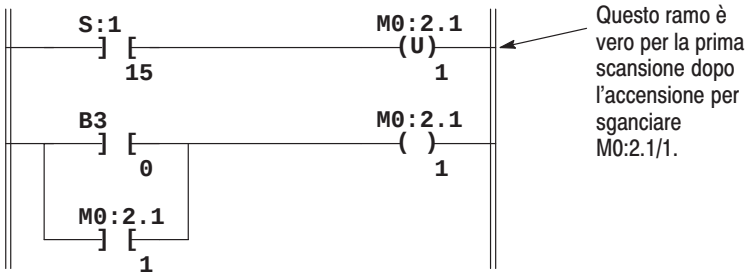
Nel secondo esempio dell'ultima sezione un'istruzione COP viene utilizzata per monitorizzare il contenuto di un file M1. Quando l'istruzione passa alla condizione vera, le 6 parole dei dati nel file #M1:4.3 vengono catturate come sono al momento e poste nel file #N10.0.

Moduli di I/O speciali con memoria ritentiva

Alcuni moduli di I/O speciali mantengono lo stato dei dati M0-M1 dopo lo spegnimento. Fate riferimento al manuale d'uso dei moduli I/O speciali. Questo significa che un'istruzione OTE avente un indirizzo M0 o M1 rimane su se allo spegnimento è su. Un ramo di "ritenuta" come mostrato di seguito non funziona come vorrebbe se l'istruzione OTE fosse non ritentiva alla perdita di alimentazione. Se il ramo è vero al momento dello spegnimento, l'istruzione OTE si aggancia invece di cadere; quando viene applicata di nuovo corrente, il ramo viene valutato come vero invece che falso.

ATTENZIONE: se utilizzato con un modulo I/O con uscite ritentive, questo ramo all'accensione potrebbe causare un avvio inaspettato

Potete arrivare ad un funzionamento non ritentivo sganciando l'uscita ritentiva con il bit di prima scansione all'accensione:



File di dati G – Moduli I/O speciali

Alcuni moduli I/O speciali utilizzano i file G (confiGurazione) (indicati nel manuale d'uso dei moduli I/O speciali). Questi file possono essere considerati l'equivalente software degli interruttori DIP.

Al contenuto dei file G si accede e si apportano modifiche offline sotto la funzione di Configurazione I/O. Non potete accedere ai file G sotto la funzione di Monitoraggio file. I dati immessi nel file G vengono passati al modulo I/O speciale quando caricate il file processore e passate alla modalità Esecuzione REM o a qualsiasi modalità di Prova REM.

La seguente figura illustra i tre formati dei dati di file G che potete selezionare. Gli indirizzi di parola cominciano con l'identificatore di file G ed il numero di slot che avete assegnato al modulo I/O speciale. In questo caso, il numero di slot è 1. Sono state create 16 parole (indirizzi da G1:0 a G1:15).

File G di 16 parole, slot I/O 1, formato decimale

indirizzo	0	1	2	3	4	5	6	7	8	9
G1:0	xxxx	0	0	0	0	0	0	0	0	0
G1:10	0	0	0	0	0	0				

File G di 16 parole, slot I/O 1, formato esadecimale/bcd

indirizzo	0	1	2	3	4	5	6	7	8	9
G1:0	xxxx	0000	0000	0000	0000	0000	0000	0000	0000	0000
G1:10	0000	0000	0000	0000	0000	0000				

File G di 16 parole, slot I/O 1, formato binario

indirizzo	15		dati	0
G1:0	xxxx	xxxx	xxxx	xxxx
G1:1	0000	0000	0000	0000
G1:2	0000	0000	0000	0000
G1:3	0000	0000	0000	0000
G1:4	0000	0000	0000	0000
G1:5	0000	0000	0000	0000
G1:6	0000	0000	0000	0000
G1:7	0000	0000	0000	0000
G1:8	0000	0000	0000	0000
G1:9	0000	0000	0000	0000
G1:10	0000	0000	0000	0000
G1:11	0000	0000	0000	0000
G1:12	0000	0000	0000	0000
G1:13	0000	0000	0000	0000
G1:14	0000	0000	0000	0000
G1:15	0000	0000	0000	0000

Modifica dei dati del file G

I dati nel file G devono essere modificati in accordo con l'applicazione ed i requisiti del modulo I/O speciale. Modificate i dati solamente offline sotto la funzione di Configurazione I/O. Con i formati decimale ed esadecimale/bcd, modificate i dati a livello di parola:

- G1:1 = 234 (formato decimale)
  G1:1 = 00EA (formato esadecimale/bcd)
- Con il formato binario, modificate i dati a livello di bit:
  G1/19 = 1

Nota *La parola 0 del file G viene configurata automaticamente dal processore secondo il tipo di modulo I/O speciale. La parola 0 non può essere modificata.*

G Sistemi numerici

Questa appendice:

- tratta dei numeri binari ed esadecimali
- spiega l'utilizzo di una maschera esadecimale per filtrare i dati in talune istruzioni di programmazione

Numeri binari

La memoria del processore memorizza numeri in formato binario a 16 bit. Come indicato nella figura di sotto, ciascuna posizione nel numero ha un valore decimale, cominciando da destra con 2^0 e terminando a sinistra con 2^{15}.

Ciascuna posizione nella memoria del processore può essere 0 o 1. 0 indica un valore 0; 1 indica il valore decimale della posizione. Il valore decimale equivalente del numero binario è la somma dei valori della posizione.

Valori decimali positivi

La posizione più a sinistra è sempre zero per i valori positivi. Come indicato nella figura, ciò limita il valore decimale positivo massimo a 32767. Tutte le posizioni sono 1 eccetto quella più a sinistra.

Altri esempi:

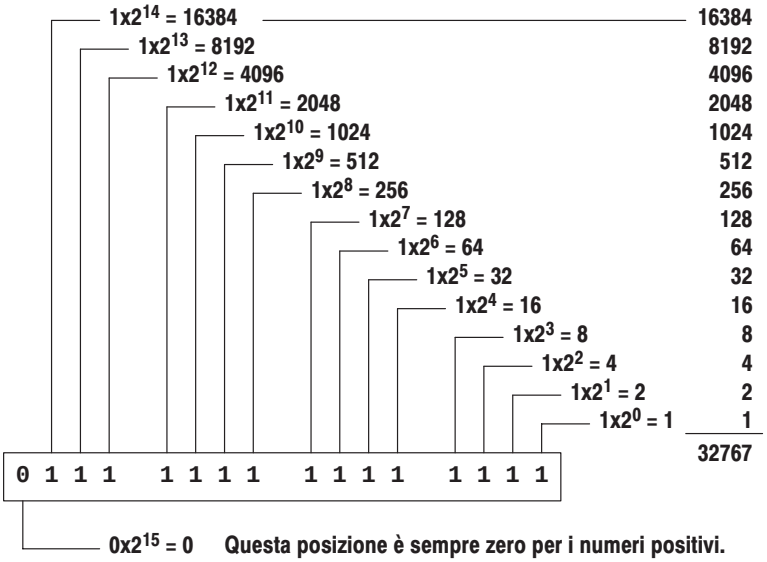
0000 1001 0000 1110 $= 2^{11}+2^8+2^3+2^2+2^1$

$= 2048+256+8+4+2 = 2318$

0010 0011 0010 1000 $= 2^{13}+2^9+2^8+2^5+2^3$

$= 8192+512+256+32+8$

$= 9000$



Valori decimali negativi

La notazione utilizzata è quella a complemento di due. La posizione più a sinistra è sempre 1 per i valori negativi. Il valore decimale equivalente al numero binario si ottiene sottraendo il valore della posizione più a sinistra, 32768, dalla somma dei valori delle altre posizioni. Nella figura che segue il valore è 32767 – 32768 = –1. Tutte le posizioni sono 1.

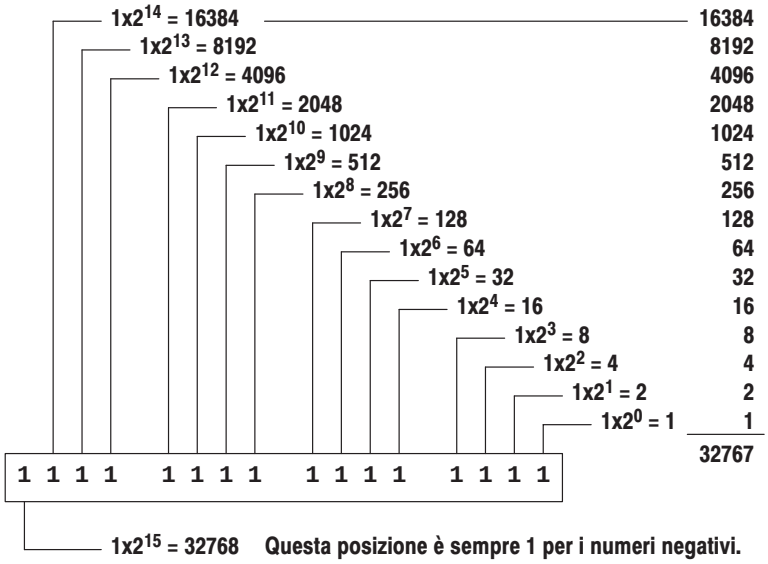
Un altro esempio:

1111 1000 0010 0011 =
$(2^{14}+2^{13}+2^{12}+2^{11}+2^{5}+2^{1}+2^{0}) - 2^{15} =$
(16384+8192+4096+2048+32+2+1) – 32768 =

30755 – 32768 = –2013.

Un metodo spesso più semplice di calcolare un valore è di individuare l'ultimo 1 nella stringa di numeri 1 partendo da sinistra e quindi sottrarre il suo valore dal totale delle posizioni alla sua destra. Per esempio,

1111 111<u>1 0001 1010</u> = $(2^{4}+2^{3}+2^{1}) - 2^{8}$ = (16+8+2) – 256 = –230.

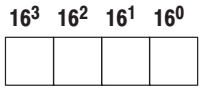

1x2^14 = 16384
1x2^13 = 8192
1x2^12 = 4096
1x2^11 = 2048
1x2^10 = 1024
1x2^9 = 512
1x2^8 = 256
1x2^7 = 128
1x2^6 = 64
1x2^5 = 32
1x2^4 = 16
1x2^3 = 8
1x2^2 = 4
1x2^1 = 2
1x2^0 = 1
16384
8192
4096
2048
1024
512
256
128
64
32
16
8
4
2
1
32767
1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1
1x2^15 = 32768 Questa posizione è sempre 1 per i numeri negativi.

Numeri esadecimali

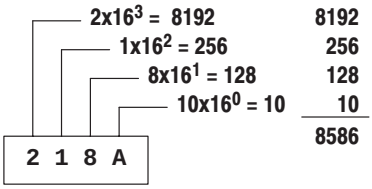
I numeri esadecimali utilizzano caratteri singoli con valori decimali equivalenti che vanno da 0 a 15:

HEX	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
Decimale	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15

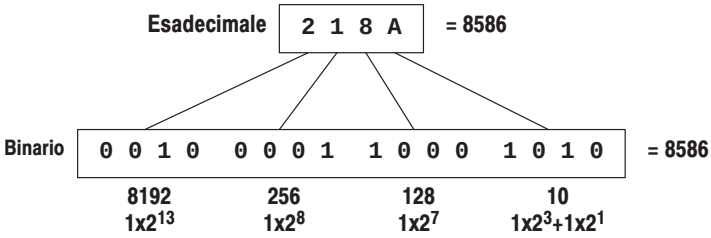
I valori di posizione dei numeri esadecimali sono potenze di 16 che cominciano da destra con 16^0:



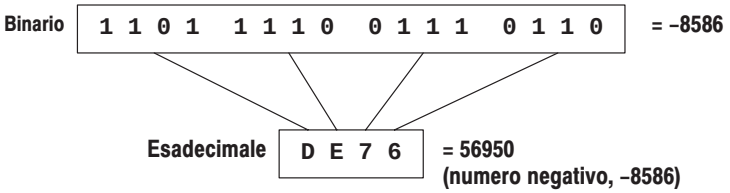
Esempio: il numero esadecimale 218A ha un equivalente decimale di 8586:



I numeri esadecimali e binari hanno la seguente equivalenza:



Esempio: nelle forme equivalenti binaria ed esadecimale, il numero decimale –8586 diventa:

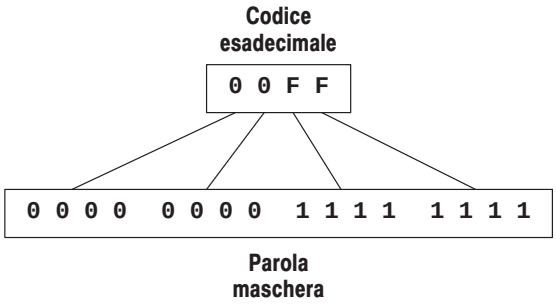


Il numero esadecimale DE76 = $13x16^3+14x16^2+7x16^1+6x16^0$ = 56950. Sappiamo che questo è un numero negativo, perché supera il valore positivo massimo di 32767. Per calcolarne il valore, sottraiamo 16^4 (la successiva potenza di 16) da 56950: 56950 – 65536 = –8586.

Maschera esadecimale

Si tratta di un codice a 4 caratteri immesso come parametro in SQO, SQC ed in altre istruzioni per impedire che queste agiscano su alcuni bit selezionati di una parola. I valori esadecimali vengono utilizzati nel loro equivalente binario, come indica la figura sottostante. La figura mostra anche un esempio di codice esadecimale e la corrispondente parola-maschera.

Val. esa	Varole binario
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001
A	1010
B	1011
C	1100
D	1101
E	1110
F	1111



I bit della parola maschera impostati (1) fanno passare i dati da una sorgente a una destinazione, i bit azzerati (0) non li trasmettono. Nell'esempio di cui sotto, i dati nei bit 0-7 della parola sorgente vengono fatti passare alla parola di destinazione. I dati nei bit 8-15 della parola sorgente non vengono fatti passare alla parola destinazione.

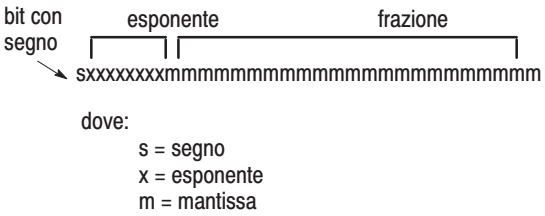
Parola sorgente	1 1 1 0 1 0 0 1 1 1 0 0 1 0 1 0
Parola maschera	0 0 0 0 0 0 0 0 1 1 1 1 1 1 1 1
Parola destinazione (inizialmente tutti i bit sono 0)	0 0 0 0 0 0 0 0 1 1 0 0 1 0 1 0

Aritmetica binaria a virgola mobile

I processori SLC 5/03 Serie B e SLC 5/04 supportano l'uso della virgola mobile. Usate la virgola mobile quando volete manipolare dei numeri fuori dalla gamma da –32768 a +32767 o per una risoluzione più precisa dell'unità. Ad esempio, 2,075. L'aritmetica a virgola mobile non supporta valori non normalizzati, Nan (non numerici) ed infiniti. La gamma valida per un numero a virgola mobile è ±3,402824 x 10^{38} fino a ±1,1754944 x 10^{-38}.

L'esempio che segue riporta la rappresentazione di un numero a virgola mobile usando lo standard IEEE 754 per la virgola mobile a singola precisione .

Segue la rappresentazione fisica dei 32 bit in un registro.



Durante la conversione in aritmentica a virgola mobile, devono verificarsi le seguenti condizioni.

1. Il bit di segno deve essere impostato. Se il numero è positivo, il bit di segno è 0 cioè disattivato. Se il bit di segno è negativo, è 1 o attivato.

2. L'esponente deve essere normalizzato. Fate questo aggiungendo *sempre* +127 all'esponente.

3. La mantissa deve essere normalizzata. Ad esempio, il valore binario di 1010,01 equivale a 1,01001

4. La frazione deve essere estratta dalla mantissa. Ad esempio, la parte frazionale di 1,01001 è 0,01001.

La rappresentazione in virgola mobile a 32 bit di 10,25 quivale a:

0 10000010 01001000000000000000000

H Esempi di programmi applicativi

Questa appendice ha lo scopo di illustrare le diverse istruzioni descritte in precedenza in questo manuale. I programmi con esempi applicativi includono:

- perforatrice per carta che usa la maggior parte delle istruzioni software
- sequenziatore a tempo che usa le istruzioni TON e SQO
- sequenziatore ad eventi che usa le istruzioni SQC e SQO
- circuito di accensione/spegnimento che usa istruzioni di base, di flusso di programma e di istruzioni orientate all'applicazione

A causa della varietà di utilizzi di queste informazioni, l'utente e coloro che sono responsabili dell'applicazione di queste informazioni devono accertarsi della conseguenza di ciascuna applicazione e uso del programma. In nessun caso la Allen-Bradley Company sarà responsabile o obbligata per danni indiretti o consequenziali risultanti dall'applicazione di queste informazioni.

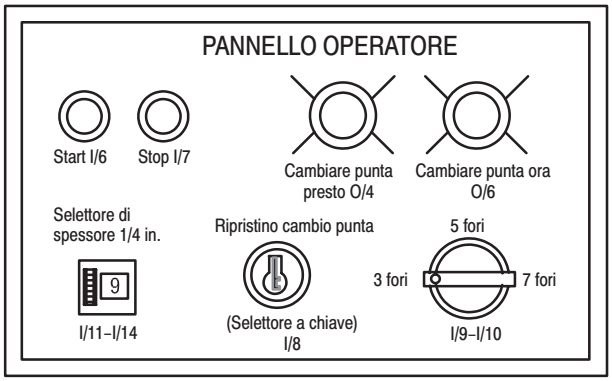
Le illustrazioni, i diagrammi e gli esempi riportati in questa appendice hanno il solo scopo di illustrare i principi del controllore ed alcuni dei metodi utilizzati per la loro applicazione. A causa dei molteplici requisiti associati con un'installazione particolare, la Allen-Bradley Company non può assumersi responsabilità o obblighi per l'uso effettivo basato sugli esempi le applicazioni qui illustrati.

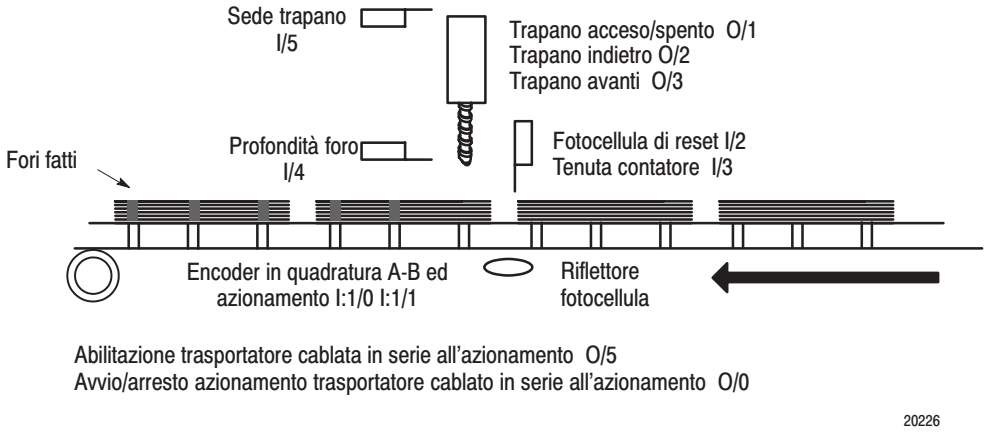
Esempio di perforatrice per carta

Per una spiegazione dettagliata su:

- istruzioni XIC, XIO, OTE, RES, OTU, OTL e OSR, fate riferimento al cap. 1.
- istruzioni EQU e GEQ, fate riferimento al capitolo 2.
- istruzioni CLR, ADD e SUB, fate riferimento al capitolo 3.
- istruzioni MOV e FRD, fate riferimento al capitolo 4.
- istruzioni JSR e RET, fate riferimento al capitolo 5.
- istruzioni INT e SQO, fate riferimento al capitolo 11.
- istruzioni HSC, HSL e RAC, fate riferimento al capitolo 7.

Questa macchina può perforare 3 disposizioni diverse di fori in manuali rilegati. Il programma rileva l'usura del trapano e segnala all'operatore di cambiare la punta. Se il segnale viene ignorato dall'operatore, la macchina si spegne.





Sommario delle operazioni della perforatrice per carta

I libri non forati vengono posti su un nastro che li trasporta verso un trapano a mandrino singolo. Ogni libro è trasportato dal nastro fin quando non raggiunge la prima posizione di foratura. Il nastro si arresta ed il trapano si abbassa ed effettua il primo foro; quindi si ritrae ed il nastro sposta il libro verso la seconda posizione di foratura. Il processo di foratura viene ripetuto fin quando non vengono eseguiti tutti i fori desiderati per libro.

Meccanismo di foratura

Quando l'operatore preme il pulsante di avvio il motore del trapano si accende. Quando il libro raggiunge la prima posizione di foratura, la subroutine del nastro imposta un bit di inizio della sequenza di foratura ed il trapano si abbassa verso il libro. Quando il trapano ha forato il libro, arriva a toccare un interruttore di fine corsa facendo scattare il meccanismo di fuoriuscita dal libro. Quando il trapano è completamente fuori dal libro, arriva a toccare un altro interruttore di fine corsa che segnala la posizione di riposo. Quando il trapano tocca il secondo interruttore di fine corsa, viene sganciato il bit di inizio della sequenza di foratura e pertanto il nastro sposta il libro verso la posizione di foratura successiva.

Funzionamento del nastro

Premendo il pulsante di avvio, il nastro sposta il libro in avanti. Non appena il primo libro si trova vicino al trapano, fa scattare un sensore a fotocellula. Questo indica alla macchina il bordo iniziale del libro. In base alla posizione del selettore, il nastro sposta il libro fin quando non raggiunge la prima posizione di foratura. Viene impostato il bit di inizio della sequenza di foratura e viene eseguito il primo foro. Il bit di inizio della sequenza di foratura viene sganciato ed il nastro sposta lo stesso libro verso la seconda posizione di foratura. Il processo di foratura viene ripetuto fin quando non vengono eseguiti tutti i fori desiderati per un libro. La macchina attende quindi che un altro libro interrompa il fascio della fotocellula ed il processo viene ripetuto. L'operatore può cambiare il numero di fori eseguiti agendo sul selettore.

Calcolo dei fori e messaggi di avviso

Il programma rileva il numero di fori eseguiti ed il numero di pollici di materiale forato facendo uso di un selettore rotativo; quest'ultimo viene impostato sullo spessore del libro in incrementi di 1/4 di pollice (se il libro è spesso mezzo pollice, l'operatore imposta il selettore rotativo su 6.) Dopo aver forato 25.000 pollici, si accende la spia Cambiare punta prest. Dopo aver forato 25.500 pollici, la spia Cambiare punta presto lampeggia. Dopo aver forato 26.000 pollici, si accende la spia Cambiare punta ora e la macchina si spegne. L'operatore cambia le punte del trapano e quindi ripristina il contatore interno di usura del trapano girando l'interruttore a chiave Ripristino cambio punta.

Programma ladder per perforatrice per carta

```
Ramo 2:0
Questi rami avviano il nastro quando si preme il pulsante di avvio.
Tuttavia, prima di avviare il nastro occorre soddisfare altre
condizioni, ossia: il trapano deve essere nella posizione di ritrazione
completa e la punta non deve risultare usurata. Questi rami arrestano il
nastro quando viene premuto il pulsante di arresto o quando il trapano
risulta usurato.
|   Pulsante  |Trapano      Pulsante  |cambia    |                  Aggancio   |
|   AVVIO     |ritirato LS  ARRESTO   |punta     |                  ESECUZIONE |
|                                     |ORA       |                  macchina   |
|     I:1.0      I:1.0        I:1.0      O:3.0                          B3:0   |
|-+----] [--------] [-----+----]/[--------]/[--------------------------( )-----|
| |       6          5    |       7          6                            0    |
| | Aggancio              |                                                      |
| | ESECUZIONE            |                                                      |
| | macchina              |                                                      |
| |     B3:0              |                                                      |
| +----] [----------------+                                                      |
|         0                                                                      |
Ramo 2:1
| Aggancio                                                    Motore       |
| ESECUZIONE                                                  trapano ON   |
| macchina                                                                 |
|     B3:0                                                      O:3.0      |
|----] [-----------------------------------------------+------------( )-----+-|
|       0                                              |              1    | |
|                                                      |       Arresto/avvio| |
|                                                      |       nastro       | |
|                                                      |                    | |
|                                                      |  B3:0     O:3.0    | |
|                                                      +--[OSR]-----(L)-----+ |
|                                                             1        0      |
Ramo 2:2
Arrestate il nastro se esiste una condizione che sgancia il bit “Aggancio
ESECUZIONE macchina”.
| Aggancio  |                                                 Arresto/avvio|
| ESECUZIONE|                                                 nastro       |
| macchina  |                                                              |
|     B3:0                                                        O:3.0    |
|----]/[-------------------------------------------------------------(U)-----|
|       0                                                            0    |
Ramo 2:3
Questo ramo richiama la subroutine di sequenza del trapano, che gestisce una
sequenza di funzionamento trapano e riavvia il nastro al completamento di tale
sequenza.
|                                                        +JSR---------------+ |
|-------------------------------------------------------|SALTO A SUBROUTINE+-|
|                                                        |Numero file SBR  6| |
|                                                        +------------------+ |
```

```
Ramo 2:4
Questo ramo richiama la subroutine che rileva il livello di usura sulla punta
in uso del trapano.
|                                                        +JSR---------------+ |
|-------------------------------------------------------+SALTO A SUBROUTINE+-|
|                                                        |Numero di file SBR 7| |
|                                                        +------------------+ |
Ramo 2:5
Nella subroutine DII (file 4) esiste una logica di inizializzazione che deve
essere eseguita prima del primo interrupt DII. Questo ramo consente così
l'inizializzazione di DII saltando alla subroutine DII quando il processore
passa alla modalità ESECUZIONE.
| Primo                                                                    |
| passo                                                                    |
|    S:1                                                 +JSR---------------+ |
|----] [-----------------------------------------------+SALTO A SUBROUTINE+-|
|      15                                                |Numero file SBR  4| |
|                                                        +------------------+ |
Ramo 2:6
|                                                                          |
|-------------------------------------+END+-------------------------------------|
|                                                                          |
```

IL FILE 3 NON HA RAMI

Ramo 4:0
Questo ramo azzera il sequenziatore di conteggio fori ogni volta che il processore passa alla modalità ESECUZIONE. Questo garantisce che il primo valore preimpostato venga caricato nel valore preimpostato DII ad ogni passaggio alla modalità ESECUZIONE.

```
|                           Primo                                 sequenz. di  |
|                           passo                                 preset       |
|                                                                 a 3 forir    |
| +INT--------------------+    S:1                                   R6:4     |
|-+SUBROUTINE DI INTERRUPT+----] [-----------------------------+---(RES)----+-|
| +-----------------------+      15                            |            | |
|                                                             | sequenz. di| |
|                                                             | preset     | |
|                                                             | a 5 fori   | |
|                                                             |     R6:5   | |
|                                                             +---(RES)----+ |
|                                                             |            | |
|                                                             | sequenz. di| |
|                                                             | preset     | |
|                                                             | a 7 fori   | |
|                                                             |     R6:6   | |
|                                                             +---(RES)----+ |
|                                                                            |
```

Ramo 4:1
Questo ramo indica a DII di rilevare la presenza di un libro presso la fotocellula e l’impulso dell’encoder. Intervenendo a queste due condizioni, DII conta gli impulsi quando è presente un libro, altrimento mantiene il numero di conteggi corrente. S:49 è il valore PRESTABILITO della DII.

```
|                                                        +MOV---------------+ |
|--------------------------------------------------------+SPOSTAMENTO       +-|
|                                                        |Sorgente         5| |
|                                                        |                  | |
|                                                        |Destin        S:49| |
|                                                        |                 0| |
|                                                        +------------------+ |
```

Ramo 4:2
Questo ramo tiene conto del numero di foro in esecuzione e carica il valore DII prestabilito corretto successivo in base al conteggio. Questo ramo è attivo solo quando il selettori fori è nella posizione “3 fori”. Al ripristino, il sequenziatore utilizza il passo 0 come passo nullo ed utilizza l’ultimo passo come “funzionamento infinito” in anticipo rispetto alla “fine manuale”. Spostando uno 0 in S:49 si indica a DII di far scattare un interrupt quando viene rilevato l’ultimo bordo del libro.

```
| selettore |selettore                                  sequenziatore di     |
| fori      |fori                                       preset               |
|  –        |     –                                     a 3 fori             |
| bit 0     |bit 1                                                           |
|   I:1.0      I:1.0                            +SQO---------------+         |
|----]/[--------] [---------+----------------------+USCITA SEQUENZ.   +-(EN)-+-|
|       9         10        |                      |File        #N10:0+-(DN) | |
|                           |                      |Maschera      FFFF|      | |
|                           |                      |Destin        S:50|      | |
|                           |                      |Controllo     R6:4|      | |
|                           |                      |Lunghezza        4|      | |
|                           |                      |Posizione        0|      | |
|                           |                      +------------------+      | |
|                           |                                                | |
|                           |                                                | |
|                           |                      forza il                  | |
|                           |                      sequenziatore             | |
|                           |                      a passare alla            | |
|                           |                      scansione successiva      | |
|                           |                          R6:4                  | |
|                           +-------------------------(U)--------------------+ |
|                           |                           EN                   | |
|                           |      Se all’ultimo foro,                       | |
|                           |      indica a DII                              | |
|                           |      di ricercare la                           | |
|                           |      fine del libro                            | |
|                           | +EQU---------------+ +MOV---------------+      | |
|                           +-+UGUALE A        +-+MOVE              +------+ |
|                             |Sorg. A   R6:4.POS| |Sorgente         0|        |
|                             |                 0| |                  |        |
|                             |Sorg.  B         4| |Destin        S:49|        |
|                             |                  | |                 0|        |
|                             +------------------+ +------------------+        |
```

Ramo 4:3
Questo ramo è identico a quello precedente, con l’eccezione che è attivo solo quando il selettore fori si trova nella posizione “5 fori”.

```
| selettore |selettore                                    sequenziatore di     |
| fori      | fori                                          preset               |
|           |                                               a 5 fori             |
| bit 0     |bit 1                                                               |
|   I:1.0      I:1.0                            +SQO---------------+            |
|----]/[--------] [---------+----------------------+USCITA SEQUENZ.   +-(EN)-+-|
|       9         10        |                      |File        #N10:5+-(DN) | |
|                           |                      |Maschera      FFFF|      | |
|                           |                      |Destin        S:50|      | |
|                           |                      |Controllo     R6:5|      | |
|                           |                      |Lunghezza        6|      | |
|                           |                      |Posizione        0|      | |
|                           |                      +------------------+      | |
|                           |                                                | ||
                            |                                                | |
|                           |                      forza il                  | |
|                           |                      sequenziatore             | |
|                           |                      a passare alla            | |
|                           |                      scansione successiva      | |
|                           |                          R6:5                  | |
|                           +-------------------------(U)--------------------+ |
|                           |                           EN                   | |
|                           |      Se all’ultimo foro,                       | |
|                           |      indica a DII                              | |
|                           |      di ricercare la                           | |
|                           |      fine del libro                            | |
|                           | +EQU---------------+ +MOV---------------+      | |
|                           +-+UGUALE A        +-+MOVE              +------+ |
|                             |Sorg. A   R6:5.POS| |Sorgente         0|        |
|                             |                 0| |                  |        |
|                             |Sorg.  B         6| |Destin        S:49|        |
|                             |                  | |                 0|        |
|                             +------------------+ +------------------+        |
```

Ramo 4:4
Questo ramo è identico ai 2 precedenti, con l’eccezione che è attivo solo quando il selettore fori si trova nella posizione “7 fori”.

```
|selettore  |selettore                                    sequenziatore di     |
|fori       |fori                                         preset               |
|           |                                             a 7 fori             |
| bit 0     |bit 1                                                             |
|   I:1.0      I:1.0                            +SQO---------------+            |
|----]/[--------] [---------+----------------------+USCITA SEQUENZ.   +-(EN)-+-|
|       9         10        |                      |File       #N10:12+-(DN) | |
|                           |                      |Maschera      FFFF|      | |
|                           |                      |Destin        S:50|      | |
|                           |                      |Controllo     R6:6|      | |
|                           |                      |Lunghezza        8|      | |
|                           |                      |Posizione        0|      | |
|                           |                      +------------------+      | |
|                           |                                                | ||
                            |                                                | |
|                           |                      forza il                  | |
|                           |                      sequenziatore             | |
|                           |                      a passare alla            | |
|                           |                      scansione successiva      | |
|                           |                          R6:6                  | |
|                           +-------------------------(U)--------------------+ |
|                           |                           EN                   | |
|                           |      Se all’ultimo foro,                       | |
|                           |      indica a DII                              | |
|                           |      di ricercare la                           | |
|                           |      fine del libro                            | |
|                           | +EQU---------------+ +MOV---------------+      | |
|                           +-+UGUALE A        +-+MOVE              +------+ |
|                             |Sorg. A   R6:6.POS| |Sorgente         0|        |
|                             |                 0| |                  |        |
|                             |Sorg.  B         8| |Destin        S:49|        |
|                             |                  | |                 0|        |
|                             +------------------+ +------------------+        |
```

Ramo 4:5
Se il processore è in questa subroutine per l'inizializzazione oppure dopo aver rilevato il bordo finale di un manuale, torna indietro e salta la logica che arresta il nastro e riavvia la sequenza di foratura.

```
|   Primo                                                 solo per                |
|   passo                                                 commenti                |
|      S:1                                                    B3:0                |
|-+----] [-------------------------------------+------+----( )---------------+-|
| |      15                                   |      |       2              | |
| |                                           |      |                      | |
| |                                           |      |                      | |
| |selettore  |selettore                      |      |                      | |
| |fori       |fori                           |      |                      | |
| |           |                               |      |                      | |
| | bit 0     |bit 1                          |      |                      | |
| |   I:1.0      I:1.0    +EQU---------------+ |      | +RET---------------+ | |
| +----]/[--------] [-----+UGUALE A          +-+      +-+RITORNO           +-+ |
| |       9         10    |Sorg.  A  R6:4.POS| |        +------------------+   |
| |                       |                 0| |                                 |
| |                       |Sorg.  B         1| |                                 |
| |                       |                  | |                                 |
| |                       +------------------+ |                                 |
| |selettore  |selettore                      |                                 |
| | fori      |fori                           |                                 |
| |           |                               |                                 |
| | bit 0     |bit 1                          |                                 |
| |   I:1.0      I:1.0    +EQU---------------+ |                                 |
| +----] [--------]/[-----+UGUALE A          +-+                                 |
| |       9         10    |Sorg.  A  R6:5.POS| |                                 |
| |                       |                 0| |                                 |
| |                       |Sorg.  B         1| |                                 |
| |                       |                  | |                                 |
| |                       +------------------+ |                                 |
| | selettore |selettore                      |                                 |
| | fori      |fori                           |                                 |
| |           |                               |                                 |
| | bit 0     |bit 1                          |                                 |
| |   I:1.0      I:1.0    +EQU---------------+ |                                 |
| +----] [--------] [-----+UGUALE A          +-+                                 |
|         9         10    |Sorg.  A  R6:6.POS|                                   |
|                         |                 0|                                   |
|                         |Sorg.  B         1|                                   |
|                         |                  |                                   |
|                         +------------------+                                   |
```

```
Ramo 4:6
Questo ramo arresta il nastro e segnala al programma principale (file 2)
di iniziare una sequenza di foratura. La subroutine DI SEQUENZA DI FORATURA
(file 6) azzera il bit di avvio della sequenza di foratura ed imposta il bit
di azionamento del convogliatore (O:3/0) al completamento della sequenza di
foratura.
|                                                                Avvio        |
|                                                                sequenza     |
|                                                                foratura     |
|                                                                    B3:2     |
|-----------------------------------------------------------------+----(L)-----+-|
|                                                                |       0    | |
|                                                                |Avvio/arrest| |
|                                                                |nastro.       |
|                                                                |            | |
|                                                                |   O:3.0    | |
|                                                                +----(U)-----+ |
|                                                                        0      |
Ramo 4:7
|                                                                               |
|-------------------------------------+END+-------------------------------------|
|                                                                               |
```

```
IL FILE 5 NON HA RAMI
```

Ramo 6:0
Questa sezione della logica ladder controlla il movimento in alto/basso del trapano per la perforazione del libro.
Quando il nastro posiziona il libro sotto il trapano viene impostato il bit INIZIO SEQUENZA TRAPANO. Questo ramo usa questo bit per cominciare l'operazione di foratura. Poiché il bit è impostato per l'intera operazione di foratura, è necessaria l'istruzione OSR per essere in grado di spegnere il segnale di avanzamento in modo che il trapano si possa ritirare.

```
| Inizio    |subr. trapano|                                Avanzam.   |
| sequenza  |   OSR       |                                trapano    |
| trapano   |                                                           |
|   B3         B3                                           O:0       |
[---] [--------[OSR]-----------------------------------------(L)------|
|       32         48                                          3     |
```

Ramo 6:1
Quando il trapano ha forato il libro, attiva l'interruttore di fine corsa PROFONDITÀ FORO. In questo caso, il segnale AVANZAMENTO TRAPANO viene spento ed il segnale TRAPANO INDIETRO si accende.

```
|   Profondità                                            Trapano      |
|   foro    LS                                            avanti       |
|      I:0                                                   O:0       |
|-+----] [----------------+----------------------------+----(U)-----+-|
| |       4               |                            |       3    | |
| | Prima     |Sede       |                            | Trapano    | |
| | scans     |trapano    |                            | indietro   | |
| |    S:1        I:0     |                            |    O:0     | |
| +----] [--------]/[-----+                            +----(L)-----+ |
|        15          5                                       2      |
```

Ramo 6:2
Quando il trapano si ritira (dopo aver eseguito un foro), attiva l'interruttore di fine corsa SEDE TRAPANO. In questo caso il segnale RITIPO TRAPANO viene spento, il bit INIZIO SEQUENZA FORATURA viene spento per indicare il completamento del processo di foratura ed il nastro viene riavviato.

```
| Sede      |Trapano                                      Trapano      |
| trapano   |indietro                                     indietro     |
|    I:0        O:0                                          O:0       |
|----] [--------] [-----------------------------------+----(U)-----+-|
|       5          2                                  |       2    | |
|                                                     | Inizio     | |
|                                                     | sequenza   | |
|                                                     | foratura   | |
|                                                     |    B3      | |
|                                                     +----(U)-----+ |
|                                                     |      32    | |
|                                                     | Avvio/Stop | |
|                                                     |  foratura  | |
|                                                     |            | |
|                                                     |    O:0     | |
|                                                     +----(L)-----+ |
|                                                              0     |
```

Ramo 6.3

```
|                                                                    |
|-------------------------------------+END+--------------------------|
|                                                                    |
```

Ramo 7:0
Esamina il numero di migliaia di quarti di pollice che si sono accumulati durante l'uso della punta del trapano. Se la punta ha forato tra 100.000–101.999 spessori di carta da 1/4 di pollice, si accende e rimane accesa la spia "cambiare punta presto". Quando il valore è compreso tra 102.000–103.999, la spia "cambiare punta presto" lampeggia ad una velocità di 1,28 secondi. Quando il valore raggiunge 105.000, la spia "cambiare punta presto" lampeggia e si accende la spia "cambiare punta ora".

```
|                                                        avvenuti      |
|          migliaia di quarti                            100,000       |
|          di pollice                                    incrementi    |
|                                                        da 1/4 di poll|
|                                                                      |
|     +GEQ---------------+                                 B3:1       |
|---+-+MAGGIORE O UGUALE +---------------------------------( )-----+-|
|   | |Sorgente A   N7:11|                                  0      | |
|   | |                 0|                                        | |
|   | |Sorgente B     100|                                        | |
|   | |                  |                                        | |
|   | +------------------+                            avvenuti    | |
|   |      migliaia da                                102.000     | |
|   |      1/4 di pollice                             incrementi  | |
|   |                                                 da 1/4 di poll| |
|   |                                                             | |
|   | +GEQ---------------+                                 B3:1  | |
|   +-+MAGGIORE O UGUALE +---------------------------------( )-----+ |
|   | |Sorgente A   N7:11|                                  1      | |
|   | |                 0|                                        | |
|   | |Sorgente B     102|                                        | |
|   | |                  |                                        | |
|   | +------------------+                                        | |
|   |      migliaia da                                 cambiare   | |
|   |      1/4 di pollice                              punta      | |
|   |                                                  ORA        | |
|   | +GEQ---------------+                                O:3.0   | |
|   +-+MAGGIORE O UGUALE +---------------------------------( )-----+ |
|   | |Sorgente A   N7:11|                                  6      | |
|   | |                 0|                                        | |
|   | |Sorgente B     105|                                        | |
|   | |                  |                                        | |
|   | +------------------+ avvenuti   avvenuti                    | |
|   |                      100.000   |102.000            cambiare   | |
|   |                      incrementi|incrementi         punta      | |
|   |                      da 1/4    |da 1/4             del        | |
|   |                      di pollice|di pollice         trapano    | |
|   |                                |                   presto     | |
|   |                      B3:1       B3:1                O:3.0   | |
|   +-+--------------------] [--------]/[----------------+--( )-----+ |
|     |                 avv.  0    avv.  1               |     4      |
|     |                 100.000   |102.000   |bit clock  |            |
|     |                 incrementi|incrementi|frequenza  |            |
|     |                 da 1/4    |da 1/4    |libera     |            |
|     |                 di pollice|di pollice|da 1,28    |            |
|     |                           |          |secondi    |            |
|     |                 B3:1       B3:1       S:4       |            |
|     +--------------------] [--------] [--------] [-----+            |
|                            0          1           7                 |
```

Ramo 7:1
Azzera il numero di incrementi da 1/4 di pollice e le migliaia da 1/4 di pollice quando viene attivato il selettore a chiave “ripristino dopo cambio punta”. Questo si verifica dopo ogni cambiamento della punta del trapano.

```
| interruttore di ripristino                        migliaia da       |
| cambio punta                                      1/4 di pollice    |
|    I:0                                       +CLR---------------+   |
|----] [-------------------------------------+-+CANCELLAZIONE     +-+-|
|       8                                    | |Destin       N7:11| | |
|                                            | |                 0| | |
|                                            | +------------------+ | |
|                                            |      incrementi da   | |
|                                            |      1/4 di pollice  | |
|                                            |                      | |
|                                            | +CLR---------------+ | |
|                                            +-+CANCELLAZIONE     +-+ |
|                                              |Destin       N7:10|   |
|                                              |                 0|   |
|                                              +------------------+   |
```

Ramo 7:2
Questa sezione descrive l’ingresso del selettore rotativo BCD

```
|                                                                  bit di       |
|                                                                  commenti     |
|                                                                  sezione      |
|                                                                  sel. rotativo|
|                                                                        B3:1   |
|-----------------------------------------------------------------------( )-----|
|                                                                          2    |
```

Ramo 7:3
Questo ramo sposta il valore del selettore rotativo BCD a cifra singola in un registro interno di interi. Questo avviene per allineare correttamente i quattro segnali di ingresso BCD prima di eseguire l’istruzione Da BCD a intero (FRD). Il selettore rotativo viene utilizzato per consentire all’operatore di immettere lo spessore della carta da forare; tale spessore viene immesso in incrementi di 1/4 di pollice; la gamma di valori va da 1/4 a 2,25 pollici.

```
|                                                      Bit BCD 0 |Bit FRD 0    |
|                                                        I:1.0      N7:14      |
|-----------------------------------------------------+----] [--------( )-----+-|
|                                                     |      11          0    | |
|                                                     | Bit BCD 1 |Bit FRD 1  | |
|                                                     |   I:1.0      N7:14    | |
|                                                     +----] [--------( )-----+ |
|                                                     |      12          1    | |
|                                                     | Bit BCD 2 |Bit FRD 2  | |
|                                                     |   I:1.0      N7:14    | |
|                                                     +----] [--------( )-----+ |
|                                                     |      13          2    | |
|                                                     | Bit BCD 3 |Bit FRD 3  | |
|                                                     |   I:1.0      N7:14    | |
|                                                     +----] [--------( )-----+ |
|                                                            14          3      |
```

Ramo 7:4
Questo ramo converte il valore del selettore rotativo BCD da BCD a intero. Questo avviene poiché il processore opera su valori interi. Questo ramo filtra il selettore rotativo per garantire che la conversione si verifichi solo su valori BCD interi. Notate che quando l'operatore cambia il selettore rotativo BCD, si possono verificare valori BCD errati. Questo è dovuto a differenze di ritardo nella propagazione del filtro di ingresso tra i 4 circuiti di ingresso che codificano il valore di ingresso BCD.

```
|   Bit di          valore di
|   primo           ingresso BCD                      valore BCD
|   passo           della scansione                   filtrato
|                   precedente
|      S:1     +EQU---------------+             +FRD---------------+           |
|-+----]/[-----+UGUALE A          +-+-----------+DA BCD            +-+----+----|
| |      15    |Sorg.  A     N7:13| |           |Sorg.        N7:14| |    |    |
| |            |                 0| |           |              0000| |    |    |
| |            |Sorg.  B     N7:14| |           |              0000| |    |    |
| |            |                 0| |           |Destin       N7:12| |    |    |
| |            +------------------+ |           |                 1| |    |    |
| |                                 |           +------------------+ |    |    |
| |                                 | Bit di           Bit di        |    |    |
| |                                 | overflow         errore        |    |    |
| |                                 | matematico       matematico    |    |    |
| |                                 |    S:0              S:5        |    |    |
| |                                 +----] [--------------(U)--------+    |    |
| |                                        1                0            |    |
| |                                                        valore di       |    |
| |                                                        ingresso BCD    |    |
| |                                                        di questa       |    |
| |                                                        scansione       |    |
| |                                                   +MOV---------------+ |    |
| +---------------------------------------------------+SPOSTAMENTO       +-+    |
|                                                     |Sorg.        N7:14|      |
|                                                     |                 0|      |
|                                                     |Destin       N7:13|      |
|                                                     |                 0|      |
|                                                     +------------------+      |
```

Ramo 7:5
Questo ramo fa in modo che l'operatore non possa selezionare uno spessore di carta 0. Se questo fosse permesso, il calcolo dell'usura della punta del trapano non sarebbe possibile, causando fori di scarsa qualità a causa di una punta troppo usurata. Pertanto lo spessore della carta minimo che verrà usato per calcolare l'usura della punta del trapano sarà di 1/4 di pollice.

```
|      valore                                                 valore          |
|      BCD                                                    BCD             |
|      filtrato                                               filtrato        |
| +EQU---------------+                                   +MOV---------------+ |
|-+UGUALE A          +-----------------------------------+SPOSTAMENTO       +-|
| |Sorg.  A     N7:12|                                   |Sorg.            1| |
| |                 1|                                   |                  | |
| |Sorg.  B         0|                                   |Destin       N7:12| |
| |                  |                                   |                 1| |
| +------------------+                                   +------------------+ |
```

Ramo 7:6

Tiene aggiornato il totale di quanti pollici di carta sono stati forati con la punta di trapano corrente.Ogni volta che viene eseguito un foro, aggiunge lo spessore (in 1/4 di pollice) al totale aggiornato (riportato in 1/4 di pollice). OSR è necessaria poiché l'istruzione ADD viene eseguita ogni volta che il ramo è vero ed il trapano aziona l'interruttore di limite PROF. DI FORATURA per più di una scansione di programma. Il numero intero N7:12 è il valore convertito in numero intero del selettore rotativo BCD sugli ingressi I:3/11 – I:3/14.

```
| Profondità|Usura attrezzo                                incrementi di   |
| trapano LS|  OSR 1                                       1/4 di pollice  |
|                                                                          |
|   I:1.0        B3:1                                  +ADD---------------+ |
|----] [-------[OSR]-------------------------------------+SOMMA             +-|
|       4          8                                    |Sorg.  A     N7:12| |
|                                                       |                1| |
|                                                       |Sorg.  B     N7:10| |
|                                                       |                 0| |
|                                                       |Destin       N7:10| |
|                                                       |                 0| |
|                                                       +------------------+ |
```

Ramo 7:7

Quando il numero di incrementi di 1/4 di pollice supera i 1.000, rileva di quanti incrementi si superano i 1000 e li memorizza in N7:20, aggiunge 1 al totale di '1000 incrementi di 1/4 di pollice e rinizializza l'accumulatore di incrementi di 1/4 di pollice degli incrementi che superano i 1000.

```
|      incrementi di                                                       |
|      1/4 di pollice                                                      |
|                                                                          |
| +GEQ---------------+                                  +SUB---------------+   |
|-+MAGG.DI O UGUALE A+--------------------------------+-+SOTTRAZIONE       +-+-|
| |Sorg.  A     N7:10|                                | |Sorg.  A     N7:10| | |
| |                0|                                | |                0| | |
| |Sorg.  B      1000|                                | |Sorg.  B      1000| | |
| |                  |                                | |                  | | |
| +------------------+                                | |Destin         N7:20| | |
|                                                     | |                 0| | |
|                                                     | +------------------+ | |
|                                                     |      Migliaia di     | |
|                                                     |      1/4 di pollice  | |
|                                                     | +ADD---------------+ | |
|                                                    +-+SOMMA           +-+ |
|                                                     | |Sorg.  A         1| | |
|                                                     | |                  | | |
|                                                     | |Sorg.  B     N7:11| | |
|                                                     | |                 0| | |
|                                                     | |Destin       N7:11| | |
|                                                     | |                 0| | |
|                                                     | +------------------+ | |
|                                                     |                      | |
|                                                     |                      | |
```

```
Ramo 7:8

|                                                        |                      | |
|                                                        |       incrementi di  | |
|                                                        |       1/4 di pollice | |
|                                                        | +MOV---------------- | |
|                                                        +-+SPOSTAMENTO       +-+ |
|                                                          |Sorgente     N7:20|   |
|                                                          |                 0|   |
|                                                          |Destin       N7:10|   |
|                                                          |                 0|   |
|                                                          +------------------+
|-------------------------------------+END+-------------------------------------|
```

RIEPILOGO DELLE OPZIONI DEI COMANDI

Garanzia inf. incrociate valide:	Sì
Modalità Grafica:	NO
Larghezza pagina:	80
Lunghezza pagina:	66
FiLe iniziale:	2
File finale:	7
Barra verticale:	Sì
Commenti indirizzo:	Sì
Visualizzazione indirizzo:	Sì
Commenti ramo	Sì
Riferimenti incrociati ladder:	NESSUNO

Esempio di applicazione con sequenziatore a tempo

Il seguente esempio di applicazione illustra l'uso di istruzioni TON e SQO per un semaforo ad un incrocio. I requisiti di tempo sono:

- Luce rossa – 30 secondi
- Luce gialla – 15 secondi
- Luce verde – 60 secondi

Quando il timer raggiunge il valore prestabilito, attiva il sequenziatore che a sua volta controlla quale semaforo è illuminato. Per una spiegazione dettagliata su:

- le istruzioni XIC, XIO e TON, fate riferimento al capitolo 1
- le istruzioni SQO e SQC, fate riferimento al capitolo 6.

Programma ladder con sequenziatore a tempo

Ramo 2:0
La funzione di questo ramo viene denominata timer rigenerativo. Ogni volta che il timer raggiunge il valore prestabilito, il bit OK viene impostato per una scansione, rendendo FALSO questo ramo per una scansione e ripristinando il timer. Alla scansione successiva, quando questo ramo torna ad essere VERO, il timer comincia la temporizzazione.

```
|  Abilitazione                                  Timer                 |
|  timer                                                               |
|  T4:0                                     +TON---------------+       |
|---]/[-------------------------------------+RITARDO IN ACCENS +-(EN)-|
|      DN                                   |Timer         T4:0+-(DN) |
|                                           |Base tempi    0.01|      |
|                                           |Preset           1|      |
|                                           |Accum            0|      |
|                                           +------------------+       |
```

Ramo 2:1
Controlla le LUCI ROSSA, VERDE e GIALLA collegate alle uscite O:0/0 – O:0/2, e controlla la lunghezza dei tempi dei timer rigenerativi tra ciascun passo. Quando questo ramo passa da falso a vero (ed il timer raggiunge il suo valore prestabilito), il primo sequenziatore cambia la luce accesa ed il secondo sequenziatore cambia il valore prestabilito del timer per determinare quanto tempo rimane illuminata questa luce.

```
|                                              Luci ROSSA, VERDE,GIALLA  |
| T4:0                                     +SQO---------------+        |
|--] [-----------------------------------+-+USCITA SEQUENZ.   +-(EN)-+-|
|    DN                                  | |File         #N7:0+-(DN) | |
|                                        | |Maschera      0007+      | |
|                                        | |Destin.      O:0.0|      | |
|                                        | |Controllo     R6:0|      | |
|                                        | |Lunghezza        3|      | |
|                                        | |Posizione        0|      | |
|                                        | +------------------+      | |
|                                        |      Valore prest. timer  | |
|                                        |      per ogni luce        | |
|                                        | +SQO---------------+      | |
|                                       +-+USCITA SEQUENZ.   +-(EN)-+ |
|                                         |File         #N7:5+-(DN)   |
|                                         |Maschera      FFFF|        |
|                                         |Destin    T4:0.PRE|        |
|                                         |Controllo     R6:1|        |
|                                         |Lunghezza        3|        |
|                                         |Posizione        0|        |
|                                         +------------------+        |
```

```
Ramo 2.2

|                                                                          |
|-------------------------------------+END+---------------------------|
|                                                                          |


File di dati

Indirizzo  15         Dati           0
N7:0       0000    0000    0000    0000                                    N7:1
0000    0000    0000    0100                                    N7:2       0000    00
00  0000    0010                                    N7:3       0000    0000    0000
0001

Tabella dati

Indirizzo  Dati    (Radice=Decimale)
N7:0       0   4   2   1   0   0   6000    1500    3000
```

Esempio di applicazione con sequenziatore ad eventi

Il seguente esempio di applicazione illustra come il bit FD (trovato) su un'istruzione SQC può essere usato per far avanzare una SQO alla fase successiva (posizione). Questo programma applicativo viene usato quando è necessario che degli eventi devono ripetersi continuamente con un determinato ordine. Facendo uso di questa combinazione potete eliminare le istruzioni XIO, XIC ed altre. Per una spiegazione dettagliata su:

- le istruzioni XIC, XIO e RES, fate riferimento al capitolo 1
- le istruzioni SQO e SQC, fate riferimento al capitolo 6.

Programma ladder con sequenziatore ad eventi

Ramo 2:0
Assicura che l'istruzione SQO si riporti sempre alla fase (posizione) 1 ad ogni passaggio alla modalità REM Esecuzione. (Questo ramo in realtà riporta a 0 la posizione del registro di controllo ed il bit di attivazione EN. A causa di ciò il ramo seguente vede una transizione da falsa a vera e stabilisce la fase(posizione) 1 nella prima scansione.)

Eliminare questo ramo per operazioni ritentive.

```
|  S:1                                                    R6:0     |
|--] [-------------------------------------------------------(RES)----|
|    15                                                              |
|                                                                    |
```

Ramo 2:1
Le istruzioni SQc e SQO condividono lo stesso Registro di Controllo. Ciò è accettabile grazie alla attenta pianificazione delle condizioni dello stato dei rami. E' possibile, se si vuole, mettere in sequenza(ramificare) molte altre istruzioni SQO sotto l'istruzione SQO, tutte utilizzanti lo stesso Registro di Controllo (R6:0 in questo caso). Notate che si stanno solo paragonando gli Ingressi 0–3 e asserendo le UScite 0–3 (per valore Maschera).

```
| R6:0                                    +SQC---------------+        |
|--]/[----------------------------+-------+PARAG.SEQUENZ.  +-(EN)-+-|
|    FD                           |       |File         #N7:0+-(DN) | |
|                                 |       |Maschera      000F+-(FD) | |
|                                 |       |Sorgente     I:1.0|      | |
|                                 |       |Controllo     R6:0|      | |
|                                 |       |Lunghezza        9|      | |
|                                 |       |Posizione        2|      | |
|                                 |       +------------------+      | |
|                                 | R6:0  +SQO---------------+      | |
|                                 +--]/[--+USCITA SEQUENZ.   +-(EN)-+ |
|                                      FD |File        #N7:10+-(DN)   |
|                                         |Maschera      000F|        |
|                                         |Destinaz.    O:3.0|        |
|                                         |Controllo     R6:0|        |
|                                         |Lunghezza        9|        |
|                                         |Posizione        2|        |
|                                         +------------------+        |
```

Ramo 2.2

```
|                                                                    |
|-------------------------------------+END+--------------------------|
|                                                                    |
```

Quanto segue mostra i DATI dei FILE di entrambi i sequenziatori.Il paragone dei dati SQC inizia a N7:0 e finisce a N7:9. I dati di uscita SQO iniziano a N7:10 e finiscono a N7:19. Notate che la fase 0 dell' SQO non è mai attiva. Il ramo di ripristino assieme con la logica del ramo dei sequenziatori assicura che questi partano sempre dalla fase 1. Entrambi i sequenziatori inoltre "ritornano" al passo 1. Questo "ritorno" al passo 1 è parte integrante di tutte le istruzioni del sequenziatore.

Dati comparativi SQC

Indirizzi	Dati	(Radice=Decimale)							
N7:0	0	1	2	3	4	5	6	7	8	9
N7:10	0	0	1	2	3	4	5	6	7	8

Ramo 2:6
Se il contatore ad alta velocità raggiunge il valore massimo prestabilito di 350 (indica che l'area di conservazione ha raggiunto la capacità massima), viene attivato O:0/0 che blocca l'operazione di riempimento. Prima di far ripartire il dispositivo di riempimento lasciate che l'impacchettatore svuoti l'area di conservazione fino ad 1/3 della sua capacità.

```
| Interruz.HSC                                        Blocco riemp.|
| dovuta a                                                         |
| valore massimo prestabilito                                      |
|                                                                  |
|     C5:0   +LES---------------+                          O:3     |
|----] [-----+MINORE DI         +----------------------+----(U)-----+-|
|      IH    |Sorg. A   C5:0.ACC|                      |       0    | |
|            |                 0|                      |            | |
|            |Sorg. B        150|                      |            | |
|            |                  |                      |            | |
|            +------------------+                      |            | |
|                                                      | Interr.HSC | |
|                                                      | dovuta a   | |
|                                                      | valore mass. |
|                                                      |            | |
|                                                      |     C5:0   | |
|                                                      +----(U)-----+ |
|                                                             IH      |
```

Esempio di applicazione con circuito di accensione/spegnimento

Il seguento esempio di applicazione illustra come usare un ingresso per cambiare la condizione di un'uscita da accesa o spenta. Per una spiegazione dettagliata su:

- le istruzioni XIC, XIO, OTE, OTU, OTL e OSR, fate riferimento al capitolo 1
- le istruzioni JMP e LBL, fate riferimento al capitolo 5.

Programma ladder del circuito di accensione/spegnimento

Ramo 2:0
Esegue un’operazione one-shot dal pulsante di ingresso ad un bit interno – il bit interno è vero per una sola scansione. Questo previene la commutazione dell’uscita fisica in caso il pulsante venga tenuto su “ON” per più di una scansione (sempre il caso).

```
| pulsante  |OSR #1   |                                   pulsante da |
| ingresso  |          |                                   falso a     |
|                      |                                   vero        |
|    I:1        B3                                            B3       |
|----] [-------[OSR]-----------------------------------------( )-----|
|       0          1                                            0     |
```

Ramo 2:1
Se il pulsante di ingresso è passato da falso a vero e l’uscita si trova su OFF, portate l’uscita su ON e saltate il ramo seguente al resto del programma. Se l’istruzione JMP manca, il ramo seguente dovrebbe essere vero e dovrebbe porre l’uscita su OFF.

```
|Pulsante da|Commutazione                                Commutazione   |
| falso a   |uscita                                      uscita         |
| vero      |                                                           |
|    B3         O:3                                          O:3        |
|----] [--------]/[-----------------------------------+----(L)-----+-|
|       0          0                                  |       0    | |
|                                                     |A resto     | |
|                                                     |del progr.  | |
|                                                     |            | |
|                                                     |     1      | |
|                                                     +---(JMP)----+ |
|                                                                    |
```

Ramo 2:2
Se il pulsante di ingresso è passato da falso a vero e l’uscita è al momento su ON, portate l’uscita su OFF.

```
|Pulsante da|Commutazione|                               Commutazione  |
| falso a   |uscita      |                               uscita        |
| vero      |                                                          |
|    B3        O:3                                            O:3      |
|----] [--------] [-----------------------------------------(U)-----|
|       0          0                                            0     |
```

Ramo 2:3
Contiene l’etichetta corrispondente all’istruzione di salto nel ramo 1. Il resto del programma viene posto sotto questo ramo.

```
| Fino resto|                                              Bit vuoto  |
| del progr.|                                                         |
|           |                                                         |
|     1                                                       B3      |
|---[LBL]-----------------------------------------------------( )-----|
|                                                                2     |
```

Ramo 2:4

```
|                                                                    |
|---------------------------------+END+---------------------------------|
|                                                                    |
```

Numero

1746−BAS, 12−6

1747−CP3, 12−19

1747−KE, 12−6

1770−KF3, 12−6

1784−KR, 12−6

1785−KA5, 12−6

2760−RB, 12−6

A

Abilitazione interrupt contatore ad alta velocità (HSE), 7−24

Abilitazione interrupt contatore ad alta velocità (HSE), uso di HSE, 7−24
  funzionamento, 7−24

Abilitazione temporizzata selezionabile (STE), 11−17
  istruzione dell'interrupt, 11−17

abilitazioni degli slot I/O (S:11 e S:12), B−45

accesso file processore
  accensione, F−7
  funzionamento normale, F−6

accoppiatore di collegamento 1747−AIC, 12−27

Accumulatore azzeramento contatore ad alta velocità (RAC), funzionamento, 7−23

accuratezza del timer, 1−16

addizione e sottrazione di 32 bit
  bit selezione overflow matematico S:2/14, 3−8
  esempio, 3−9

Aggancio uscita (OTL), 1−11
  utilizzo, 1−11

Aggiornamento degli I/O (REF), 5−14
  Istruzione I/O, 5−14

Aggiornamento dell'accumulatore immagine del contatore ad alta velocità (OTE), 7−25

Aggiungere (ADD), aggiornamenti ai bit di stato aritmetici, 3−6

And (AND), 4−23
  aggiornamenti ai bit di stato aritmetici, 4−23, 4−25
  istruzione logica, 4−23

annidamento di file di subroutine, 5−5

Annullamento degli interrupt di I/O in sospeso (IRP), 11−41
  istruzione di interrupt di I/O, 11−41

Arcocoseno (ACS), 3−29
  istruzione matematica, 3−29

Arcoseno (ASN), 3−28
  istruzione matematica, 3−28

Arcotangente (ATN), 3−29
  istruzione matematica, 3−29

aritmetica binaria a virgola mobile, G−8

Assoluto (ABS), 3−24
  istruzione matematica, 3−24

Avvio interrupt a tempo selezionato (STS), 11−19
  istruzione dell'interrupt, 11−19

Azzeramento (RES)
  azzeramento accumulatore contatore ad alta velocità, 7−22
  azzeramento del contatore ad alta velocità, funzionamento, 7−22

Azzeramento accumulatore del contatore ad alta velocità (RAC), 7−23

Azzeramento dell'accumulatore del cont. ad alta vel. (RAC), immissione dei parametri, 7−23

Azzerare (CLR), modifiche ai bit di stato aritmetici, 3−14

B

base tempi del timer, 1−16

basic instructions, One−Shot Rising (OSR), 1−12

baud rate (S:15H), B−50

bit “rilevato errore grave durante l’esecuzione della routine utente di gestione degli errori” (S:5/3), B−29

bit abilitazione forzature (S:1/5), B−8

bit abilitazione Interrupt temporizzato selezionabile (S:2/1), B−18

bit accesso negato (S:1/14), B−16

bit boot modulo di memoria (S:5/8), B−30

bit comando “messaggio DH−485 in uscita in attesa di esecuzione (S:2/7), B−20

bit comando DH−485 in entrata in attesa di esecuzione (S:2/5), B−19

bit comunicazioni attive (S:1/7), B−9

bit di abilitazione della tabella nodi attivi DH+ (S:34/1), B−65

bit di abilitazione DII (S:2/12), B−21

bit di controllo DTR (canale 0) (S:33/14), B−64

bit di controllo latenza degli interrupt (S:33/8), B−61

bit di disabilitazione indici matematici a virgola mobile (S:34/2), B−65

bit di errore non grave (S:5), B−27

bit di esecuzione DII (S:2/13), B−21

bit di forzatura DTR (canale 0) (S:33/15), B−64

bit di passaggio scansione (S:33/9), B−61

bit di passthru disabilitato (S:34), B−65

bit di Segno (S:0/3), B−7

bit di selezione risoluzione STI (S:2/10), B−21

bit di stato delle istruzioni ASCII, 10−6

bit di trappola di overflow, S:5/0, 3−4

bit di Zero (S:0/2), B−7

bit DII in sospeso (S:2/11), B−21

bit errore caricamento in memoria del modulo di memoria (S:1/10), B−10

bit errore protezione all’accensione (S:1/9), B−9

bit errore registro controllo (S:5/2), B−28

bit esecuzione Interrupt temporizzato selezionabile (S:2/2), B−18

bit forzature installate (S:1/6), B−9

bit gamma di indirizzamento file indice (S:2/3), B−18

bit Interrupt temporizzato selezionabile in attesa di esecuzione (S:2/0), B−17

bit overflow (S:0/1), B−6

bit overflow DII (S:5/12), B−31

bit overflow STI (S:5/10), B−30

bit parola−chiave modulo di memoria non concordante (S:5/9), B−30

bit prima scansione (S:1/15), B−17

bit riferimento M0−M1 a slot disabilitato (S:5/4), B−29

bit riporto (S:0/0), B−6

bit risposta messaggio DH−485 in attesa (S:2/6), B−19

bit salvataggio con prova passo singolo abilitata (S:2/4), B−19

bit selezione evasione comunicazioni DH−485 (S:2/15), B−23

bit selezione overflow matematico (S:2/14), B−22

bit superamento condizioni di errore all’accensione (S:1/8), B−9

bit trappola di overflow (S:5/0), B−28

blocco per errore grave (S:1/13), B−15

BSL, Scorrimento bit sinistra, 6−3

BSR, Scorrimento bit destra, 6−3

Buffer dei test per riga (ABL), 10−7
  istruzione ASCII, 10−7

Buffer di ricevimento e/o invio azzeramenti ASCII (ACL), 10−11
  istruzione ASCII, 10−11

Byte watchdog tempo di scansione (S:3H), B−26

C

Calcolo (CPT), 3−25
  istruzione matematica, 3−25

canale 0 del modem perso (S:5/14), B−32

Cancellazione (CLR), 3−14
  istruzione matematica, 3−14

Caratteri di lettura ASCII (ARD), 10−17
  Istruzione ASCII, 10−17

carica modulo di memoria ed esegui bit (S:1/12), B−13

Caricamento contatore ad alta velocità (HSL), 7−19

Caricamento controllore ad alta velocità (HSL)
  funzionamento, 7−19
  immissione parametri, 7−19

Caricamento FIFO (FFL), 4−30
  istruzione FIFO, 4−30

Carico sequenziatore (SQL), 6−14
  istruzioni per applicazioni specifiche, 6−14

cattura dei dati dei file M0−M1, F−27

clock a frequenza libera (S:4), B−26

clock/anno (S:37), B−68

clock/giorno (S:39), B−68

clock/mese (S:38), B−68

clock/minuti (S:41), B−68

clock/ore (S:40), B−68

clock/secondi (S:42), B−68

codice errore grave (S:6), B−33

codici di errore, 13−4
  istruzione MSG, 8−30

codici di errore delle istruzioni di messaggio, 8−30

codici errore, istruzioni ASCII, 10−29

codici errore delle istruzioni ASCII, 10−29

Codificazione 1 su 16 a 4 (ENC), 4−13
  immissione parametri, 4−13

collegamento a caduta multipla, 12−30

comando di messaggio in uscita in attesa di esecuzione (canale 0) (S:33/2), B−59

comando in entrata in attesa di esecuzione (canale 0) (S:33/0), B−58

communication information, RS−232 communication protocol (DF1), 12−19

comunicazione bidirezionale, 12−31

comunicazione da PLC−5 a SLC 500, 12−14
  istruzione di messaggio PLC-5, 12−15
  usando il file CIF dell'SLC 500 (emulazione PLC2), 12−15
  utilizzando l'istruzione di messaggio PLC−5 con "Byte", esempio, 12−17
  utilizzando l'istruzione di messaggio PLC−5 con "Parola", esempio, 12−17
  utilizzando un'istruzione di messaggio PLC−5 con "Byte", 12−16
  utilizzando un'istruzione di messaggio PLC−5 con "Parola", 12−16

comunicazioni attive (canale 0) (S:33/4), B−59

Concatenazione stringhe (ACN), 10−12
  istruzione ASCII, 10−12

configurazione dei processori SLC 5/03 e SLC 5/04
  configurazione dei canali ASCII generici, 12−38
  configurazione del canale DF1 full-duplex, 12−20

configurazione del canale DF1 half−duplex slave, 12−24
configurazione del canale DF1 half-duplex master, 12−25

configurazione del canale
DF1 full−duplex, 12−20
DF1 half−duplex slave, 12−24
DF1 half-duplex master, 12−25
protocollo di comunicazione ASCII, 12−38

configurazione del canale DF1 full-duplex, 12−20

configurazione del canale DF1 half−duplex slave, 12−24

configurazione del canale DF1 half-duplex master, 12−25

Confronto con maschera (MEQ), 2−6
istruzione di confronto, 2−6

confronto programma modulo di memoria (S:2/9), B−20

Confronto sequenziatore (SQC), 6−9
istruzioni per applicazioni specifiche, 6−9

Confronto sequenziatori (SQC), uso, 6−12

Confronto stringhe ASCII (ASR), 10−23
Istruzione ASCII, 10−23

considerazioni utilizzando un DF1 half−duplex, 12−30

contatore a salire
operazione, 7−8
panoramica, 7−7

contatore a salire con azzeramento e tenuta
operazione, 7−8
panoramica, 7−7

Contatore ad alta velocità (HSC), 1−31
cablaggio, 7−7
cosa succede passando alla modalità REM, 7−26
esempi di applicazione, 1−35
esempio di applicazione, 1−34
immissione parametri, 7−6
istruzione di contatore, 1−31
struttura di indirizzamento, 1−33
tipi
contatore a salire, 7−8
contatore a salire con azzeramento e tenuta, 7−8
contatore bidirezionale, 7−10
contatore bidirezionale con azzeramento e tenuta, 7−10
contatore bidirezionale con azzeramento e tenuta con codificatore quadrature, 7−15
tipi di, 7−7

Contatore ad alta velocità- (HSC), 7−6

contatore bidirezionale
operazione, 7−11
panoramica, 7−7

contatore bidirezionale con azzeramento e tenuta con codificatore di quadrature, panoramica, 7−7

contatore bidirezionale con azzeramento e tenuta
operazione, 7−11
panoramica, 7−7

contatore bidirezionale con azzeramento e tenuta con codificatore quadrature, funzionamento, 7−15

contatore bidirezionale con codificatore quadratura, panoramica, 7−7

contatore bidirezionale con codificatore quadrature, funzionamento, 7−15

contatori, 1−25
contatori di indirizzamento, 1−26
Conteggio a salire (CTU), 1−29, 1−30
elementi del file di dati, 1−25
funzionamento, 1−28

Conteggio a salire (CTU), 1−29, 1−30
istruzione di contatore, 1−29, 1−30
utilizzo dei bit di stato, 1−29

Conteggio a scendere (CTD), 1−30
utilizzo dei bit di stato, 1−30

controllore, file di stato, A−2

Contronto sequenziatori (SQC), immissione parametri, 6−9

Conversione a BCD (TOD), 4−3
aggiornamenti dei bit di stato aritmetico, 4−3
esempio, 4−4
modifiche al registro matematico, 4−3

Conversione da BCD (FRD), 4−6
aggiornamenti ai bit di stato aritmetico, 4−6
istruzioni per il trattamento di dati, 4−6

Conversione da BCD (TOD), istruzioni per il trattamento dei dati, 4−3

Copia file (COP), uso, 4−15
immissione parametri, 4−15

Coseno (COS), 3−30
istruzione matematica, 3−30

costanti di programma, F−22

costanti numeriche, F−22

Count Up (CTU), 1−28

creazione di dati per gli indirizzi indicizzati, F−14

current/last 10 ms scan time (S:3L), B−24

D

DCD, Decodificazione 4 a 1 su 16, 4−12

Decodificazione 1 su 16 a 4 (ENC), aggiornamento dei bit di stato aritmetico, 4−14

Decodificazione 4 a 1 su 16 (DCD), 4−12
aggiornamento dei bit di stato aritmetici, 4−12
immissione parametri, 4−12

diagramma dei tempi ASCII, 10−19

diagrammi dei tempi, ASCII, 10−19

diagrammi di temporizzazione
istruzione Messaggio (SLC 5/02), 8−7
istruzione Messaggio (SLC 5/03 e SLC 5/04), 8−26

DII perso (S:36/8), B−67

DII reconfiguration bit (S:33/10), B−62

dimensioni del sistema operativo (S:66), B−73

dimensioni della NVRAM (S:65), B−73

Disabilitazione interrupt contatore ad alta velocità (HSD), 7−24
uso di HSD, 7−25
funzionamento, 7−25

Disabilitazione interrupt I/O (IID), 11−38
istruzione di interrupt i/O, 11−38

Disabilitazione temporizzata selezionabile (STD), 11−17
istruzione dell'interrupt, 11−17

Dividere (DIV)
aggiornamenti ai bit di stato aritmetici, 3−12
modifiche al registro matematico, 3−12

Divisione (DIV), 3−12
istruzione matematica, 3−12

Divisione doppia (DDV)
modifiche ai bit di stato aritmetici, 3−13
modifiche al registro matematico, 3−13

Doppia divisione (DDV), 3−13
istruzione matematica, 3−13

E

Eccitazione uscita (OTE), 1−10
istruzioni di base, 1−10

ENC, Codificazione 1 su 16 a 4, 4−13

entrando in esecuzione, 13−11

errori
accensione, 13−4
entrando in esecuzione, 13−11
tempo di esecuzione, 13−13

errori all'accensione, 13−4

errori degli I/O, 13−20

errori di istruzioni del programma utente, 13−18

errori durante l'esecuzione, 13−13

Esamina se aperto (XIO), 1−9
  istruzioni di base, 1−9

Esamina se chiuso (XIC), 1−9
  istruzioni di base, 1−9

esecuzione interrupt degli I/O (S:32), B−58

Estrazione stringhe (AEX), 10−13
  Istruzione ASCII, 10−13

F

file a virgola mobile (F8:), 3−5

file ASCII, 10−4

file dati
  organizzazione, F−3
  tipi, indicatore file (#), F−19

file di bit (B3:), 1−5

file di controllo (R6:), 1−6

file di dati di ingresso (I1:), 1−3

file di dati di uscita (O0:), 1−3

file di dati G, F−29
  modifica dei dati del file G, F−30

file di dati M0 e M1, F−23
  cattura dei dati dei file M0−M1, F−27
  minimizzazione del tempo di scansione, F−26
  moduli di I/O specializzati con memoria ritentiva, F−28
  trasferimento di dati tra file processore, F−25

file di numeri interi (N7:), 1−7

file di stato, B−1
  convenzioni utilizzate nelle visualizzazioni, B−5
  descrizioni, A−3
  riepilogo, A−2

file di stato (S2:), 1−4

File di stato globale (da S:100 a S:163), B−74

file di stringa, 10−4

file processore
  memorizzazione ed accesso, F−4
    accensione, F−7
    carico, F−5
    funzionamento normale, F−6
    spegnimento, F−6
  organizzazione, F−2
  panoramica, F−2
    file dati, F−3
    file programma, F−3

file programma, F−2

Fine temporanea (TND), 5−10
  istruzioni di controllo del flusso di programma, 5−10

flag aritmetici (S:0), B−6

foglio di lavoro del tempo di esecuzione, foglio di lavoro, C−7

FRD (conversione da BCD), 4−6

Fronte di salita one-shot (OSR), immissione dei parametri, 1−12

G

Gradi in radianti (RAD), 4−11
  istruzioni per il trattamento di dati, 4−11

H

HSC, Contatore ad alta velocità, 7−6

HSD, Disabilitazione interrupt contatore ad alta velocità, 7−24

HSE, Abilitazione contatore interrupt ad alta velocità, 7−24

HSL, Caricamento contatore ad alta velocità, 7−19

I

immissione
  costanti numeriche, F−22
  valori, F−22

indicatore di file (#), F−19

indice di funzionalità del programma (S:64), B−73

indirizzamento
  indicizzato, F−13
  mnemonici, F−9

indirizzamento diretto, E−2

indirizzamento I/O per un azionamento fisso, F−10

indirizzamento I/O per un azionamento modulare, F−12

indirizzamento indicizzato, 2−2, E−2, F−13
  esempio, F−13
  specificare, F−13

indirizzamento indiretto, 2−2, 3−4, 4−19, E−2

indirizzamento indiretto in linea, 10−26

indirizzi indicizzati, 3−3

indirizzo di nodo (S:15L), B−48

indirizzo logico, mnemonico, F−9

individuazione degli errori, 13−1
  annullamento automatico, errori, 13−1
  azzeramento degli errori, manuale, 13−3
  entrando in esecuzione, 13−11
  errori all'accensione, 13−4
  errori degli I/O, 13−20
  errori di istruzioni del programma utente, 13−18
  errori durante l'esecuzione, 13−13

individuazione dei guasti, LED del processore 5/03, 13−24

informazioni di controllo del flusso di programma, 5−2

informazioni sulla comunicazione
  comunicazione da PLC−5 a SLC 500, 12−14
    istruzione di messaggio PLC−5, 12−15
    usando il file CIF dell'SLC 500 (emulazione PLC2), 12−15
    utilizzando l'istruzione di messaggio PLC−5 con "Byte", 12−16
    utilizzando l'istruzione di messaggio PLC−5 con "Parola", 12−16
  protocollo di comunicazione Data Highway Plus, 12−7
  protocollo di comunicazione RS−232 (DF1)
    Full−Duplex, esempi, 12−19
    full−duplex, 12−19
    protocollo half−duplex DF1 master/slave, 12−23
    protocollo slave half−duplex DF1, esempi, 12−23

ingresso codificatore quadrature, 7−15

Input immediato mascherato (IIM), 5−12
  istruzioni di controllo del flusso di programma, 5−12

interrupt degli I/O abilitati (S:27 e S:28), B−56

interrupt degli I/O in attesa di esecuzione (S:25 and S:26), B−55

interrupt di I/O, 11−31
  contenuto della subroutine (ISR), 11−32
  funzionamento, 11−32
  latenza e manifestazioni dell'interrupt, 11−32
  parametri di interrupt di I/O, 11−36
  priorità di interrupt, 11−33
  procedure di base per la programmazione, 11−31
  Subroutine di interrupt (INT), 11−42

Interrupt di ingresso discreto (DII), 11−20
  contenuto della subroutine, 11−23
  esempio applicativo, 11−29
  funzionamento, 11−22
    modalità contatore, 11−22
    modalità evento, 11−22
  latenza e manifestazioni dell'interrupt, 11−23
  parametri, 11−26
  possibilità di riconfigurazione, 11−25
  priorità dell'interrupt, 11−24
  procedura di programmazione di base, 11−20

interrupt di ingresso discreto – accumulatore (S:52), B–72

interrupt di ingresso discreto – confronta valori (S:49), B–71

interrupt di ingresso discreto – conteggio a decrementare (S:50), B–71

interrupt di ingresso discreto – numero file (S:46), B–69

interrupt di ingresso discreto – numero slot (S:47), B–70

interrupt I/O, Disabilitazione interrupt I/O (IID), 11–38

interrupt temporizzati selezionabili, 11–7
  Avvio interrupt a tempo selezionato (STS), 11–19
  contenuto della subroutine, 11–8
  Disabilitazione temporizzata selezionabile (STD), 11–17
  funzionamento, 11–8
  latenza e manifestazioni degli interrupt, 11–9
  parametri, 11–11
  priorità dell'interrupt, 11–11
  procedura di base per la programmazione, 11–7

interrupt temporizzato selezionabile, Abilitazione temporizzata selezionabile (STE), 11–17

interrupt temporizzato selezionabile – numero file (S:31), B–57

interrupt temporizzato selezionabile – valore prefissato (S:30), B–57

interruzione ingresso discreto – bit con maschera (S:48), B–70

istruzione ASCII, Scrittura ASCII con concatenazione (AWA), 10–24

Istruzione Derivata integrale proporzionale (PID), 9–1
  flag dell'istruzione PID, 9–9
  Regolazione PID, 9–26

istruzione Derivata integrale proporzionale (PID), Scala di PID e I/O analogici, 9–14

istruzione Messaggio (processore SLC 5/02), 8–3

istruzione MSG, 12–19

istruzione MSG per processori SLC 5/03 e SLC 5/04, 8–18
  istruzione di comunicazione, 8–18

istruzione MSG per SLC 5/03 e SLC 5/04, esempi di configurazione, 8–32

istruzione MSG per un 5/02, istruzione di comunicazione, 8–3

istruzione Proporzionale Integrale Derivativa (PID)
  errori durante l'esecuzione, 9–13
  l'equazione PID, 9–3
  note applicative, 9–19
  scalaggio PID e I/O analogici, usando l'istruzione PID, 9–15

Istruzione Proporzionale Integrata Derivativa (PID), il concetto PID, 9–2

istruzione Proporzionale Integrata Derivativa (PID)
  disposizione del blocco di controllo, 9–12
  scalaggio PID e I/O analogici, usando l'istruzione SCP, 9–16

Istruzioni ASCII
  diagramma dei tempi, 10–19
  Linee di handshake ASCII (AHL), 10–14
  Numero intero a stringa (AIC), 10–16
  Ricerca stringa (ASC), 10–22
  Riga di lettura ASCII (ARL), 10–20

istruzioni ASCII
  buffer dei test per riga (ABL), 10–7
  Buffer di ricevimento e/o invio azzeramenti ASCII (ACL), 10–11
  Caratteri di lettura ASCII (ARD), 10–17
  Concatenazione stringhe (ACN), 10–12
  Confronto stringhe ASCII (ASR), 10–23
  Estrazione stringhe (AEX), 10–13
  Numero di caratteri nel buffer (ACB), 10–8

scrittura ASCII (AWT), 10−27
Stringa a numero intero (ACI), 10−10
utilizzo di stringhe, 10−4

istruzioni contatore ad alta velocità, 7−2

istruzioni contatore ad alta velocità, 7−2
Abilitazione interrupt contatore ad alta velocità (HSE), 7−24
Disabilitazione contatore interrupt ad alta velocità (HSD), 7−24
esempio applicativo perforatrice per carta, 7−30
panoramica, 7−3

istruzioni Copia file e Riempimento file, F−21

istruzioni del contatore ad alta velocità
Azzeramento accumulatore del contatore ad alta velocità (RAC), 7−23
Caricamento contatore ad alta velocità (HSL), 7−19
Contatore ad alta velocità (HSC), 7−6

istruzioni del sequenziatore, F−20

istruzioni di base, 1−2
Aggancio uscita (OTL), 1−11
Eccitazione uscita (OTE), 1−10
Esamina se aperto (XIO), 1−9
Esamina se chiuso (XIC), 1−9
informazioni, 1−2
nell'esempio di applicazione per macchina perforatrice per carta, 1−37

istruzioni di comparazione, 2−1

istruzioni di comunicazione, 8−1
codici di errore, 8−30
istruzione di messaggio (SLC 5/03 e SLC 5/04)
esempi di configurazione, usando messaggi locali, 8−32
opzioni di configurazione
lettura/scrittura locale ad un processore PLC−5, 8−20
lettura/scrittura remota ad un processore PLC−5, 8−20
istruzione di messaggio (solo 5/02), disposizione del blocco di controllo, 8−10
istruzione di messaggio (solo 5/03)
immissione parametri, 8−21
opzioni di configurazione, lettura/scrittura remota su un 485CIF (emulazione PLC2), 8−20
istruzione Mess. lett/scritt (solo 5/02)
disposizione del blocco di controllo, 8−24
immissione parametri, 8−5
opzioni di configurazione, 8−5
utilizzo dei bit di stato, 8−6, 8−22
istruzione Mess. lett/scritt (solo 5/03)
illustrazione di invio di messaggi remoti, 8−52
opzioni di configurazione
lettura/scrittura locali ad un 485CIF, 8−20
lettura/scrittura locali ad un altro processore SLC 500, 8−20
lettura/scrittura remote ad un 485CIF, 8−20
lettura/scrittura remote ad un 485CIF (emulazione PLC2), 8−20
istruzione Messaggio (SLC 5/03 e SLC 5/04)
diagramma di temporizzazione, 8−26
disposizione del blocco di controllo, 8−24
esempi di configurazione, 8−32
usando la logica ladder, 8−32
usando messaggi remoti, 8−32
opzioni di configurazione, 8−20
istruzione Messaggio (solo 5/02), 8−3
diagramma di temporizzazione, 8−7
esempi applicativi, 8−15
opzioni di configurazione, scrittura/lettura locali ad un altro processore SLC 500, 8−5
istruzione Messs. lett/scritt (solo 5/03), bit del file di stato relativo, 8−19
istruzioni di messaggio (processori SLC 5/03 e SLC 5/04), 8−18

istruzioni di confronto, 2−2
Confronto con maschera (MEQ), 2−6
informazioni, 2−2
Maggiore di (GRT), 2−5

Maggiore di o uguale a (GEQ), 2−5
Minore di (LES), 2−4
Minore di o uguale a (LEQ), 2−4
nell'esempio applicativo della perforatrice per carta, 2−9
Non uguale a (NEQ), 2−3
Test limiti (LIM), 2−7
Uguale a (EQU), 2−3

istruzioni di contatore, struttura di indirizzamento, 1−26

istruzioni di controllo, 5−2
Salto a subroutine (JSR), annidamento di file di subroutine, 5−5

istruzioni di controllo del flusso di programma
Aggiornamento degli I/O (REF), utilizzando un processore SLC 5/03 e SLC 5/04, 5−14
Fine temporanea (TND), 5−10
informazioni, 5−2
Input immediato mascherato (IIM), 5−12
Label (LBL), 5−3
nell'esempio applicativo della perforatrice per carta, 5−15
Output immediato mascherato (IOM), 5−13
Reset di controllo principale (MCR), 5−8
Ritorno (RET), 5−5
Ritorno da subroutine (RET), 5−7
Salto a label (JMP), 5−3
Salto a subroutine (JSR), 5−5
Sospensione (SUS), 5−11
Subroutine (SBR), 5−5

istruzioni di interrupt di I/O, Annullamento degli interrupt di I/O in sospeso (IRP), 11−41

istruzioni di scorrimento, Bit di scorrimento a sinistra (BSL), funzionamento, 6−5, 6−6

istruzioni di scorrimento bit
Scorrimento bit a destra (BSR), 6−5
Scorrimento bit a sinistra (BSL), 6−5

istruzioni di spostamento bit, F−19

istruzioni di spostamento e logiche
And (AND), 4−23
cambiamenti al registro matematico, S:13 e S:14, 4−19
Not (NOT), 4−26
Or (OR), 4−24
Or esclusivo (XOR), 4−25
Spostamento (MOV), 4−20
Spostamento mascherato (MVM), 4−21

istruzioni di timer, struttura di indirizzamento, 1−16

istruzioni di timer e contatoe, valore accumulato (.ACC), 1−25

istruzioni di timer e contatore, 1−15
accuratezza del timer, 1−16
base tempi, 1−16
contatore, Reset (RES), 1−36
contatori
Contatore ad alta velocità (HSC), 1−31
Conteggio a salire (CTU), 1−29, 1−30
Conteggio a scendere (CTD), 1−30
funzionamento dei contatori, 1−28
struttura di indirizzamento, 1−16
timer
Ritardo in accensione (TON), 1−19
Ritardo in spegnimento (TOF), 1−21
Timer ritentivo on (RTO), 1−23
valore accumulato (.ACC), 1−15
valore prestabilito (.PRE), 1−15

istruzioni di uscita, Sgancio uscita (OTU), 1−11

Istruzioni FIFO e LIFO, panoramica, 4−28

istruzioni FIFO e LIFO, panoramica
effetto sul registro indici S:24, 4−29
immissione parametri, 4−28

Istruzioni I/O e di Interrupt, Aggiornamento degli I/O (REF), utilizzo di un processore 5/02, 5−14

istruzioni matematiche, 3−3
aggiornamenti ai bit di stato aritmetici, 3−4
Arcocoseno (ACS), 3−29
Arcoseno (ASN), 3−28
Arcotangente (ATN), 3−29
Assoluto (ABS), 3−24

bit di trappola di overflow, S:5/0, 3−4
Calcolo (CPT), 3−25
cambiamenti al registro matematico, S:13 e S:14, 3−4
Cancellazione (CLR), 3−14
Coseno (COS), 3−30
Divisione (DIV), 3−12
Doppia divisione (DDV), 3−13
esempio applicativo della perforatrice per carta, 3−34
informazioni, 3−3
Moltiplicazione (MUL), 3−11
panoramica, 3−3
parametri delle istruzioni, 3−3
Registro alla base di 10 (LOG), 3−31
Registro naturale (LN), 3−30
Scalaggio con parametri (SCP), 3−15
Scalaggio dati (SCL), 3−18
Scambio (SWP), 3−27
Seno (SIN), 3−32
Somma (ADD), 3−6
Sottrazione (SUB), 3−7
Tangente (TAN), 3−33
uso dei bit di stato aritmetico, 4−14
utilizzo di indirizzi di parole indicizzati, 3−3
X alla potenza di Y (XPY), 3−34

istruzioni per il trattamento dei dati, Conversione a BCD (TOD), 4−3

istruzioni per il trattamento di dati, 4−2
Conversione da BCD (FRD), 4−6
Gradi in radianti (RAD), 4−11
informazioni, 4−2
Istruzioni FIFO e LIFO, panoramica, 4−28
Negazione (NEG), 4−27
Radianti in gradi (DEG), 4−10
Riempimento file (FLL), 4−17

istruzioni per sequenziatore
Carico sequenziatore (SQL), 6−14
Confronto sequenziatore (SQC), 6−9
Uscita sequenziatore (SQO), 6−9

istruzioni sequenziatore, panoramica, 6−8
effetto sul registro indici S:24, 6−8

istruzioni specifiche applicazione, nell'esempio applicativo della perforatrice per carta, 6−17

istruzioni specifiche per l'applicazione, 6−2
istruzioni sequenziatore, panoramica, 6−8
scorrimento bit sinistra (BSL), 6−3

istruzioni specifiche per l'istruzione, scorrimento bit destra (BSR), 6−3

istruzioni spostamento e di logica, panoramica
aggiornamento dei bit di stato aritmetico, 4−19
immissione parametri, 4−19
uso indirizzi indicizzati di parola, 4−19

istruzioni trattamento dati
Codificazione 1 su 16 a 4 (ENC), 4−13
Decodificazione 4 a 1 su 16 (DCD), 4−12
esempio applicativo perforatrice per carta, 4−34

L

Label (LBL), 5−3
immissione dei parametri, 5−3
utilizzo, 5−4

latenza di interrupt utente, C−5

LED, 13−25
visualizzazioni 5/03, 13−25

LIFO Load (LFL), 4−32
bit shift instruction, 4−32

LIFO Unload (LFU), 4−32
bit shift instruction, 4−32

Linee di handshake ASCII (AHL), 10−14
Istruzione ASCII, 10−14

M

Maggiore di (GRT), 2−5
istruzione di confronto, 2−5

Maggiore di o uguale a (GEQ), 2−5
istruzione di confronto, 2−5

Manipolazione stringhe ASCII (S:5/15), B−32

memorizzazione file processore
accensione, F−7
carico, F−5
spegnimento, F−6

Minore di (LES), 2−4
istruzione di confronto, 2−4

Minore di o uguale a (LEQ), 2−4
istruzione di confronto, 2−4

mnemonico, indirizzamento, F−9

modalità di indirizzamento, E−2, E−3
indirizzamento diretto, E−3
indirizzamento indicizzato, E−3
indirizzamento indiretto, E−3
indirizzamento indiretto indicizzato, E−3

modalità indirizzamento CIF (S:2/8), B−20

modalità processore/controllo di stato (da S:1/0 a S:1/4), A−4, B−8

modem
collegamento via satellite, 12−35
composizione DTR, 12−32
driver di linea (short−haul), 12−33
linea telefonica, 12−31
aggancio automatico, 12−32
composizione automatica, 12−32
linea affittata, 12−32
manuale, 12−31
risposta automatica, 12−31
radio, 12−34

modem con aggancio automatico, 12−32

modem con collegamento via satellite, 12−35

modem con composizione automatica, 12−32

modem con driver di linea (short−haul), 12−33

modem con linea affittata, 12−32

modem con linea telefonica, 12−31

modem con risposta automatica, 12−31

modem di composizione DTR, 12−32

modem manuali, 12−31

modem radio, 12−34

Moltiplicare (MUL)
aggiornamenti ai bit di stato aritmetici, 3−11
modifiche al registro matematico, 3−11

Moltiplicazione (MUL), 3−11
istruzione matematica, 3−11

monitorizzazione degli indirizzi indicizzati, F−15

N

Negare (NEG), aggiornamento dei bit di stato aritmetico, 4−27

Negazione (NEG), 4−27
istruzione per il trattamento di dati, 4−27

No (NOT), aggiornamenti dei bit di stato aritmetico, 4−26

nodi attivi (S:9 e S:10), B−44

nodi attivi DH+ (da S:83 a S:86) − canale 1, B−74

nodi attivi DH−485 (S:67 e S:68) − canale 0, B−74

Non uguale a (NEQ), 2−3
istruzioni di comparazione, 2−3

Not (NOT), 4−26
istruzione logica, 4−26

Numero di caratteri nel buffer (ACB), istruzione ASCII, 10−8

Numero di caratteri nel buffer (ASCII), 10−8

numero di catalogo del processore (S:60), B−73

numero di catalogo del sistema operativo (S:57), B−73

numero di file della routine utente (S:29), B−56

Numero intero a stringa (AIC), 10−16
Istruzione ASCII, 10−16

O

Or (OR), 4−24
aggiornamenti dei bit di stato aritmetici, 4−24
istruzione logica, 4−24

Or esclusivo (XOR), 4−25
istruzione logica, 4−25

organizzazione dei file, F−2

organizzazione e indirizzamento dei file di dati
creazione di dati per gli indirizzi indicizzati, F−14
effetti dell'interruzione del programma su S:24, F−16
istruzioni del sequenziatore, F−20
monitorizzazione degli indirizzi indicizzati, F−15

organizzazione ed indirizzamento dei file di dati, 1−3, F−1
file a virgola mobile (F8:), 3−5
file di dati
file ASCII, 10−4
file di bit (B3:), 1−5
file di controllo (R6:), 1−6
file di stringa, 10−4
file di numeri interi (N7:), 1−7
file di stato (S2:), 1−4
istruzioni Copia file e Riempimento file, F−21
istruzioni di spostamento bit, F−19
superamento dei confini del file, F−14
superamento dei confini di file, F−18
uscite ed ingressi, 1−3

organizzazione ed indirizzamento del file, panoramica file processore, F−2

organizzazione ed indirizzamento file
costanti numeriche, F−22
specifica indirizzi indicizzati, F−13
uso dell'indicatore di file (#), F−19

organizzazione file
file dati, F−3
file programma, F−2

OTL, Aggancio uscita, 1−11

OTU, Sgancio uscita, 1−11

Output immediato mascherato (IOM), 5−13
istruzioni di controllo del flusso di programma, 5−13

P

panoramica
istruzioni contatore ad alta velocità, 7−3
istruzioni FIFO e LIFO, 4−28

parametri di ritardo di invio RTS, 12−37

parametro di ritardo in spegnimento RTS, 12−37

parola di stato globale, 12−11, 12−12
bit di abilitazione dei ricevimenti (S:34/4), 12−12
bit di abilitazione della trasmissione (S:34/3), 12−11

Parola di stato globale (S:99), B−74

passthru, 12−39
considerazioni quando viene abilitato il passthru DF1 su DH+, 12−40
passthru da DF1 a DH+ (processori SLC 5/04 OS401), 12−39
passthru da DH+ a DH−485 (tutti i processori SLC 5/04), 12−39
passthru I/O remoto (processori SLC 5/03 OS302 e SLC 5/04 OS401, 12−39

PBASE, software di emulazione terminale, 12−32

processori SLC 5/03 su un collegamento DF1 half−duplex, 12−30

Procomm, software di emulazione terminale, 12−32

programma applicativi campione, circuiti di accensione/spegnimento, H−26

programmi applicativi campione
perforatrice per carta, H−2
sequenziatore a tempo, H−20
sequenziatore ad eventi, H−23

protezione da riscrittura del file di dati del modulo di memoria (S:36/10), B−67

protocollo di comunicazione ASCII, 12−38
configurazione dei parametri ASCII, 12−38

protocollo di comunicazione Data Highway Plus, 12−7
opzioni di indirizzamento, 12−14
panoramica delle parole di stato globali, 12−10
bit di abilitazione dei ricevimenti (S:34/4), 12−12
bit di abilitazione della trasmissione (S:34/3), 12−11
parametri di configurazione, 12−9

protocollo di comunicazione DH-485
considerazioni software, 12−3
dispositivi che usano DH-485, 12−6
inizializzazione della rete DH-485, 12−3
parametri di configurazione, 12−5
rotazione di token DH-485, 12−2

prova passo singolo/passo iniziale a (S:16 and S:17), B−50

prova−errore/perdita (S:20 and S:21), B−52

R

RAC, Azzeramento accumulatore del contatore ad alta velocità, 7−23

Radianti in gradi (DEG), 4−10
istruzioni per il trattamento dei dati, 4−10

Radice quadrata (SQR), aggiornamenti ai bit di stato aritmetici, 3−14

Registro alla base di 10 (LOG), 3−31
istruzione matematica, 3−31

registro indice (S:24), B−54

registro matematico (S:13 e S:14), B−47

Registro naturale (LN), 3−30
istruzione matematica, 3−30

reservato (S:5/1), B−28

Reset (RES), 1−36

revisione del processore (S:62), B−73

Ricerca stringa (ASC), 10−22
Istruzione ASCII, 10−22

Riempi file (FLL), uso, 4−17
immissione parametri, 4−17

Riempimento file (FLL), 4−17
istruzione per il trattamento di dati, 4−17

Riga di lettura ASCII (ARL), 10−20
Istruzione ASCII, 10−20

riservati (S:53 e S:54), B−72

riservati (da S:36/11 a S:36/15), B−68

riservato (da S:0/4 a S:0/15), B−7

riservato (da S:87 a S:96), B−74

riservato (da S:97 a S:98), B−74

riservato (S:5/5 to S:5/7), B−30

risposta a messaggio in attesa di esecuzione (canale) (S:33/1), B−58

Ritardo in accensione (TON), 1−19
utilizzo dei bit di stato, 1−19

Ritardo in spegnimento (TOF), 1−21
utilizzo dei bit di stato, 1−21

Ritorno (RET), 5−5
annidamento di file di subroutine, 5−5
utilizzo, 5−7

Ritorno da Subroutine (RET), istruzioni di controllo del flusso di programma, 5−7

Ritorno da subroutine (RET), 5−7

routine di errore (SLC 5/02, SLC 5/03 e SLC 5/04), 11−2

routine di gestione errori (5/02 e 5/03), esempio applicativo, 11−4

RS−232 communication protocol (DF1), 12−19

S

Salto a (JMP), utilizzo, 5−3

Salto a (JSR), utilizzo, 5−6

Salto a label (JMP), 5−3
immissione dei parametri, 5−3

Salto a subroutine (JSR), 5−5
annidamento di file di subroutine, 5−5

Scalaggio con parametri, istruzione matematica, 3−15

Scalaggio con parametri (SCP), 3−15

Scalaggio dati (SCL), 3−18
istruzione matematica, 3−18

Scambio (SWP), 3−27
istruzione matematica, 3−27

Scaricamento FIFO (FFU), 4−30
istruzione FIFO, 4−30

Scorrimento bit a destra (BSR), 6−5
istruzioni di scorrimento bit, 6−5

Scorrimento bit a sinistra (BSL), 6−5
istruzioni di scorrimento bit, 6−5

Scorrimento bit destra (BSR), 6−3
immissione dei parametri, 6−3

Scorrimento bit sinistra (BSL), 6−3
immissione dei parametri, 6−3

Scrittura ASCII (AWT), 10−27
Istruzione ASCII, 10−27

Scrittura ASCII con concatenazione (AWA), 10−24
indirizzamento indiretto in linea, 10−26
Istruzione ASCII, 10−24

selezione del tempo base di scansione (S:33/13), B−63

selezione di assistenza a comunicazioni (canale 0) (S:33/5), B−60

selezione di assistenza a messaggi (canale 0) (S: 33/6), B−60

selezione di assistenza a messaggi (canale 1) (S:33/7), B−61

Seno (SIN), 3−32
istruzione matematica, 3−32

serie del processore (S:61), B−73

serie del sistema operativo (S:58), B−73

Servizio comunicazioni (SVC), 8−60
istruzione di comunicazione (solo 5/02), 8−60
istruzione di comunicazione (solo 5/03), 8−60

set di istruzioni, E−1

Sgancio uscita (OTU), 1−11
utilizzo, 1−11

sistema operativo FRN (S:59), B−73

sistemi numerici, F−22
maschera esadecimale, G−7
numeri binari, G−2
numeri esadecimali, G−5
radici usate, F−22

Somma (ADD), 3−6
istruzione matematica, 3−6

Sospensione (SUS), 5−11
istruzioni di controllo del flusso di programma, 5−11

sospensione codice/sospensione file (S:7 e S:8), B−44

Sottrarre (SUB), aggiornamenti ai bit di stato aritmetici, 3−7

Sottrazione (SUB), 3−7
istruzione matematica, 3−7

Spostamento (MOV), 4−20
aggiornamento dei bit di stato aritmetici, 4−20
istruzione di spostamento, 4−20

Spostamento mascherato (MVM), 4−21
aggiornamento ai bit di stato aritmetico, 4−21
funzionamento, 4−22
immissione parametri, 4−21
istruzione di spostamento, 4−21

stato della selezione (canale 0) (S:33/3), B−59

stato di editazione on−line (S:33/11 e S:33/12), B−63

STI perso (S:36/9), B−67

stima del tempo di scansione, D−1
ciclo operativo del processore, D−2
tempi di accesso per i file M0/M1, D−3

Stringa a numero intero (ACI), 10−10
istruzione ASCII, 10−10

Subroutine (SBR), 5−5
annidamento di file di subroutine, 5−5
utilizzo, 5−7

Subroutine di interrupt (INT), 11−42
istruzioni di interrupt, 11−42

superamento dei confini del file, F−14

superamento dei confini di file, F−18

T

tabella nodi attivi DF1 Half-Duplex (da S:69 a S:82), B−74

Tangente (TAN), 3−33
istruzione matematica, 3−33

tempi di esecuzione, elenco, A−1

tempi di esecuzione delle istruzioni − Azionamento MicroLogix 1000, elenco, C−2

tempi di esecuzione delle istruzioni − Processori SLC
Processore SLC 5/03, C−22
processore SLC 5/04, C−35

tempi di esecuzione delle istruzioni − processori SLC, C−9
processore SLC 5/02, C−15
processori fissi e SLC 5/01, C−9
tempi di esecuzione a virgola mobile − processori SLC 5/03, C−28, C−41

tempo di esecuzione di indirizzi indiretti, C−45

tempo di scansione medio (S:23), B−54

tempo di scansione ultimo 1 ms (S:35), B−66

tempo di scansione ultimo DII (S:55), B−72

tempo massimo di scansione rilevato (S:22), B−53

tempo massimo di scansione rilevato di DII (S:56), B−72

Test limiti (LIM), 2−7
istruzione di confronto, 2−7

timer, accuratezza del timer, 1−16

timer and counter instructions, counters, Count Up (CTU), 1−28

timer di interrupt azionata ad eventi di I/O (S:44), B−69

timer di interrupt DII (S:45), B−69

timer di interrupt STI (S:43), B−69

Timer ritentivo (RTO), utilizzo dei bit di stato, 1−23

Timer ritentivo on (RTO), 1−23

tipi di file di dati
file di dati a virgola mobile (F8:), 3−5
file di dati ASCII, 10−4
file di dati di bit (B3:), 1−5
file di dati di controllo (R6:), 1−6
file di dati di ingresso (I1:), 1−3
file di dati di numeri interi (N7:), 1−7
file di dati di stato (S2:), 1−4
file di dati di stringa, 10−4
file di dati di uscita (:0), 1−3

TOD (conversione da BCD), 4−3

U

Uguale a (EQU), 2−3
istruzione di confronto, 2−3

updating the high-speed counter accumulator, 7−25

Uscita sequenziatore (SQO), 6−9
immissione parametri, 6−9
istruzioni per applicazioni specifiche, 6−9
uso, 6−11

utilizzando un DF1 half−duplex su un collegamento a caduta multipla, 12−30

utilizzo della memoria delle istruzioni, foglio di lavoro, C−6

utilizzo della memoria delle istruzioni − Azionamenti MicroLogix 1000, elenco, C−2

utilizzo di memoria − processori SLC, C−8

V

valore accumulato del contatore (.ACC), 1−25

valore accumulato del timer (.ACC), 1−15

Valore prestabilito del contatore (.PRE), 1−26

valore prestabilito del timer (.PRE), 1−15

virgola mobile, supportata, 2−2
- Limite (LIM), 2−2
- Maggiore di (GRT), 2−2
- Maggiore di o uguale a (GEQ), 2−2
- Minore di (LES), 2−2
- Minore di o uguale a (LEQ), 2−2
- Negazione (NEG), 2−2
- Uguale a (EQU), 2−2

visualizzazione valori, F−22

W

Window's Terminal, software di emulazione terminale, 12−32

X

X alla potenza di Y (XPY), 3−34
- istruzione matematica, 3−34

XIC, Esamina se chiuso, 1−9

XIO, Esamina se aperto, 1−9

Rockwell Automation

Rappresentanza mondiale.

Arabia Saudita • Argentina • Australia • Austria • Bahrain • Belgio • Bolivia • Brasile • Bulgaria • Canada • Cile • Cipro • Colombia • Corea • Costa Rica • Croazia Danimarca • Ecuador • Egitto • El Salvador • Emirati Arabi Uniti • Filippine • Finlandia • Francia • Germania • Ghana • Giamaica • Giappone • Giordania • Gran Bretagna • Grecia • Guatemala • Honduras • Hong Kong • India • Indonesia • Iran • Irlanda-Eire • Islanda • Israele • Italia • Kuwait • Libano • Macao • Malesia Malta • Marocco • Messico • Nigeria • Norvegia • Nuova Zelanda • Oman • Paesi Bassi • Pakistan • Panama • Perù • Polonia • Portogallo • Portorico • Qatar Repubblica Ceca • Repubblica del Sud Africa • Repubblica Dominicana • Repubblica Popolare Cinese • Romania • Russia • Singapore • Slovacchia • Slovenia Spagna • Stati Uniti • Svezia • Svizzera • Tailandia • Taiwan • Trinidad • Tunisia • Turchia • Ungheria • Uruguay • Venezuela

Rockwell Automation, Sede Centrale, 1201 South Second Street, Milwaukee, WI 53204 USA, Tel: (1) 414 382–2000, Fax: (1) 414 382–4444

SEDE ITALIANE: Rockwell Automation S.r.l., Viale De Gasperi 126, 20017 Mazzo do Rho Mi, Tel: (+39–2) 939721, Fax (+39-2) 93972201
Rockwell Automation S.r.l., Divisione Componenti, Via Cardinale Riboldi 151, 20037 Paderno Dugnano Mi,
Tel: (+39-2) 990601, Fax: (+39-2) 99043939
Reliance Electric S.p.A., Via Volturno 46, 20124 Milano, Tel: (+39-2) 698141, Fax (+39-2) 66801714

FILIALI ITALIANE:Rockwell Automation S.r.l., Milano, Torino, Padova, Brescia, Bologna, Roma, Napoli

Pubblicazione 1747-6.15IT – Gennario 1996

PN 956713-62
Copyright 1997 Rockwell Automation